

N° d'ordre : 2434

THESE

PRESENTEE A

L'UNIVERSITE BORDEAUX I

ECOLE DOCTORALE DE SCIENCES PHYSIQUES ET DE L'INGENIEUR

Par **Mathieu HAZOUARD**

POUR OBTENIR LE GRADE DE

DOCTEUR

SPECIALITE : **Electronique**

Conception et réalisation d'amplificateurs micro-ondes de puissance à l'aide de la méthode des fréquences réelles

Soutenue le 7 Janvier 2002

Après avis de :

M. ALQUIE Georges

Professeur, UPMC Paris VI

Rapporteur

M. GAUTIER Jean-Luc

Professeur, ENSEA

Rapporteur

Devant la commission d'examen formée de :

M. ALQUIE Georges

Professeur, UPMC Paris VI

M. BOULANGER Cyrille

Ingénieur, CNES

M. DUÊME Philippe

Ingénieur, Thalès Airborne Systems

M. GAUTIER Jean-Luc

Professeur, ENSEA

M. JARRY Pierre

Professeur, Université Bordeaux 1

M. KERHERVÉ Eric

Maître de Conférences, ENSEIRB

Rapporteur

M. MARCHEGAY Philippe

Professeur, ENSEIRB

Président

M. TOUBOUL André

Professeur, Université Bordeaux 1

A ma famille,

« Quiconque oublie son passé est condamné à le revivre »

Primo Levi, Si c'est un homme.

A L.J., S.A. et R.B.

Remerciements

Ces travaux de recherche ont été effectués au sein du laboratoire IXL de l'Université Bordeaux 1, dirigé par Monsieur le Professeur André Touboul. Je tiens tout d'abord à saluer la mémoire de Monsieur le Professeur Jean-Paul Dom, qui assurait la direction de ce laboratoire lors de mon arrivée.

J'exprime ma profonde gratitude à Monsieur Pierre Jarry, Professeur à l'Université Bordeaux 1, qui a assuré la direction de cette thèse, pour la confiance qu'il m'a accordée en m'accueillant au sein de l'équipe "Circuits hyperfréquences", pour ses conseils et sa disponibilité, ainsi qu'à Monsieur Eric Kerhervé, Maître de conférences à l'ENSEIRB, co-encadrant de ces travaux, pour ses conseils et son soutien.

Que Messieurs Georges Alquié, Professeur à l'Université Pierre et Marie Curie (Paris VI) et Jean-Luc Gautier, Professeur à l'ENSEA de Cergy-Pontoise, soient remerciées de l'honneur qu'ils m'ont fait en acceptant de rapporter sur ce travail.

J'adresse mes sincères remerciements à Monsieur André Touboul, Professeur à l'Université Bordeaux 1, pour avoir accepté de participer à ce jury de thèse et à Monsieur le Professeur Philippe Marchegay, directeur de l'ENSEIRB, pour avoir accepté d'en assurer la présidence.

Je tiens également à témoigner ma reconnaissance à Monsieur Cyrille Boulanger, Ingénieur au CNES, et à Monsieur Philippe Duême, Ingénieur à Thalès Airborne Systems, pour avoir consacré de leur temps en participant au jury de cette thèse.

J'associe bien sûr à ce travail tous les membres, anciens ou nouveaux, de l'équipe "Circuits hyperfréquences" du laboratoire IXL : Nicolas Boutheiller, Laurent Courcelle, Marc Lecouvé (un marmandais pure souche) et Olivier Roquebrun (as-tu écouté les conseils de Fabrice ?) pour leur aide et leur sympathie durant ces longues années de labeur.

Je tiens à remercier très chaleureusement Monsieur Jean-Marie Pham, Maître de conférences à l'IUT Bordeaux 1, pour son aide très précieuse, son soutien et son amitié.

Je voudrais également exprimer ma gratitude à tout le personnel du laboratoire IXL, particulièrement à toute l'équipe administrative : Valérie Barrouillet, Mireille Bernard, Valérie Cauhapé, Fanny Damas, Elisabeth Drillon et Ute Duclair pour leur aide et leur gentillesse ; mais également à l'ensemble des enseignants et notamment Serge Barrière, Laurent Béchou, Jean-

Baptiste Bégueret, Dominique Dallet, Yann Deval, Geneviève Duchamp, Lionel Hirsch, Nathalie Labat, Valéry Lebret, Noëlle et Dean Lewis, Nathalie Malbert, Cristell Maneux, François Marc, Guy Morizet, Yves Ousten, Christian Zardini et Thomas Zimmer.

Je voudrais ensuite remercier très chaleureusement les informaticiens professionnels Regis Devreese et Patrick Villesuzanne pour leurs compétences toujours plus grandissantes, leur disponibilité et leur amitié.

Je remercie vivement Monsieur Serge Destor, sans lequel mes réalisations n'auraient pu être finalisées ainsi que Madame Nicole Lavigne et Messieurs Roland Antalick, Patrick Berenguer, Dominique Navarro, Gilles N'Kaoua et Bernard Plano pour leurs conseils techniques.

Je ne saurais oublier les différents thésards et stagiaires que j'ai côtoyés tout au long de ces années au sein du laboratoire IXL : Frédéric Alicalapa, Bertrand Ardouin (Le Tino Rossi du Périgord), Stéphane Azzopardi (Le Tino Rossi de Toulouse), Franck Badets, Sonia Boujelben, Renaud Briand (l'homme multitâches : électronicien, menuisier, peintre, plâtrier, promoteur immobilier, surfeur, éleveur de chats,...), Laurent Camino, Laurent Cazadebaig, Philippe Cherrad, Hervé Daubric, David Deschans, Jean-Yves Deletage, Vincent Douence, Jean-Baptiste Duluc, Magalie De Matos, Laurent Garcia, Stéphane Gauffre, Benoît Lambert, Aydine Modjtahedi, Xavier Montagner, Jean-Marc Naudy, Benoît Mongellaz, Vincent Pouget, El Hassan Ragbi, Fabrice Seguin (le prince du Tedy et de Locmaria Plouzane), Anne Spataro et Bernard Trégon. Et également ceux qui sont arrivés plus récemment : Ludovic Alvado, Gregory Andriamonge (pilier gauche), Thomas Beauchêne, Nathalie Deltimple, Ahmed Fakhfakh, Pierre Gouget, Jean-Christophe Martin (pilier droit), Marie-Pascale Martin, Benoît Mongellaz, Guillaume Monnerie, Chibed Rebai, Thierry Taris et bien sûr tous ceux que j'aurais pu oublier malencontreusement.

Je voudrais également remercier très sincèrement toute ma famille pour leurs encouragements, leur soutien et leur gentillesse tout au long de ces années. Je les remercie de leur présence le jour de la soutenance puisqu'elle a nécessité un long déplacement depuis les si belles contrées troyennes.

Je remercie également Diana Krall pour sa sublime voix qui a bercé la rédaction de ce mémoire.

Enfin, je ne voudrais terminer ces lignes sans remercier Laëtitia pour son soutien précieux et sa présence de tous les jours.

SOMMAIRE

INTRODUCTION GENERALE.....	1
----------------------------	---

CHAPITRE I

LES CARACTERISTIQUES DE L'AMPLIFICATION DE PUISSANCE

INTRODUCTION.....	9
I. DEFINITIONS RELATIVES A L'AMPLIFICATION DE PUISSANCE.....	10
1.1. L'amplification en hyperfréquences.....	10
1.2. L'amplification de puissance en hyperfréquences.....	11
1.2.1. Applications.....	11
1.2.2. Les différents gains.....	15
1.2.3. Les rendements.....	16
1.2.4. Les effets non-linéaires de l'amplification de puissance.....	17
1.2.4.1. La compression.....	17
1.2.4.2. L'intermodulation.....	18
1.2.4.3. Transmission des signaux numériques.....	21
1.2.5. La stabilité.....	24
II. LES CLASSES DE FONCTIONNEMENT.....	25
2.1. La classe A.....	26
2.2. Les classes à angles de conduction réduits (<i>AB, B et C</i>).....	28
2.3. Les amplificateurs à commutation (classes <i>D et E</i>).....	31
2.4. Les classes à haut rendement.....	32
III. LES TRANSISTORS DE PUISSANCE EN HYPERFREQUENCE.....	35
3.1. Le MESFET GaAs.....	35
3.2. Les transistors à effet de champ à hétérojonction.....	38
3.2.1. Le HEMT.....	38
3.2.2. Le HFET.....	43
3.2.3. Le MOSFET.....	44
3.2.4. Les transistors à effet de champ et les nouveaux matériaux.....	45
3.3. Le transistor bipolaire.....	46
3.3.1. Le transistor bipolaire à homojonction.....	46
3.3.2. Le transistor bipolaire à hétérojonction.....	46
3.4. Critères de choix.....	48
CONCLUSION.....	50
REFERENCES BIBLIOGRAPHIQUES.....	51

CHAPITRE II

LES METHODES DE CONCEPTION DE CIRCUITS NON-LINEAIRES

INTRODUCTION	61
I. MODELISATION DES TRANSISTORS	62
1.1. Les caractéristiques statiques et les phénomènes non-linéaires.....	63
1.2. La modélisation électrique.....	66
1.2.1. Modèle linéaire	66
1.2.1.1. Schéma équivalent linéaire.....	66
1.2.1.2. Eléments associés au schéma équivalent	67
1.2.1.3. Détermination des paramètres électriques du modèle petit signal	68
1.2.2. Modèle non-linéaire.....	69
1.3. Modélisation physique	73
1.4. Modèle basé sur des tableaux de mesures.....	74
II. LA TECHNIQUE DE CARACTERISATION NON-LINEAIRE LOAD_PULL	75
2.1. La méthode de la charge passive.....	76
2.2. La méthode de la charge active.....	76
III. LES METHODES DE SIMULATION NON-LINEAIRE.....	79
3.1. Les méthodes temporelles.....	79
3.2. L'équilibrage harmonique	80
3.3. Les séries de Volterra.....	83
IV. L'INTERPOLATION BIDIMENSIONNELLE DES PARAMETRES S LARGE SIGNAL	84
4.1. Les paramètres S Large Signal.....	84
4.2. L'interpolation bidimensionnelle des paramètres S.....	88
4.2.1. Méthodes d'interpolation	88
4.2.1.1. Interpolation linéaire	88
4.2.1.2. Continuité des tangentes	88
4.2.1.3. Continuité des dérivées : splines cubiques	89
4.2.2. Calcul des splines cubiques	89
4.2.2.1. Interpolation unidimensionnelle	89
4.2.2.2. Interpolation bicubique à deux dimensions	91
4.2.3. Algorithme du programme développé.....	92
4.2.3.1. Interpolation unidimensionnelle	92
4.2.3.2. Interpolation bidimensionnelle	93
4.2.4. Exemples d'interpolation	94
4.2.4.1. Etude sur S_{21}	94
4.2.4.2. Etude sur S_{11}	95
4.2.5. Etudes de précision	96
4.2.5.1. Etude sur S_{11}	97
4.2.5.2. Etude sur S_{21}	99
CONCLUSION	102
REFERENCES BIBLIOGRAPHIQUES.....	103

CHAPITRE III

APPLICATION DE LA METHODE DES FREQUENCES REELLES A LA CONCEPTION D'AMPLIFICATEURS DE PUISSANCE

INTRODUCTION	111
I. FORMALISME	112
1.1. Concept de la méthode.....	112
1.2. Représentation de Belevitch	114
1.2.1. Choix de la fonction $f(t)$	115
1.2.2. Détermination de $g(t)$	116
II. ETUDE D'UN AMPLIFICATEUR LINEAIRE MULTI-ETAGES	116
2.1. Caractère itératif de la méthode.....	116
2.2. Méthode d'optimisation	122
2.2.1. Fonction multi-objectif.....	122
2.2.2. Algorithme de Levenberg-Marquardt – Amélioration de More.....	123
2.3. Synthèse des réseaux d'adaptation.....	125
2.4. Organigrammes du programme Rfcad.....	129
III. APPLICATION A LA CONCEPTION DE CIRCUITS ACTIFS NON-LINEAIRES.....	132
3.1. Variation des paramètres S en fonction de la puissance	132
3.1.1. Fichier d'entrée.....	132
3.1.2. Mise en œuvre de l'interpolation bidimensionnelle	136
3.1.2.1. Reconstitution du fichier de paramètres S	136
3.1.2.2. Organigramme.....	136
3.2. Optimisation de la puissance ajoutée	138
3.3. Adaptation de Rfcad_power : inversion Entrée/Sortie.....	140
3.3.1. Version modifiée (Rfcad_power).....	141
3.3.1.1. Calcul des gains	141
3.3.1.2. Calcul des T.O.S.	143
3.3.1.3. Comparaisons des gains transduciques	144
3.3.2. Valeurs-objectifs de l'optimisation.....	145
3.3.3. Optimisation	149
3.3.3.1. Définition du jacobien.....	150
3.3.3.2. Conception classique (générateur vers charge)	150
3.3.3.3. Conception inversée (charge vers générateur)	151
3.3.4. Version finale.....	152
CONCLUSION	154
REFERENCES BIBLIOGRAPHIQUES.....	155

CHAPITRE IV

REALISATION D'AMPLIFICATEURS DE PUISSANCE EN BANDE S A L'AIDE DE LA METHODE DES FREQUENCES REELLES

INTRODUCTION	159
I. REALISATION D'AMPLIFICATEURS DE PUISSANCE EN BANDE S.....	160
1.1. Objet des réalisations	160
1.1.1. Présentation du transistor de puissance utilisé	160
1.1.2. Caractéristiques du transistor CLY5 intrinsèque.....	161
1.1.2.1. Modèle non-linéaire.....	161
1.1.2.2. Modèle du transistor encapsulé et caractéristiques statiques	162
1.2. Principe de réalisation.....	164
1.2.1. Choix propres à la conception.....	164
1.2.2. Méthodologie de conception	166
II. AMPLIFICATEUR DE PUISSANCE UN ETAGE.....	167
2.1. Circuit de polarisation et de stabilisation.....	167
2.2. Circuits d'adaptation.....	170
2.3. Démarche de conception.....	170
2.4. Utilisation de Rfcad_power	171
2.5. Résultats de simulation.....	172
2.5.1. Performances obtenues avec le programme Rfcad_power	172
2.5.2. Performances obtenues avant réalisation	175
2.6. Résultats de mesures.....	177
2.6.1. Banc de mesure	178
2.6.2. Réglage de l'amplificateur de puissance un étage	179
2.6.3. Comparaison des performances simulées et mesurées	182
III. AMPLIFICATEUR DE PUISSANCE TROIS ETAGES.....	183
3.1. Structure globale de l'amplificateur de puissance trois étages.....	184
3.1.1. Structure des premiers étages	184
3.1.2. Circuit de polarisation et de stabilisation.....	185
3.1.3. Structure globale de l'amplificateur trois étages	185
3.2. Démarche de conception.....	186
3.3. Utilisation de Rfcad_power	187
3.4. Performances obtenues avant réalisation.....	188
3.5. Résultats de mesure de l'amplificateur de puissance trois étages.....	190
3.6. Comparaison des performances simulées et mesurées.....	193
3.7. Rétro-simulations	194
CONCLUSION	196
REFERENCES BIBLIOGRAPHIQUES.....	197

CONCLUSION GENERALE	199
LISTE DES TRAVAUX PUBLIES.....	205
ANNEXE I : LES TRANSISTORS DE PUISSANCE POUR APPLICATION HYPERFREQUENCE.....	i
ANNEXE II : FORMAT DU FICHIER D'ENTREE	vii
ANNEXE III : RECONSTITUTION DU FICHIER DE PARAMETRES S PAR INTERPOLATION BIDIMENSIONNELLE.....	xi

INTRODUCTION GENERALE

De nos jours, il ne fait aucun doute que la téléphonie sans fil a été le principal vecteur du développement exponentiel des moyens de communication. En effet, au 30 septembre 2001, le nombre de lignes mobiles s'élève à 34,6 millions, et il est pour la première fois supérieur au nombre de lignes fixes (34 millions). Ainsi, le marché des télécommunications a pu s'engouffrer dans la voie tracée par la téléphonie mobile : alors qu'il se composait, jusqu'alors, d'outils réservés à un usage professionnel, il s'est progressivement ouvert à d'autres applications. Le marché des télécommunications représente, en France à l'heure actuelle, environ 8 milliards d'euros, soit près de 2,3% du PIB français. Par exemple, la téléphonie sans fil de troisième génération, dont l'appellation européenne est UMTS (*Universal Mobile Telecommunication System*), après une sortie quelque peu retardée, devrait voir le jour dans les deux prochaines années. Elle est l'objet de nombreuses attentes puisqu'elle permettra de concilier, à haut débit, téléphonie et accès à Internet. En outre, les possibilités offertes par le développement des réseaux locaux sans fils ou WLAN (*Wireless Local Area Network*), ou par celui des boucles locales radio, qui utilisent par exemple la technologie LMDS (*Local Multipoint Distribution Service*), constituent un nouvel élan pour les circuits micro-ondes. Les communications par satellites, civiles ou militaires, appartiennent, eux aussi, au large spectre de la transmission de l'information.

Les systèmes d'émission-réception qui sont inhérents à ces applications sont de plus en plus complexes afin de préserver la qualité de l'information à transmettre. Ainsi, puisque toute propagation d'un signal conduit à des déperditions, il est nécessaire que les caractéristiques de l'étage émetteur permettent de compenser ces affaiblissements. C'est pourquoi, la conception d'amplificateurs de puissance micro-onde est l'objet d'attentions toutes particulières.

Les progrès réalisés dans le domaine des micro-ondes ont conduit à remplacer progressivement les amplificateurs à tubes à ondes progressives par une technologie plus appropriée en terme d'encombrement ou encore de consommation : les amplificateurs de puissance à états solides. Ils font aujourd'hui partie de la plupart des équipements de communications. L'optimisation de leurs caractéristiques constitue alors un enjeu primordial dans le cadre de la réalisation des systèmes d'émission. En effet, même si les priorités sont différentes en fonction de l'application visée, il reste que la puissance délivrée, l'énergie consommée ou encore la linéarité dans le cadre de la transmission de signaux numériques, sont des critères de choix déterminants.

C'est dans le cadre de la conception d'amplificateurs de puissance que se situe le travail présenté dans ce mémoire. *H.J Carlin* et *B.S. Yarman* ont introduit en 1982 la méthode des fréquences réelles, basée sur la représentation de *Belevitch*. La conception d'amplificateurs large-bande, d'amplificateurs faible bruit, de filtres actifs ou encore l'adaptation d'antenne ont permis de mettre en avant les nombreuses potentialités de cette méthode.

Notre travail est une contribution à l'extension de la méthode des fréquences réelles dans l'optique de réaliser des amplificateurs fonctionnant en régime non-linéaire. Nous présentons donc, dans ce document, une méthodologie de conception, son formalisme mathématique ainsi que la procédure d'optimisation qui lui est associée. Ensuite, l'étude, la réalisation et la caractérisation expérimentale de deux amplificateurs destinés à une application spatiale en bande S sont détaillées. Quatre chapitres exposent la démarche qui a été la nôtre.

L'objectif du premier chapitre est de présenter les notions fondamentales qui ont trait à l'amplification de puissance en hyperfréquence. Ainsi, une première partie rappelle les différentes définitions des grandeurs électriques avant d'indiquer les principales applications des amplificateurs de puissance. Dans un deuxième temps, nous abordons la notion de classes de fonctionnement à travers la présentation de chacune d'entre elle. Enfin, nous insistons sur les différentes technologies de transistors utilisés à l'heure actuelle dans le domaine de l'amplification de puissance micro-onde. En effet, les performances électriques sont différentes en fonction de la technologie utilisée. Une présentation des performances optimales, obtenues à ce jour, nous permet d'apporter quelques éléments quant au choix du transistor pour une application déterminée.

Le second chapitre met en avant les méthodes de conception de circuits non-linéaires. Nous abordons tout d'abord les techniques de modélisation des transistors, et en particulier la prise en compte, dans un schéma électrique, des phénomènes non-linéaires qui apparaissent pour de forts niveaux d'excitation. Ensuite, nous présentons les méthodes de détermination des conditions optimales de fonctionnement des composants actifs de puissance. La méthode *Load Pull* conduit à effectuer ces recherches de façon expérimentale. D'un autre côté, différentes techniques de simulation peuvent également être utilisées : à cet effet, la méthode de l'équilibrage harmonique est aujourd'hui largement répandue. Le dernier paragraphe de ce chapitre est consacré à l'extension de la notion de paramètres S dans le domaine non-linéaire. Puisque ces paramètres S Large Signal seront employés dans la procédure de conception basée sur la méthode

des fréquences réelles, nous avons développé un algorithme original d'interpolation bidimensionnelle à partir des fonctions splines cubiques.

Une méthode originale de conception d'amplificateurs faiblement non-linéaires est proposée dans le troisième chapitre. Elle s'appuie sur les travaux de *Carlin* et *Yarman* qui ont introduit le concept des fréquences réelles. Tout d'abord, à travers l'explication du formalisme existant, basé sur la représentation de *Belevitch*, nous abordons l'algorithme d'optimisation et la procédure de synthèse qui lui sont associés. Ensuite, l'extension de la méthode à la conception d'amplificateurs de puissance est envisagée par l'optimisation de la puissance ajoutée et par l'inversion de la démarche itérative de conception, qui nous permet de prendre en compte l'importance de l'impédance de charge à présenter à l'étage de puissance.

Le dernier chapitre est consacré à la réalisation de deux amplificateurs de puissance en bande S à partir de transistors *Mesfet AsGa*. Il décrit les résultats de simulation ainsi que la caractérisation expérimentale de ces amplificateurs. Ces réalisations ont permis de confirmer la validité de la méthode de conception développée au chapitre 3.

Enfin, la conclusion générale nous permet de faire le bilan des travaux présentés dans ce mémoire et d'évoquer les perspectives de développement de notre méthode à d'autres applications.

CHAPITRE I

LES CARACTERISTIQUES DE L'AMPLIFICATION DE PUISSANCE

<i>INTRODUCTION</i>	<i>9</i>
<i>I. DEFINITIONS RELATIVES A L'AMPLIFICATION DE PUISSANCE</i>	<i>10</i>
<i>II. LES CLASSES DE FONCTIONNEMENT</i>	<i>25</i>
<i>III. LES TRANSISTORS DE PUISSANCE EN HYPERFREQUENCE</i>	<i>35</i>
<i>CONCLUSION</i>	<i>50</i>
<i>REFERENCES BIBLIOGRAPHIQUES</i>	<i>51</i>

INTRODUCTION

La conception d'amplificateurs de puissance est, aujourd'hui, l'objet d'une attention particulière dans le monde des micro-ondes. D'une part, le développement actuel des systèmes de communications est tel qu'il nécessite d'occuper des bandes de fréquences toujours plus élevées. D'autre part, au sein même des sous-systèmes d'émission-réception, les amplificateurs occupent une place prépondérante parce qu'ils conditionnent, d'une manière générale, la qualité de transmission de l'information.

Ainsi, afin d'envisager une conception rigoureuse et performante d'amplificateurs de puissance, il nous faut mettre en évidence quelques généralités les concernant. C'est l'objet de ce premier chapitre.

Dans une première partie, nous rappelons les propriétés électriques et les définitions propres à l'amplification en règle générale et à l'amplification de puissance hyperfréquence en particulier. Les principales applications sont également mentionnées.

Dans un deuxième temps, nous présentons une description des différentes classes de fonctionnement classiques (A , AB , B et C), mais également des classes de fonctionnement en commutation (D , E). Enfin, les conditions qui conduisent à la mise en œuvre des classes à haut rendement seront développées.

Dans une dernière partie, nous nous attachons à décrire les transistors utilisés actuellement dans le cadre de l'amplification de puissance hyperfréquence. Une synthèse bibliographique des performances optimales obtenues à ce jour dans différentes technologies ainsi que quelques indications quant au choix du transistor à employer concluront ce chapitre.

I. DEFINITIONS RELATIVES A L'AMPLIFICATION DE PUISSANCE

1.1. L'amplification en hyperfréquences

Un quadripôle est amplificateur d'une grandeur électrique lorsque la grandeur mesurée à la sortie est supérieure à celle présentée à l'entrée. La figure I.1 présente un quadripôle amplificateur (Q) ainsi que les valeurs d'entrée (E) et de sortie (S).

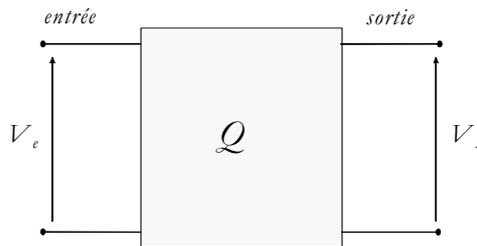
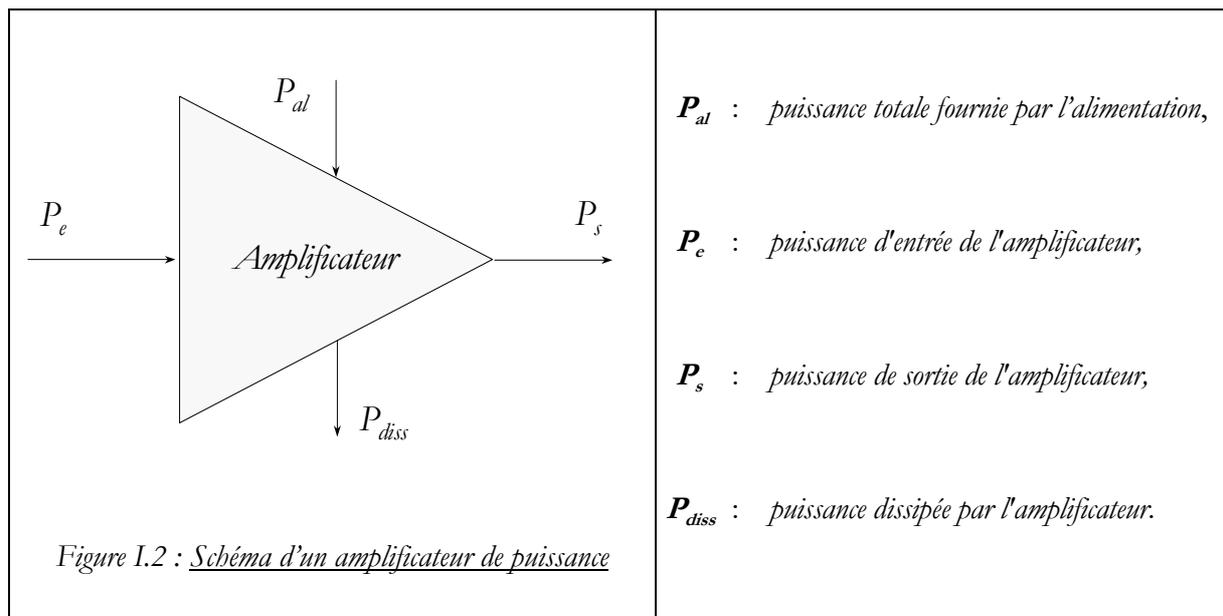


Figure I.1 : Quadripôle amplificateur

Le **gain** de l'amplificateur est alors défini par l'expression suivante :

$$G = \frac{V_s}{V_e} \quad (I.1)$$

Physiquement, le rôle de l'amplificateur est de prélever, à une source d'alimentation, l'énergie nécessaire à l'amplification du signal placé à son entrée. On distingue alors différentes puissances.



1.2. L'amplification de puissance en hyperfréquences

Les amplificateurs de puissance à base de transistors sont utilisés dans de nombreuses applications, notamment au niveau des étages d'émission.

Dans les paragraphes qui suivent, nous allons tout d'abord présenter une série d'applications hyperfréquences utilisant des amplificateurs de puissance avant de rappeler quelques caractéristiques qui leur sont propres.

1.2.1. Applications [Com96]

D'une manière générale, les amplificateurs hyperfréquences ont une fonction bien déterminée et nous les classerons alors en trois catégories :

- Les **amplificateurs faible bruit** : ils sont situés en tête de chaînes de réception et sont caractérisés par un faible facteur de bruit, qui leur permet d'amplifier de très faibles signaux.
- Les **amplificateurs de moyenne puissance** : ce sont généralement des amplificateurs situés au niveau des étages intermédiaires. Ils ont un fonctionnement dans le domaine linéaire et permettent de fournir un signal d'un niveau suffisamment élevé à l'étage final.
- Les **amplificateurs de puissance** : ils constituent l'ultime composant actif du bloc émission et doivent donc fournir une puissance nécessaire à une transmission correcte du signal émis. Nous allons détailler de manière plus approfondie leur utilisation actuelle.

En règle générale, un système de communication sous-entend la présence d'un système émetteur, qui lui-même intègre un amplificateur de puissance. En particulier, les amplificateurs de puissance sont présents dans tout système de radiocommunication, dans lequel les ondes hertziennes sont utilisées comme vecteur de transmission. Le schéma du fonctionnement général d'un système de communication est représenté à la figure 1.3. L'amplificateur de puissance permet de fournir à l'antenne émettrice la puissance nécessaire à une bonne qualité de transmission du signal. Ce signal doit pouvoir être reconstitué à la réception malgré les déperditions durant la propagation en espace libre.

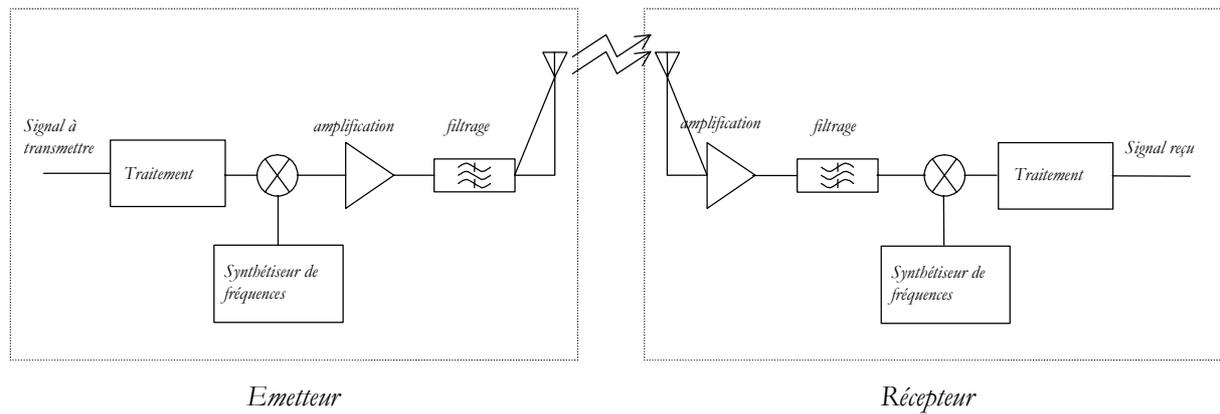


Figure I.3 : Systeme de radiocommunication

De nos jours, ces systèmes de radiocommunication sont omniprésents et leurs différents domaines d'application peuvent se regrouper en plusieurs catégories : la **téléphonie cellulaire**, les **télécommunications par satellite**, les **radars** sont des exemples particuliers que nous allons développer.

La **téléphonie cellulaire** : l'amplificateur de puissance est un des composants clés des systèmes émetteurs rencontrés en radiotéléphonie cellulaire. En effet, d'une manière générale, l'infrastructure de base d'un système de communication par mobiles possède un "sous-système radio", dont les éléments assurent la liaison entre le mobile et le réseau. L'élément de base du "sous-système radio" est la cellule : cette cellule est en fait une station dotée d'émetteurs-récepteurs et d'une antenne ; elle est plus communément appelée "station de base". Par la juxtaposition de ces stations, qui offre chacune une couverture de qualité dans une zone restreinte, il est possible d'étendre un réseau à un vaste territoire. A ce jour, la téléphonie sans fil (*WCDMA*, *UMTS*) fonctionne principalement en bande *S* et *L*, et les besoins sont de plusieurs dizaines de Watts en puissance de sortie, pour les amplificateurs de puissance des stations de base de troisième génération. A l'opposé, les contraintes en puissance sont plus faibles pour les combinés téléphoniques, alors que leur encombrement, leur rendement ou leur linéarité sont l'objet d'attentions particulières.

Les **télécommunications par satellites** : un autre grand secteur d'activité pour les amplificateurs de puissance est la transmission d'informations par satellite.

Un système de communication par satellite est constitué de deux parties principales (Fig. I.4) : le domaine terrestre et le domaine spatial. Ces deux domaines comportent bien sûr des systèmes émetteurs-récepteurs et par conséquent des amplificateurs de puissance. Ces derniers doivent fournir la puissance nécessaire aux signaux avant leur émission. Deux technologies d'amplificateurs de puissance coexistent au sein des stations terriennes

émettrices et des répéteurs satellites. Les amplificateurs à tubes à ondes progressives (*ATOP*) ont toujours permis et permettent encore aujourd'hui de fournir de très fortes puissances dans le domaine des micro-ondes. Ils équipent donc à la fois les stations terriennes et les répéteurs satellites. Par contre, avec comme objectif la réduction de la masse et de l'encombrement au niveau de la charge utile des satellites, où le moindre gramme embarqué vaut de l'or, la technologie des amplificateurs à état solide (*SSPA*) a émergé. Par conséquent, ils équipent également les répéteurs satellites et permettent ainsi de compenser l'affaiblissement du signal, du à sa propagation en espace libre, et de transmettre celui-ci à la station terrienne réceptrice avec un minimum de bruit.

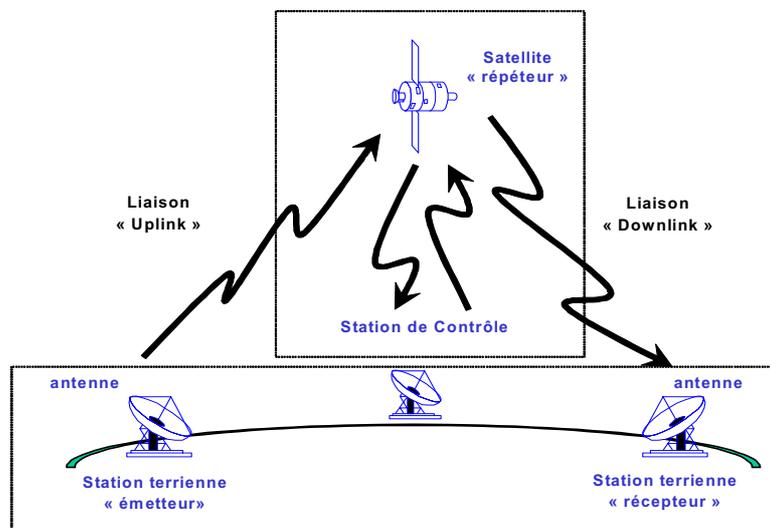


Figure I.4 : Système de communication par satellite

Les bandes de fréquence pour les applications satellites commerciales sont la bande *C* (4 à 8 GHz) et la bande *Ku* (12 à 18 GHz). Les applications militaires sont plutôt situées dans la bande *X* (8 à 12 GHz).

Enfin, nous pouvons préciser que le principe de transmission par faisceaux hertziens s'apparente à la transmission satellite et que, par conséquent, les amplificateurs de puissance en sont également des composants essentiels.

Les **radars** : les besoins en puissance des radars sont importants, que les applications soient civiles ou militaires. Ainsi, les amplificateurs de puissance s'y trouvent en nombre dans leurs systèmes d'émission. A cet effet, les radars ont des champs d'applications multiples [Har95]. Nous pouvons tout d'abord citer le domaine militaire spatial : à partir de radars d'imagerie implantés sur satellite, les radars ont des missions d'observation du sol, de détection et de reconnaissances de cible, de cartographie ou de renseignements stratégiques. Dans le

domaine aéroporté ou maritime, des radars implantés sur des avions ou des hélicoptères permettent d'entreprendre des missions de surveillance aérienne, maritime, côtière, des missions d'interception, de combat, d'évitement d'obstacles et d'aide à l'atterrissage. Les applications des radars détaillées ci-dessus sont également nombreuses dans le domaine civil, tant dans le spatial (observation et surveillance du sol, météorologie, cartographie) que dans le transport aérien (détection des nuages, surveillance aérienne, anti-collision en vol, aide à l'atterrissage).

L'émission d'un radar peut être obtenue, soit à partir de tubes hyperfréquences résonnants comme le magnétron, soit à partir de tubes à ondes progressives (*TOP*). Les antennes actives, qui associent de nombreux émetteurs à états solides, coexistent aujourd'hui avec l'association classique "émetteur – antenne passive".

Nous n'affirmerons pas que les applications que nous venons d'exposer recensent de manière définitive l'utilisation des amplificateurs de puissance.

Par exemple, nous pouvons remarquer que les systèmes de diffusion multipoints sont en plein essor : la diffusion vidéo (*MVDS*) et la diffusion locale (*LMDS*) se font à des fréquences élevées (bande *Ka et Q*) et compliquent d'autant plus la conception des amplificateurs de puissance. Enfin, les communications optiques et l'automobile sont également des secteurs qui utilisent des amplificateurs à des fréquences élevées.

D'une manière générale, à l'heure actuelle, la multiplication des besoins alliée à l'occupation des bandes de fréquences "les plus basses" conduit à se tourner vers des fréquences de plus en plus élevées.

Nous venons de recenser les applications principales des amplificateurs de puissance en hyperfréquences. Il nous reste alors à décrire les caractéristiques électriques essentielles de ces éléments.

1.2.2. Les différents gains

La fonction originelle d'un amplificateur est d'amplifier la grandeur électrique présente à son entrée. La figure I.5 nous présente un amplificateur de puissance attaqué par un générateur (e_g, Z_g) et chargé par une impédance Z_l .

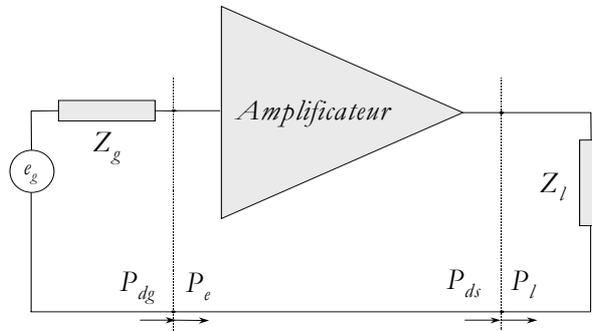


Figure I.5 : Amplificateur de puissance

avec :

- P_{dg} : puissance maximale disponible au générateur,
- P_e : puissance d'entrée de l'amplificateur,
- P_{ds} : puissance maximale disponible à la sortie de l'amplificateur,
- P_l : puissance de sortie délivrée à la charge.

Si le transfert de puissance entre le générateur et l'amplificateur de puissance est optimal, et si toute la puissance en sortie de l'amplificateur est transmise à la charge, on dit qu'il y a adaptation du gain en puissance :

$$P_{dg} = P_e \quad \text{et} \quad P_{ds} = P_l. \quad (I.2)$$

Or, en hyperfréquences, les ondes de puissance subissent des réflexions aux accès du quadripôle amplificateur (les paramètres S permettent de quantifier ce phénomène) et on a alors :

$$P_{dg} > P_e \quad \text{et} \quad P_{ds} > P_l. \quad (I.3)$$

Selon les puissances considérées, il est alors possible de définir trois types de gain qui sont les suivants :

<u>Gain en puissance opérant :</u> $G_p = \frac{P_l}{P_e} \quad (I.4)$	<u>Gain en puissance disponible :</u> $G_d = \frac{P_{ds}}{P_{dg}} \quad (I.5)$
<u>Gain composite ou transductique :</u> $G_t = \frac{P_l}{P_{dg}} \quad (I.6)$	

Le **gain** en puissance **opérant** (ou gain en puissance), donné par la relation (I.4) est le rapport de la puissance délivrée à la charge P_l à la puissance présente à l'entrée de l'amplificateur P_e .

Le **gain** en puissance **disponible** (relation I.5) permet de prendre en compte l'adaptation en gain en entrée, dans la mesure où il exprime le rapport entre la puissance mesurée directement à la sortie de l'amplificateur P_{ds} et la puissance maximale disponible du générateur P_{dg} .

Enfin, le **gain transducique** permet de se rapprocher d'une conception système de l'amplificateur, car il exprime le rapport de la puissance délivrée à la charge P_l à la puissance disponible du générateur P_{dg} .

L'expression du gain transducique est la plus usitée dans la conception des amplificateurs micro-ondes, puisqu'elle est la seule facilement mesurable et qu'elle tient compte de l'adaptation en entrée et en sortie. Par conséquent nous l'emploierons par la suite de façon systématique dans notre analyse.

1.2.3. Les rendements

Le rendement est la grandeur qui définit la relation entre la puissance d'alimentation P_{al} et la puissance délivrée à la charge P_l . Lors de l'utilisation de composants à effet de champ, il est nommé rendement de drain (relation I.7).

$$\eta_d = \frac{P_l}{P_{al}} \quad (I.7)$$

La puissance ajoutée est, quant à elle, la différence linéaire entre la puissance délivrée à la charge et la puissance disponible au générateur :

$$P_{aj} = P_l - P_{dg} \quad (I.8)$$

Le rendement en puissance ajoutée est alors défini comme le rapport entre la puissance ajoutée P_{aj} et la puissance d'alimentation P_{al} :

$$\eta_{aj} = \frac{P_{aj}}{P_{al}} = \frac{P_l - P_{dg}}{P_{al}} \quad (I.9)$$

En reportant les expressions du rendement de drain (I.7) et du gain transducique (I.6), nous obtenons une nouvelle expression du rendement en puissance ajoutée:

$$\eta_{aj} = \eta_d \left(1 - \frac{1}{G_t} \right) \quad (I.10)$$

Cette dernière expression permet de montrer que, lorsque le gain transducique augmente, le rendement en puissance ajoutée η_{aj} tend vers un maximum qui est le rendement de drain η_d .

En outre, cette notion de rendement en puissance ajoutée est un élément de comparaison essentiel des performances électriques des amplificateurs de puissance.

1.2.4. Les effets non-linéaires de l'amplification de puissance

1.2.4.1. La compression

Au paragraphe 1.2.1, nous avons présenté deux grandes catégories d'amplificateurs hyperfréquences : les amplificateurs à faible puissance et ceux à forte puissance. D'une manière générale, on passe d'une catégorie à l'autre lorsque l'on passe d'un fonctionnement petits signaux à un fonctionnement larges signaux. C'est à dire que le régime de fonctionnement bascule du domaine linéaire au domaine non-linéaire. Il en résulte que la puissance de sortie n'est plus une fonction linéaire de la puissance d'entrée.

En effet, en se référant à la figure 1.2, le bilan des puissances dans un montage amplificateur nous donne :

$$P_s + P_{diss} = P_e + P_{al} \quad (1.11)$$

Or,
$$P_s = G \cdot P_e \quad (1.12)$$

Donc :
$$P_{diss} = (1 - G) \cdot P_e + P_{al} \quad (1.13)$$

D'après, l'équation (1.13), il apparaît que si le gain G du transistor croît indéfiniment, la puissance dissipée peut devenir négative, ce qui ne correspond pas à une réalité physique.

Par conséquent, à partir d'une certaine valeur de la puissance d'entrée, le gain de l'élément actif chute et se produit le phénomène de compression de gain. Ce phénomène est appelé conversion AM/AM .

Trois zones de fonctionnement, illustrées par la figure 1.6, peuvent alors être distinguées.

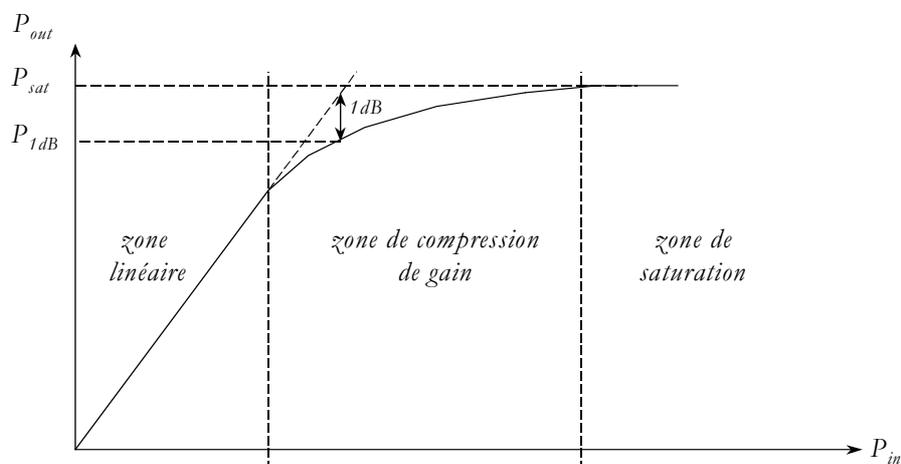


Figure 1.6 : Zones de fonctionnement d'un amplificateur de puissance

- La **zone linéaire** correspond à un fonctionnement faibles signaux où la relation entre la puissance d'entrée et la puissance de sortie est la suivante : $P_{out} = G \cdot P_e$.
- Dans la **zone de compression de gain**, le gain tend à diminuer lorsque la puissance d'entrée croît. On définit alors *le point de compression à 1 dB*, qui correspond à une chute de 1 dB de la puissance de sortie par rapport au comportement linéaire extrapolé. Ce point est utilisé dans l'étude comportementale des amplificateurs de puissance ; en effet, la puissance de sortie à 1 dB de compression est fournie par tous les fabricants de composants et se pose alors comme un élément de référence et de comparaison.
- La **zone de saturation** correspond à un régime de forte compression de gain où la puissance de sortie a atteint son niveau maximum. La puissance qui ne peut se reporter sur le fondamental se répartit alors sur les différentes harmoniques. En outre, cette zone de saturation est synonyme de fortes dégradations des performances électriques de l'élément actif. Enfin, un fonctionnement prolongé dans cette zone peut conduire à la destruction du composant.

1.2.4.2. L'intermodulation

La décroissance du gain à partir d'une certaine puissance est due à l'apparition de produits d'intermodulation, causée par les différentes non-linéarités des composants actifs. Une partie de l'énergie va être véhiculée par les raies spectrales correspondant à ces produits d'intermodulation, ainsi que par les différentes harmoniques.

En effet, lorsque deux signaux de fréquences f_1 et f_2 sont appliqués à l'entrée d'un amplificateur, il apparaît à la sortie, non seulement les signaux amplifiés à ces mêmes fréquences, mais également des porteuses indésirables aux harmoniques de f_1 et f_2 ainsi qu'aux combinaisons linéaires de f_1 et f_2 : $mf_1 \pm nf_2$, appelées produits d'intermodulation d'ordre $n+m$.

La figure I.7 nous présente le spectre de sortie d'un amplificateur de puissance lorsque deux signaux sont présentés à son entrée. Le spectre a été volontairement tronqué à l'ordre 3, car du fait de l'étendue spectrale en sortie, il nous est impossible de placer le spectre en entier ; c'est pourquoi, les fréquences voisines de f_1 et f_2 ont été uniquement représentées.

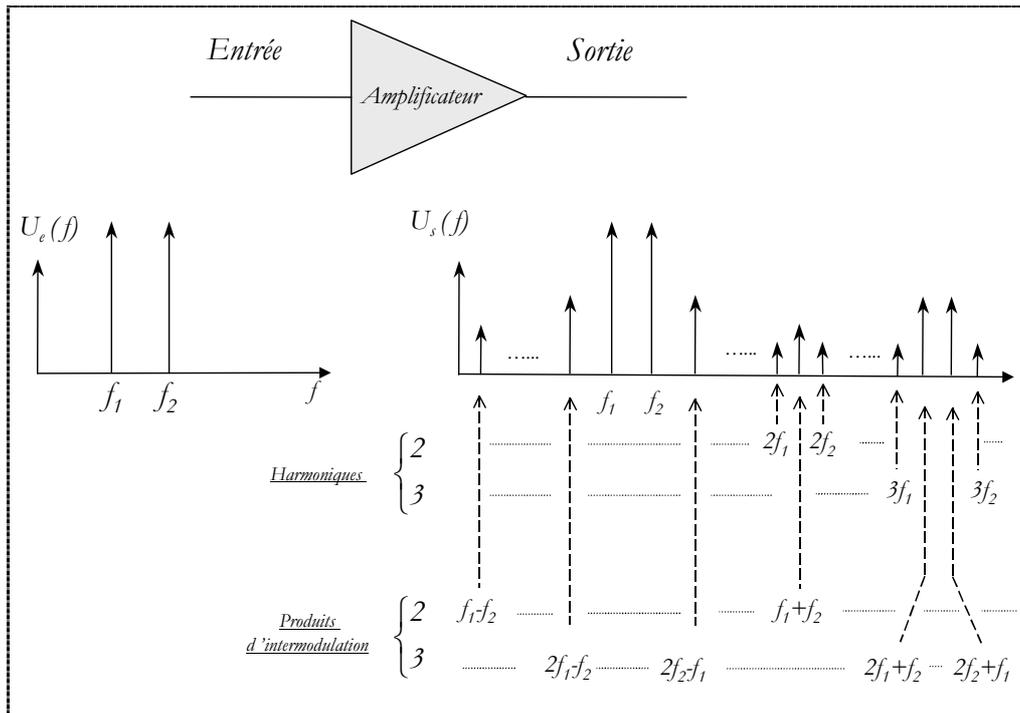


Figure I.7 : Spectre de sortie d'un amplificateur de puissance

D'une manière générale, il apparaît que les produits d'intermodulation d'ordre 3 (PIM_3) sont les plus gênants dans la mesure où leurs fréquences sont proches de celle des porteuses. Il est alors possible de quantifier l'influence de ces produits d'intermodulation d'ordre 3 en exprimant le niveau de ces raies parasites par rapport aux fréquences fondamentales f_1 et f_2 .

En effet, la différence (en dB) entre le niveau d'une harmonique d'ordre n (H_n) ou celui d'un produit d'intermodulation d'ordre k (PIM_k) et la puissance au fondamental peut être exprimée à l'aide de l'unité dBc .

Les expressions suivantes (I.14) et (I.15) donnent les relations mathématiques entre ces grandeurs :

$$(H_n)_{dBc} = (P_{f_{1,2}})_{dB} - (H_n)_{dB} \quad (I.14)$$

$$(PIM_k)_{dBc} = (P_{f_{1,2}})_{dB} - (PIM_k)_{dB} \quad (I.15)$$

$(P_{f_{1,2}})_{dB}$ représente la puissance, exprimée en dB , d'un des deux signaux à la fréquence f_1 ou à la fréquence f_2 .

En outre, une façon de caractériser l'intermodulation d'ordre 3 est de spécifier le **point d'interception d'ordre 3** (IP_3). Ce point est purement théorique, dans la mesure où, en ce point fictif, les signaux utiles et les produits d'intermodulation ont le même niveau.

Le point d'interception est obtenu (voir figure I.8) en traçant en dB la courbe de transfert entrée-sortie (courbe C) pour une des deux porteuses f_1 ou f_2 . Cette courbe est une droite de *pente 1* tant que l'on reste dans une zone assez linéaire. Il faut également tracer la courbe (I_3) représentant le niveau d'un des deux produits d'intermodulation d'ordre 3, en fonction du niveau d'entrée d'une des porteuses f_1 ou f_2 . Cette courbe est aussi une droite, de *pente 3* tant que l'effet des non-linéarités reste faible. Les deux droites ainsi tracées, une fois prolongées, se coupent en un point appelé point d'interception d'ordre 3, dont l'ordonnée (puissance de sortie) est exprimée en dBm .

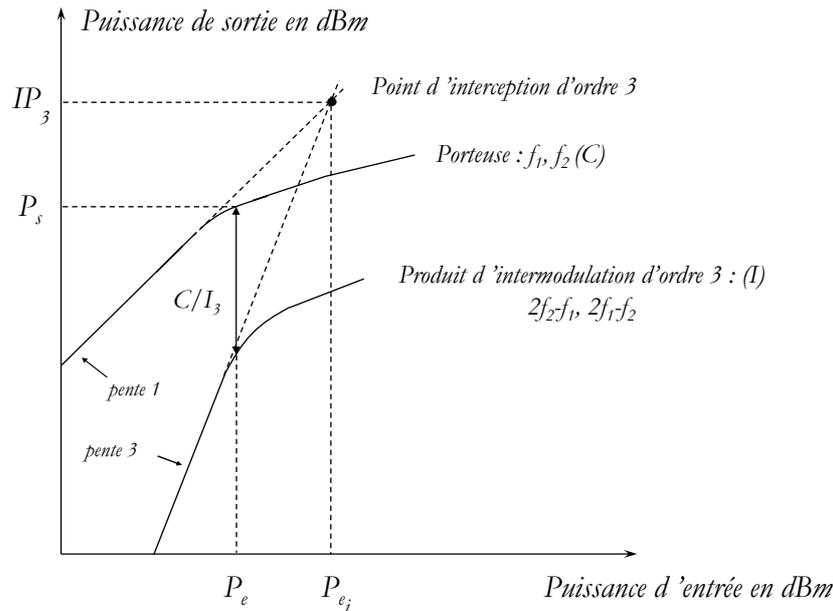


Figure I.8 : Point d'interception d'ordre 3

La connaissance de ce point est importante puisque nous pouvons écrire les relations suivantes :

$$(P_{i_3})_{dBm} - (P_s)_{dBm} = (P_{e_i})_{dBm} - (P_e)_{dBm} \quad (I.16)$$

Ce qui conduit à :

$$3 \cdot [(P_{i_3})_{dBm} - (P_s)_{dBm}] = (P_{i_3})_{dBm} - (P_{IM_3})_{dBm} \quad (I.17)$$

d'où :

$$\boxed{(P_{IM_3})_{dBm} = 3 \cdot [(G_p)_{dB} + (P_e)_{dBm}] - 2 \cdot (P_{i_3})_{dBm}}$$

La détermination du point (P_{i_3}) permet donc de connaître le niveau des produits d'intermodulation d'ordre 3.

Remarque: La notion de point d'interception n'est utile pour calculer le niveau d'intermodulation que lorsque l'amplificateur n'est pas trop non-linéaire : lorsque la pente de la courbe C (respectivement I_3) n'est plus 1 (respectivement 3), le seul moyen disponible est alors la mesure du rapport C/I_3 , pour un niveau d'entrée donné.

1.2.4.3. Transmission des signaux numériques [Fu00] [Cri99]

La figure I.9 nous présente le synoptique simplifié d'une liaison numérique. A partir de celui-ci, nous allons exposer les limitations qu'engendrent les amplificateurs de puissance lors de la transmission des signaux numériques.

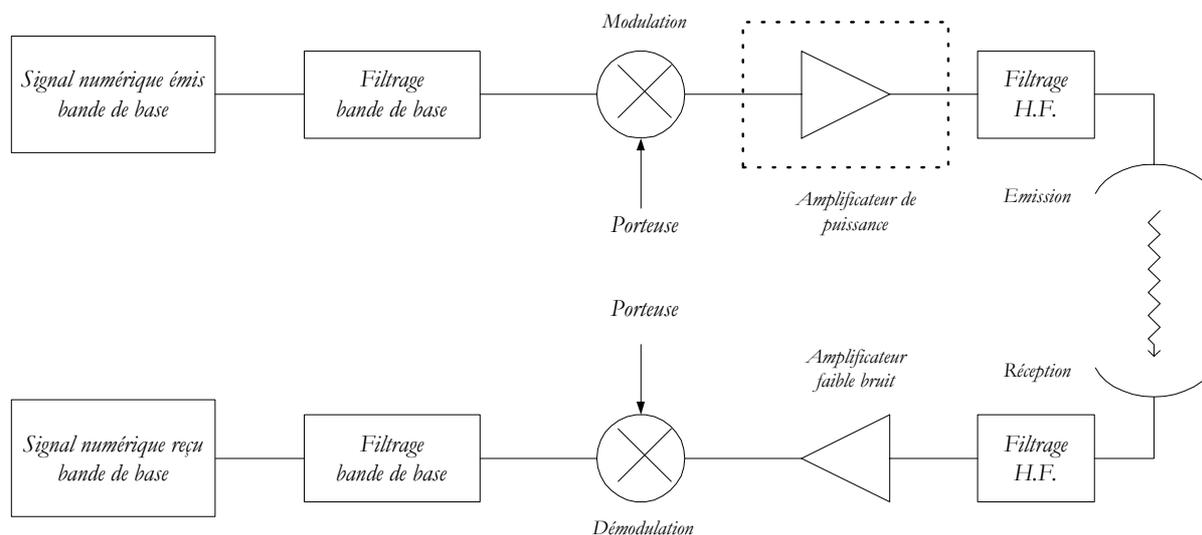


Figure I.9 : Liaison numérique

Dans le cas général, le signal numérique bande de base émis résulte d'un multiplexage entre plusieurs utilisateurs ainsi que d'un codage. Il s'agit donc d'une suite d'impulsions rectangulaires représentant les signaux logiques 0 et 1. La densité spectrale de puissance de ce signal est un sinus cardinal avec de nombreux lobes secondaires. Un filtrage bande de base s'avère donc nécessaire afin de limiter son étendue spectrale. Le signal résultant va alors subir une modulation. Aujourd'hui, les modulations numériques utilisées sont celles qui permettent d'obtenir les meilleures efficacités spectrales. Il faut pourtant différencier les signaux modulés à enveloppe constante ou à enveloppe variable.

Par exemple, dans le cas du GSM, le système de modulation utilisé est le GMSK (**G**aussian **M**inimum **S**hift **K**ey) et le signal modulé résultant est à enveloppe constante : le rapport puissance crête à puissance moyenne (peak to average power) est alors égal à 1. L'amplificateur de puissance qui suit le modulateur reçoit donc une puissance d'entrée fixe : l'utilisation d'un amplificateur de puissance à fort rendement permet alors d'obtenir des puissances de sortie et des rendements importants.

Par contre, la tendance est aujourd'hui au développement des modulations numériques qui permettent d'augmenter le débit d'informations transmises. Ces modulations sont définies avec

un diagramme de constellation. La figure I.10 nous présente la constellation de la modulation de phase *QPSK* (*Quadrature Phase Shift Key*).

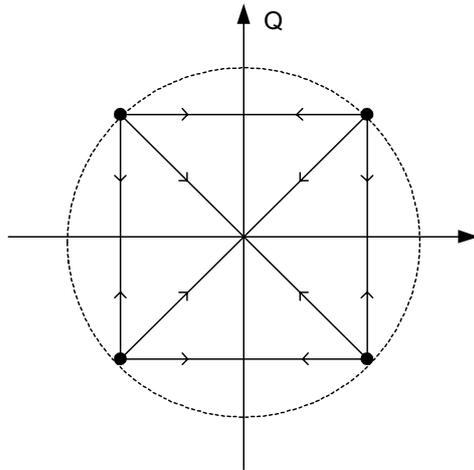


Figure I.10 : Constellation de phase théorique de la modulation QPSK

Chaque point de la constellation représente un vecteur, qui est complètement déterminé par son amplitude et sa phase, et est appelé symbole. Ici, les symboles sont à amplitude constante et sont donc identifiés uniquement par leur angle de phase. Par contre, un tel signal modulé est à enveloppe variable : le rapport puissance crête à puissance moyenne vaut 2 et l'amplificateur de puissance va travailler à puissance d'entrée variable, à la vitesse du rythme numérique.

L'utilisation d'amplificateur de puissance en régime saturé, caractérisé par des caractéristiques de conversion *AM/AM* et *AM/PM*, engendre alors des distorsions (modulations de phase et d'amplitude parasites).

Cet aspect est particulièrement critique dans la transmission multicanaux des signaux numériques. En effet, de telles distorsions entraînent un élargissement de la densité spectrale de puissance de sortie. Ce phénomène, qui est d'autant plus important que l'amplificateur va fonctionner en régime profondément non-linéaire, porte le nom de "*regroupement spectral*" et provoque l'apparition d'énergie dans les canaux adjacents. La figure I.11 nous présente l'élargissement du spectre en sortie de l'amplificateur de puissance. Cette apparition d'énergie dans les bandes adjacentes du canal principal constitue un bruit pour les canaux adjacents. Ce bruit est quantifié en mesurant le terme *ACPR* (*Adjacent Channel Power Ratio*) qui est égal à la différence de puissance entre le signal utile et la remontée de bruit dans les canaux adjacents.

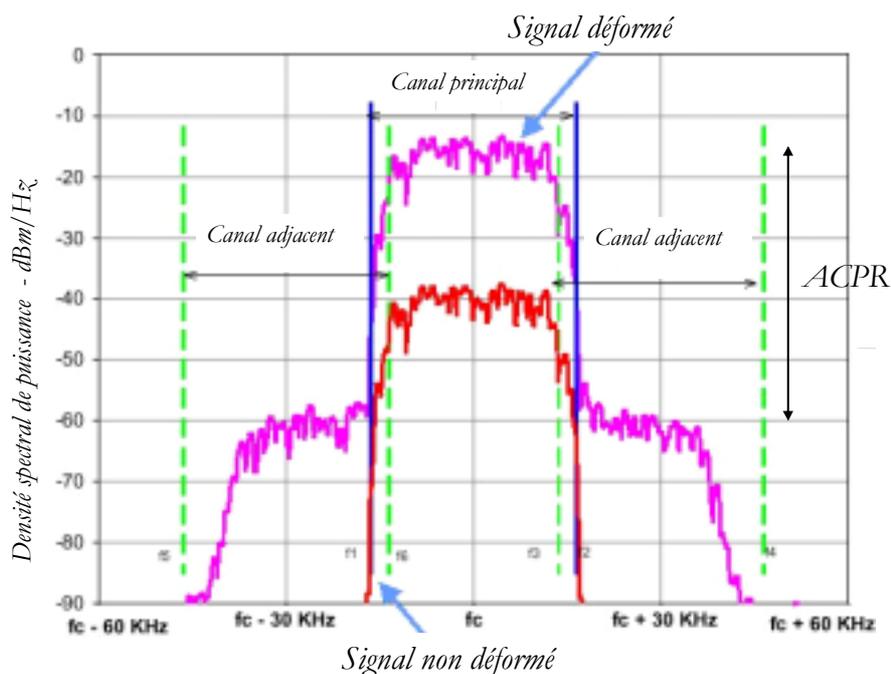


Figure I.11 : Elargissement du spectre en sortie d'un amplificateur de puissance

Afin de diminuer l'amplitude de variation de la puissance d'entrée, il faut chercher alors à limiter les transitions de phase du diagramme de constellation (figure I.10). En effet, la trajectoire suivie dans ces transitions est critique, à la fois pour le spectre du signal de sortie et pour la variation de l'amplitude de l'enveloppe. Par exemple, pour la modulation *OQPSK* (*O* pour offset), les transitions de phase sont contenues dans un carré de points de constellation, mais elles ne peuvent rejoindre les points diamétralement opposés (figure I.12). Une telle modulation permet de limiter la diminution de l'enveloppe du signal vers ses minima, ainsi que le rapport puissance crête à puissance moyenne.

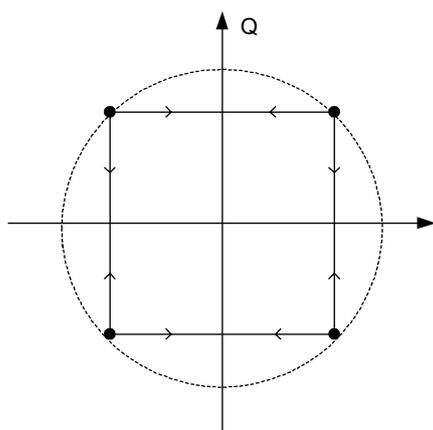


Figure I.12 : Constellation de phase théorique de la modulation OQPSK

Finalement, le concepteur se trouve perpétuellement confronté à la recherche du meilleur compromis entre *ACPR* et rendement. C'est pourquoi, actuellement, la mise en place de

techniques performantes de linéarisation permet de tirer pleinement partie des performances des amplificateurs de puissances tout en limitant les distorsions dans la chaîne de transmission du signal.

1.2.5. La stabilité

Un amplificateur de puissance ne doit pas entrer en oscillation quelque soit l'impédance qui lui est présentée, aussi bien à l'entrée qu'à la sortie. Des critères de stabilité permettent de statuer sur les risques d'instabilité de l'amplificateur de puissance.

Ainsi, la combinaison de la condition de *Rollet* [Rol62] :

$$K = \frac{1 + |\Delta|^2 - |S_{11}|^2 - |S_{22}|^2}{2|S_{12}S_{21}|} > 1 \quad (I.18)$$

avec **une** des conditions suivantes :

$$B_1 = 1 + |S_{11}|^2 - |S_{22}|^2 - |\Delta|^2 > 0 \quad (I.19)$$

$$B_2 = 1 - |S_{11}|^2 + |S_{22}|^2 - |\Delta|^2 > 0 \quad (I.20)$$

$$|\Delta|^2 = |S_{11}S_{22} - S_{12}S_{21}| < 1 \quad (I.21)$$

$$1 - |S_{11}|^2 > |S_{12}S_{21}| \quad (I.22)$$

$$1 - |S_{22}|^2 > |S_{12}S_{21}| \quad (I.23)$$

assurent la stabilité inconditionnelle sur toute la plage de fréquence considérée [Edw92].

Les paramètres S_{ij} sont les paramètres de répartition du transistor ou de l'amplificateur.

Un nouveau et unique critère de stabilité a été développé récemment [Edw92] [Bia01]. La condition :

$$\mu_1 = \frac{1 - |S_{11}|^2}{|S_{22} - S_{11}^* \Delta| + |S_{12}S_{21}|} > 1 \quad (I.24)$$

ou :

$$\mu_2 = \frac{1 - |S_{22}|^2}{|S_{11} - S_{22}^* \Delta| + |S_{12}S_{21}|} > 1 \quad (I.25)$$

assure à elle seule la stabilité inconditionnelle.

Nous venons d'étudier les caractéristiques essentielles des amplificateurs de puissance. Nous allons, à présent, présenter les différentes classes de fonctionnement des amplificateurs de puissance.

II. LES CLASSES DE FONCTIONNEMENT

Les classes de fonctionnement sont caractérisées par des formes d'ondes particulières en entrée et en sortie d'un montage amplificateur, ainsi que par le temps de conduction de la source de courant en sortie. En outre, l'optimisation des performances, telles que la puissance de sortie, la puissance ajoutée ou le rendement va dépendre de la classe de fonctionnement choisie pour les transistors.

Pour illustrer les caractéristiques des différentes classes de fonctionnement, nous utiliserons, dans la suite de ce paragraphe, un transistor à effet de champ dont un modèle équivalent petits signaux est présenté à la figure I.13.

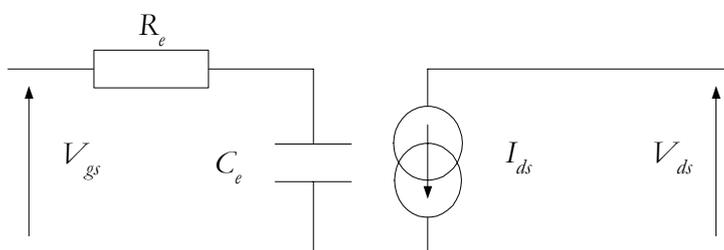


Figure I.13 : Modèle simplifié d'un transistor à effet de champ

La figure I.14 nous présente le réseau de caractéristiques du transistor. Le caractère simplifié et quasi-idéal du modèle et du réseau de caractéristiques va nous permettre d'appréhender de façon explicite les classes de fonctionnement, sans que les approximations réalisées nous éloignent trop de la réalité.

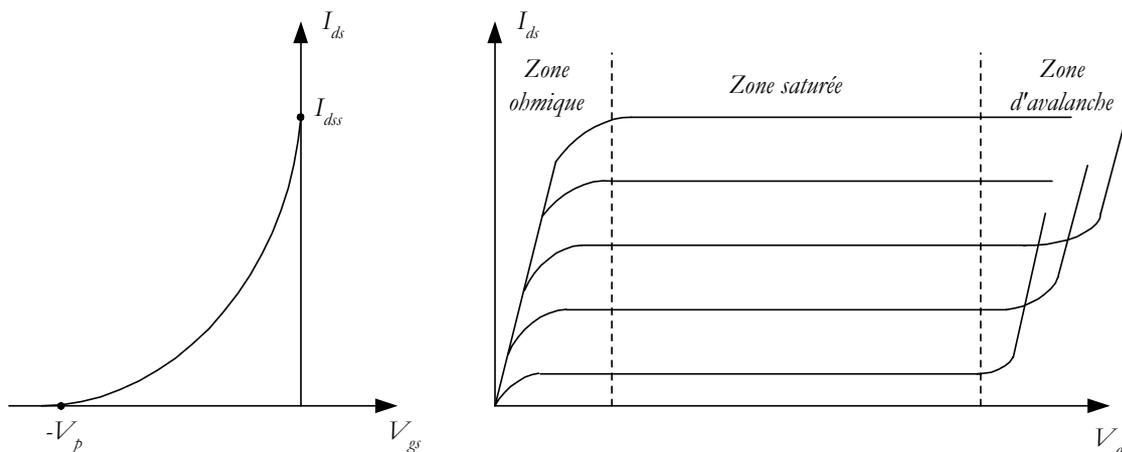


Figure I.14 : Réseau de caractéristiques statiques d'un transistor à effet de champ

2.1. La classe A

La classe A de fonctionnement est appelée généralement classe "linéaire". En effet, les transistors à effet de champ sont considérés comme parfaitement linéaires entre leurs zones de blocage et leur zone de saturation. Ainsi, si le point de polarisation est choisi comme la valeur moyenne de la tension de blocage $-V_p$ et de la tension de mise en conduction de diode Schottky d'entrée V_ϕ , le fonctionnement sera bien linéaire, tant que la tension d'excitation d'entrée V_{gs} demeure comprise entre les tensions $-V_p$ et V_ϕ . La figure I.15 en est une illustration.

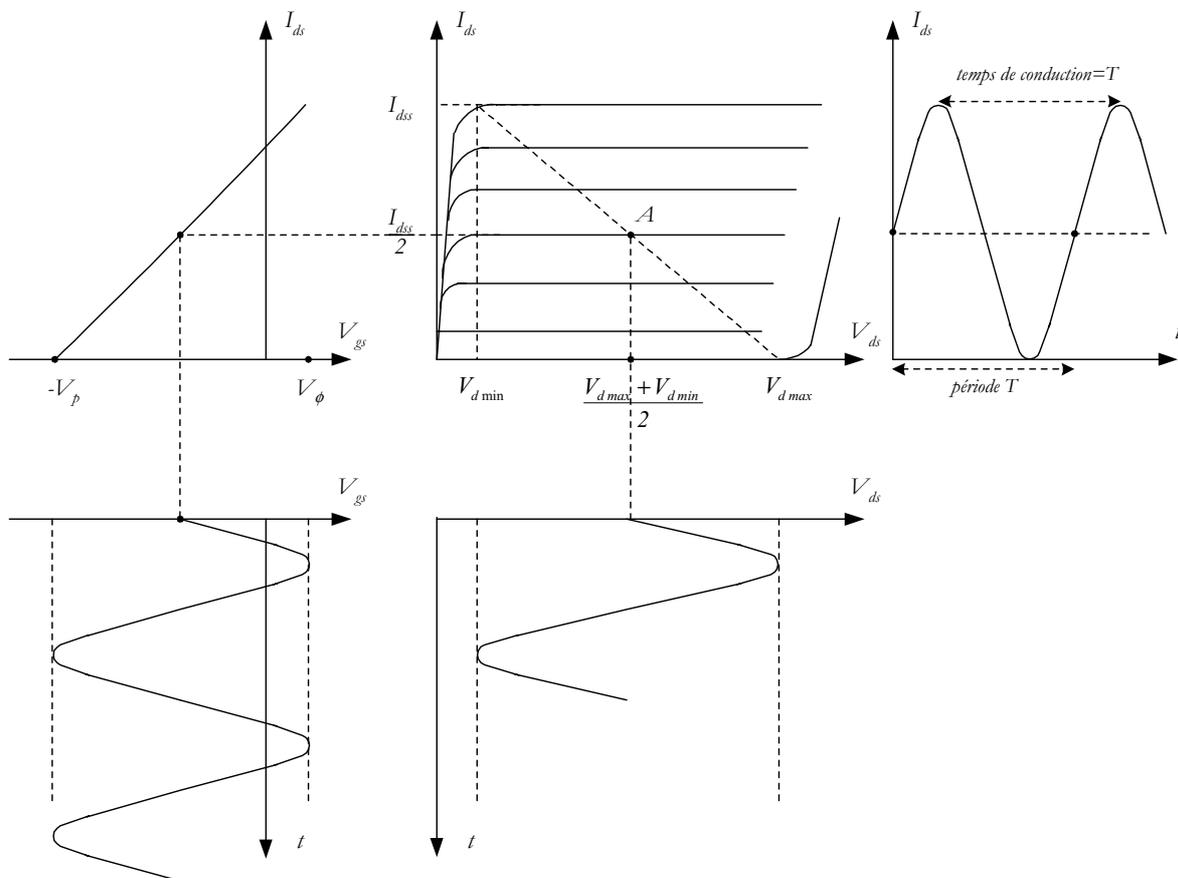


Figure I.15 : Variations temporelles des signaux et caractéristiques statiques pour un fonctionnement en classe A

La classe A est caractérisée par une recherche des excursions maximales des tensions et courants de drain. La droite de charge dynamique parcourt donc de façon optimum le réseau de caractéristiques statiques, à la fois en courant et en tension.

Le point de polarisation \mathcal{A} (I_{d_A}, V_{d_A}) est alors déterminé par les équations suivantes :

$$I_{d_A} = \frac{I_{dss}}{2} \quad (1.26)$$

$$V_{d_A} = \frac{V_{d\ max} + V_{d\ min}}{2} \quad (1.27)$$

Les formes des tensions d'entrée et de sortie, et du courant de drain sont ici purement sinusoïdales. Par conséquent, elles peuvent s'exprimer sous la forme :

$$V_{gs} = V_{gs_0} + V_{gs_1} \cos(\omega t) \quad (1.28)$$

$$V_{ds} = V_{ds_0} + V_{ds_1} \cos(\omega t) \quad (1.29)$$

$$I_{ds} = I_{ds_0} + I_{ds_1} \cos(\omega t) \quad (1.30)$$

Les valeurs de V_{ds_0} et V_{ds_1} qui conduisent à une excursion maximale en tension de drain sont alors :

$$V_{ds_0} = \frac{V_{d\ max} + V_{d\ min}}{2} \quad (1.31)$$

$$V_{ds_1} = \frac{V_{d\ max} - V_{d\ min}}{2} \quad (1.32)$$

De même, on obtient pour I_{ds_0} et I_{ds_1} :

$$I_{ds_0} = \frac{I_{dss}}{2} \quad (1.33)$$

$$I_{ds_1} = \frac{I_{dss}}{2} \quad (1.34)$$

Dans ces conditions, la puissance de sortie maximale délivrée à la charge optimale à la fréquence fondamentale vaut :

$$P_{s\ max} = \frac{1}{2} \cdot I_{ds_1} \cdot V_{ds_1} = \frac{I_{dss} (V_{d\ max} - V_{d\ min})}{8} \quad (1.35)$$

Tandis que la puissance délivrée par l'alimentation s'exprime par :

$$P_{al} = I_{ds_0} \cdot V_{ds_0} = \frac{I_{dss} (V_{d\ max} + V_{d\ min})}{4} \quad (1.36)$$

Le rendement de drain théorique s'exprime alors par le rapport des puissances de sortie et d'alimentation. Sa valeur maximum est :

$$\eta_{d\ max} = 50\% \quad (1.37)$$

L'étude des classes de fonctionnement AB , B et C va nous permettre d'introduire la notion d'angle d'ouverture et d'étudier l'évolution des puissances de sortie et du rendement.

2.2. Les classes à angles de conduction réduits (*AB*, *B* et *C*)

Les classes de fonctionnement *AB*, *B* et *C* sont caractérisées par un angle de conduction θ réduit par comparaison à la classe *A*.

En effet, pour la classe *A*, le temps de conduction τ , qui correspond à la durée, sur une période T , pendant laquelle le courant I_{ds} ne s'annule pas, vaut T (figure I.15).

L'angle de conduction θ est défini par rapport à la moitié de la durée pendant laquelle le courant ne s'annule pas :

$$\theta = \frac{180}{T} \cdot \tau \quad (I.38)$$

Par conséquent, pour un fonctionnement en classe *A*, dans la mesure où le courant I_{ds} ne s'annule jamais ($\tau = T$), l'angle de conduction vaut 180° .

Nous illustrons nos propos par l'exemple d'un transistor fonctionnant en classe *AB* (figure I.16).

Le point de polarisation est compris entre $-V_p$ et $(V_\phi - V_p)/2$.

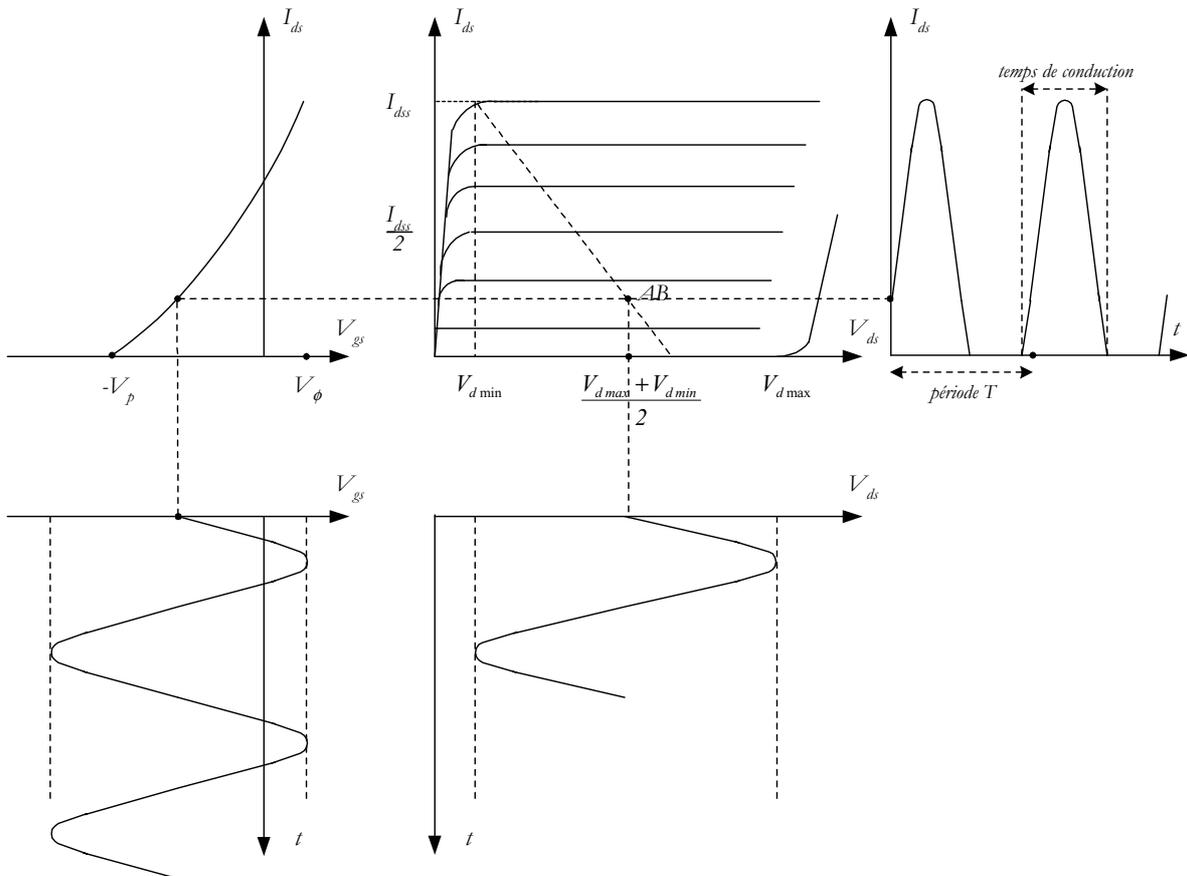


Figure I.16 : Variations temporelles des signaux et caractéristiques statiques pour un fonctionnement en classe *AB*

Dans ce cas, le temps de conduction est inférieur à la période, et l'angle de conduction inférieur à 180° . En effet, les valeurs du point de polarisation V_{gs_0} et de l'amplitude du fondamental V_{gs_1} de la tension d'entrée sont telles que cette tension devient inférieure à $-V_p$ pendant une certaine durée, annulant par conséquent le courant de drain. Dans le cas d'un fonctionnement en classe AB , le temps de conduction est compris entre $\frac{T}{2}$ et T .

La figure I.17 nous permet d'illustrer le cas des classes B et C .

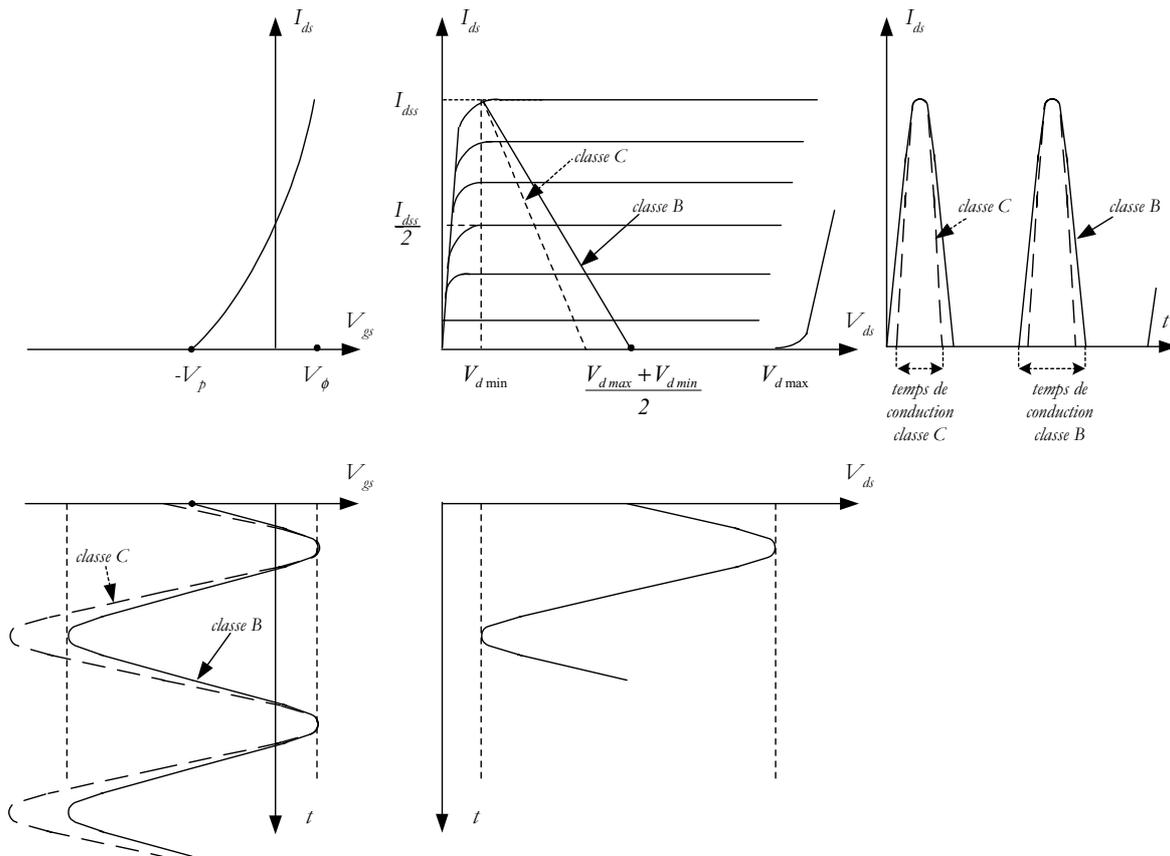


Figure I.17 : Variations temporelles des signaux et caractéristiques statiques pour des fonctionnements en classe B et C

A l'issue de la présentation des différentes classes statiques de fonctionnement, nous pouvons résumer l'ensemble des caractéristiques de chacune d'entre elles.

Par exemple, une simple observation des courbes présentant ces classes nous permet de voir que lorsque l'on passe d'un fonctionnement en classe A à un fonctionnement en classe C , le temps de conduction décroît de la période entière à une valeur inférieure à la demi-période.

Le tableau I.1 nous présente une synthèse des conditions nécessaires sur la tension d'entrée $V_{gs}(t)$ (en particulier sur V_{gs_0} et V_{gs_1}) et les conséquences en terme d'angle d'ouverture et de rendement de drain pour chaque classe de fonctionnement.

Classe de fonctionnement	A	AB	B	C
V_{gs_0}	$-V_p < V_{gs_0} < -V_\phi$	$-V_p < V_{gs_0} < \frac{V_\phi - V_p}{2}$	$-V_p$	$V_{gs_0} < -V_p$
V_{gs_1}	$0 < V_{gs_1} < \frac{(V_\phi + V_p)}{2}$	$0 < V_{gs_1} < -V_{gs_0} + V_\phi$	$0 < V_{gs_1} < (V_\phi + V_p)$	$0 < V_{gs_1} < -V_{gs_0} + V_\phi$
Temps de conduction τ	T	$\frac{T}{2} < \tau < T$	$\frac{T}{2}$	$\tau < \frac{T}{2}$
Angle d'ouverture θ en degré	180	$90 < \theta < 180$	90	$0 < \theta < 90$
Rendement max $\eta_{d_{max}}$	$\eta_{d_{max}} < 50\%$	$50\% < \eta_{d_{max}} < 78,5\%$	78,5%	$78,5\% < \eta_{d_{max}} < 100\%$

Tableau I.1 : Comparaison des caractéristiques des classes de fonctionnement

Il faut préciser que ces performances ont été établies pour une forme linéaire des variations du courant de drain. C'est à dire que I_{ds} peut s'exprimer sous la forme :

$$I_{ds}(t) = G_m(V_{gs}(t) - V_\phi) + G_d(V_{ds}(t) - V_{ds_{min}}) + I_{dss} \quad (1.39)$$

G_m et G_d sont des grandeurs propres au transistor sur lesquelles nous reviendrons plus en détail au chapitre II.

Il est possible de se reporter aux références [Sal85], [Kus89] ou [Duv93] pour une étude plus approfondie à l'aide d'une modélisation de I_{ds} par l'équation proposée par *Gopinath* et *Rankin* [Gop82] :

$$I_{ds}(t) = I_{dss} \left(1 + \frac{V_{gs}(t)}{V_p} \right)^2 \cdot (1 + B \cdot V_{ds}(t)) \quad (1.40)$$

Ou pour un ordre de non-linéarité quelconque :

$$I_{ds}(t) = I_{dss} \left(1 + \frac{V_{gs}(t)}{V_p} \right)^n \quad (1.41)$$

2.3. Les amplificateurs à commutation (classes *D* et *E*)

Une des méthodes qui conduit à améliorer le rendement des transistors consiste à les utiliser en régime de commutation.

En effet, grâce à des formes d'ondes carrées en entrée et sortie du transistor, la puissance dissipée chute fortement (elle s'annule même en théorie).

L'expression de la puissance dissipée est la suivante :

$$P_{diss} = \frac{1}{T} \int_0^T i_{ds}(t) \cdot v_{ds}(t) dt \quad (I.42)$$

La figure I.18 nous présente les formes temporelles idéales des signaux pour un fonctionnement en classe de commutation.

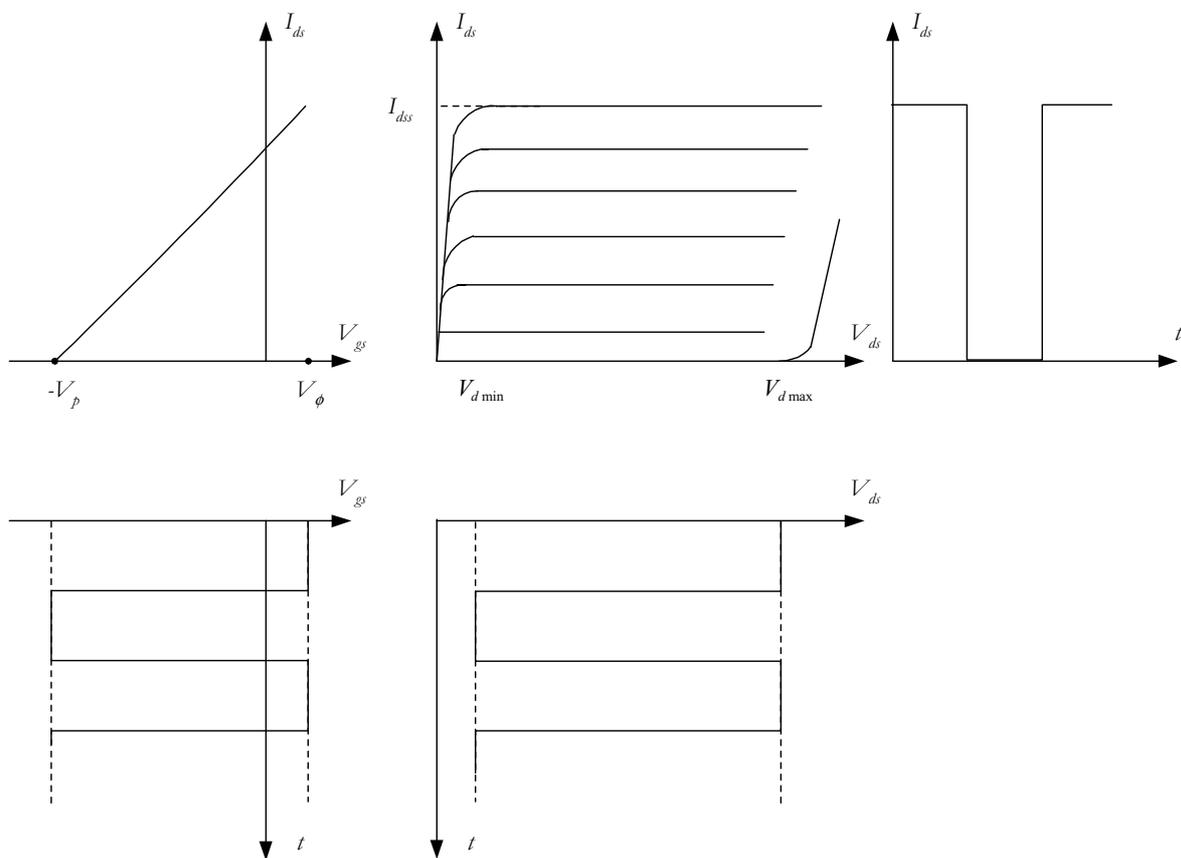


Figure I.18 : Variations temporelles des signaux et caractéristiques statiques pour un fonctionnement en classe de commutation

En poursuivant notre étude à l'aide d'un transistor à effet de champ, nous pouvons exprimer les conditions qui conduisent à une puissance dissipée minimale, c'est à dire la recherche du produit $i_{ds}(t) \cdot v_{ds}(t) = 0$.

La tension de drain doit être minimale lorsqu'il existe un courant de drain, et inversement le courant de drain doit être minimal en présence d'une tension de drain. C'est le principe de la classe *D*. La classe *E*, quant à elle, tend à limiter les zones conjointes de montées et descentes des courants et tensions de drain.

La figure *I.19* illustre ces deux principes.

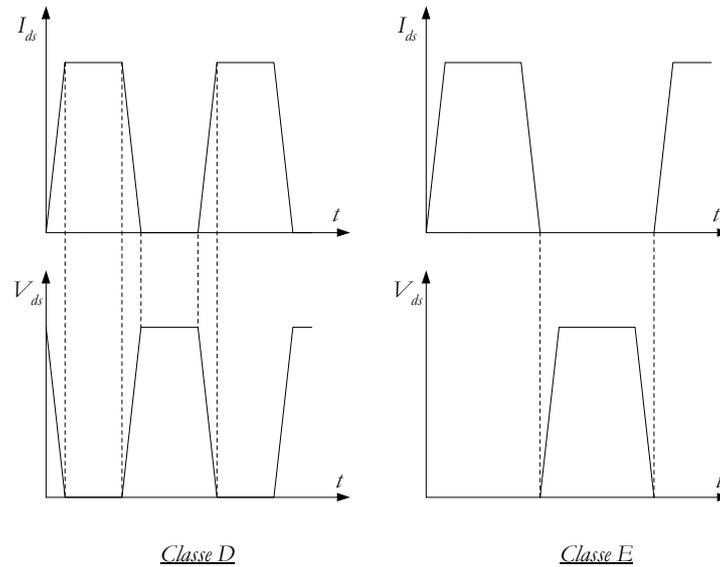


Figure I.19 : Formes des courants et tensions de drain en classe D et E

Actuellement, le fonctionnement en classe *E* est encore réservé à des applications faibles fréquences. En effet, la principale limitation de cette classe provient des capacités intrinsèques des transistors qui limitent les transitions et le fonctionnement en "interrupteur" des transistors. *Nathan O. Sokal* a mené des études poussées sur les classes à commutation et il est donc possible d'approfondir ces notions en se reportant à la référence [Sok00].

2.4. Les classes à haut rendement

Dans la conception d'amplificateurs de puissance, la quête perpétuelle de performances électriques optimales, telles que la puissance de sortie ou le rendement en puissance ajoutée, conduit à rechercher des formes de signaux qui permettraient d'obtenir des résultats idéaux.

Les classes statiques sont caractérisées par leur point de polarisation et par la forme des signaux d'entrée et de sortie. Nous avons pu observer, au paragraphe *II.2* de ce même chapitre que, lors d'un fonctionnement en classe *A*, *AB*, *B* ou *C*, la tension est purement sinusoïdale alors que la forme du courant de drain est une sinusoïde tronquée.

De plus, la tension de drain est également purement sinusoïdale.

Le principe de la classe F est alors de présenter des impédances de charge spécifiques aux différents harmoniques afin de tendre vers une forme carrée pour la tension de drain. En effet, cette forme de signal a la caractéristique particulière d'avoir une composante fondamentale supérieure à l'amplitude du signal. Or, dans le calcul de la puissance de sortie fournie au circuit de charge ou dans celui du rendement en puissance ajoutée, seules les composantes fondamentales des courants et tensions de sortie sont prises en compte. La figure I.20 présente cet aspect essentiel.

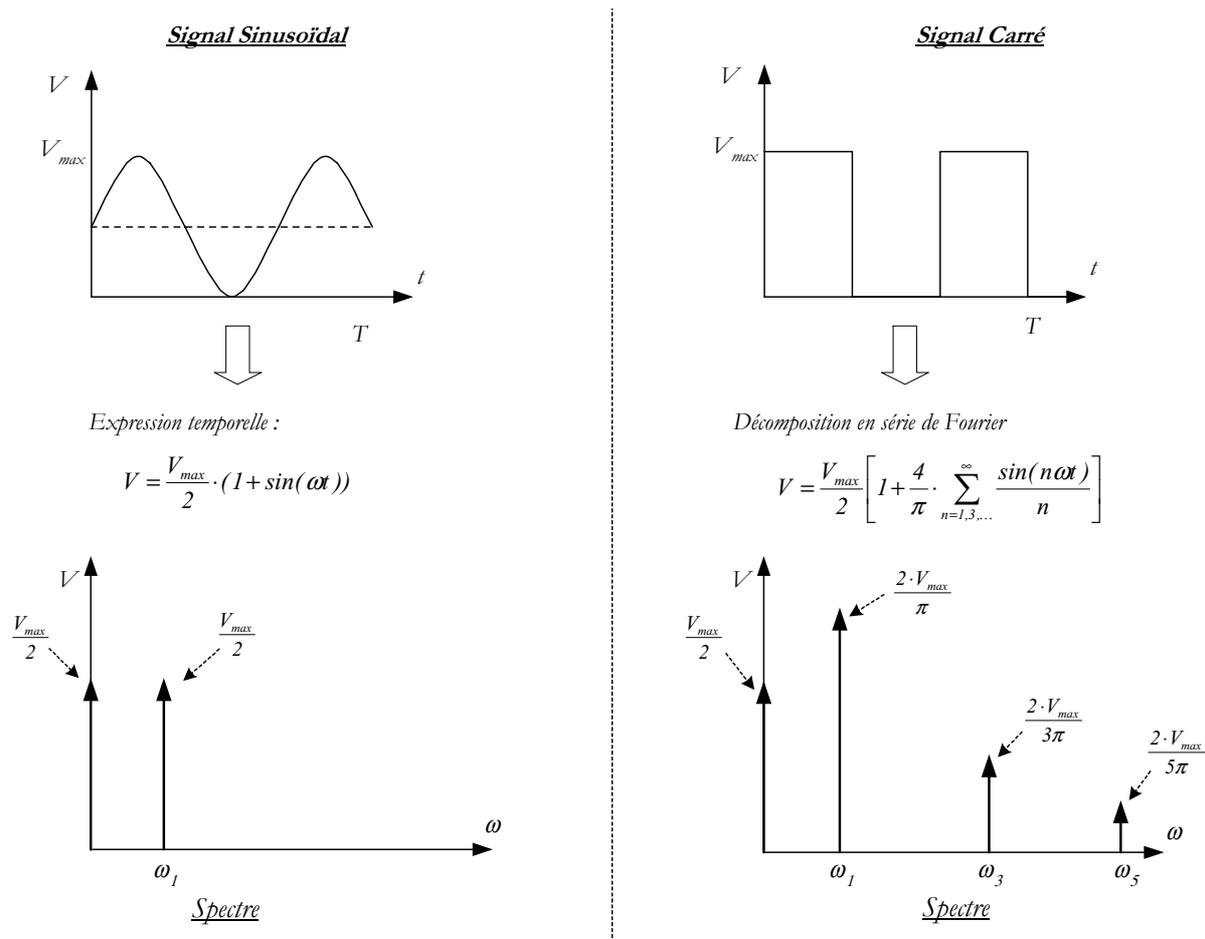


Figure I.20 : Expressions temporelles et spectres fréquentiels d'un signal sinusoïdal et d'un signal carré

Se rapprocher d'un signal carré en sortie du transistor va donc permettre d'améliorer les performances en terme de puissance de sortie et de rendement. La décomposition en série de Fourier du signal carré périodique (figure I.20) nous présente un spectre uniquement composé d'harmoniques impairs.

Le principe général pour obtenir un fonctionnement en classe F est alors de partir d'un circuit polarisé dans une classe statique (A , AB , B ou C), puis de réaliser un circuit de charge qui permette d'obtenir les conditions optimales à la fréquence fondamentale afin d'optimiser les performances électriques souhaitées.

Ce circuit de charge doit être tel qu'il présente [Sni67] :

- un court-circuit aux harmoniques pairs,
- un circuit ouvert aux harmoniques impairs.

Plusieurs techniques permettent d'approcher ces conditions : nous présentons à la figure I.21, quelques exemples de circuits à éléments distribués qui permettent de présenter des impédances optimales.

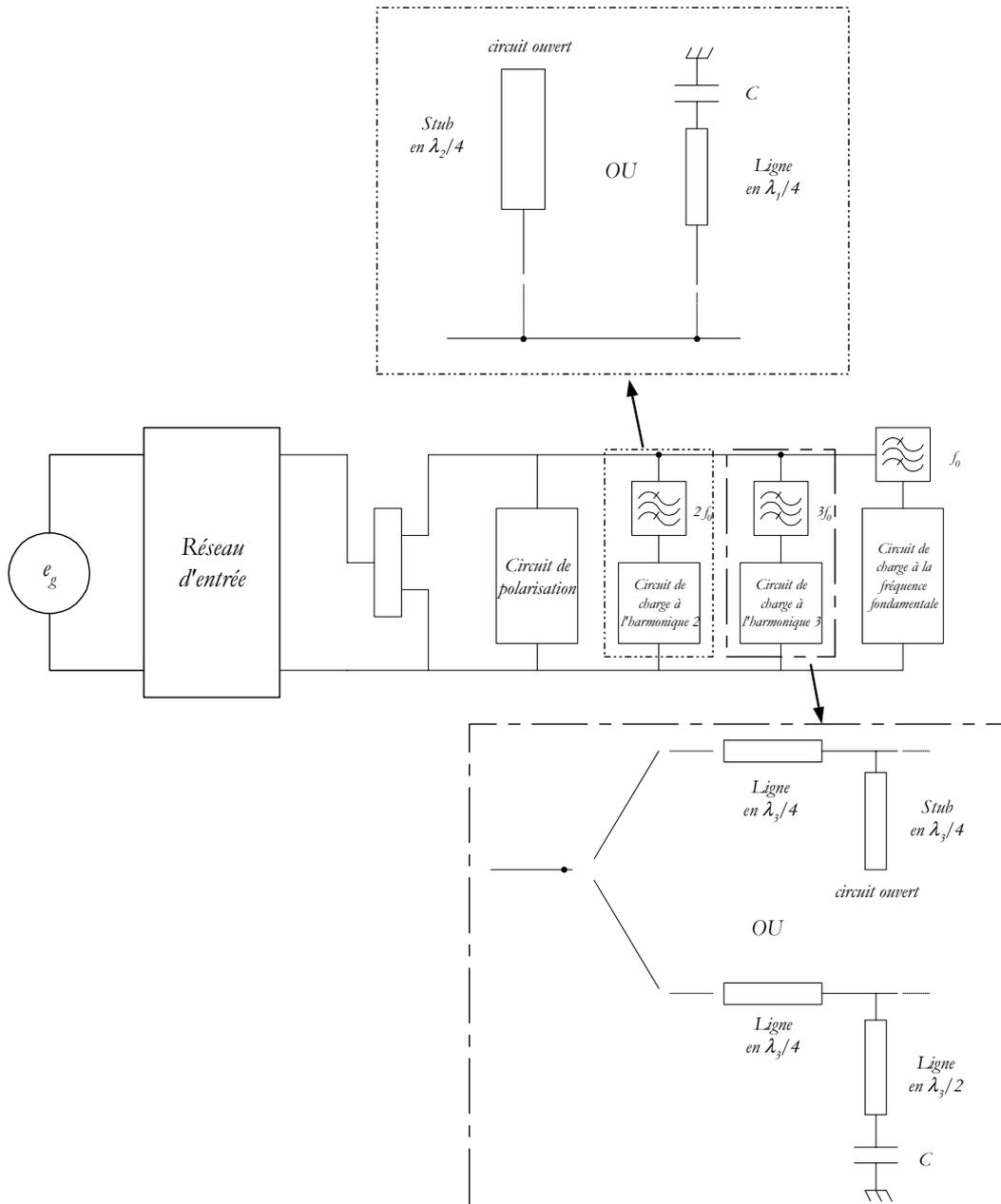


Figure I.21 : Circuits de charge permettant d'obtenir un fonctionnement en classe F

Le choix des circuits qui permettent de mettre en œuvre la classe F est laissé à la sagacité du concepteur. Par contre, les circuits réactifs à une harmonique particulière ne doivent pas

perturber, ou le moins possible, le fonctionnement du circuit aux autres fréquences. Un nouveau compromis devra être obtenu entre complexité, sélectivité et encombrement du circuit final retenu [Zoy96].

La mise en œuvre de la classe F a permis la conception d'amplificateur à fort rendement. De nombreux circuits permettant de contrôler les harmoniques, aussi bien en entrée qu'en sortie du montage, ont été proposés afin d'améliorer les performances électriques [Zoy96], [Raa97], [Tra99], [Gre00]. Récemment, des travaux ont conduit à la définition d'une nouvelle classe de fonctionnement, nommée classe F inverse, parce que son application nécessite d'inverser les conditions sur les harmoniques (circuit ouvert aux harmoniques pairs, court-circuit aux harmoniques impairs) par rapport à la classe F . Certains travaux [Inou00] prévoient des résultats encore plus probants que pour la classe F .

Nous venons de constater que les performances atteintes par les amplificateurs de puissance dépendent de la classe de fonctionnement choisie. Il reste que ces performances sont également tributaires des technologies utilisées et en particulier du choix des transistors. C'est pourquoi, nous présentons dans le paragraphe suivant les différents transistors utilisés pour l'amplification de puissance hyperfréquence ainsi que leurs principales performances.

III. LES TRANSISTORS DE PUISSANCE EN HYPERFREQUENCE

A l'heure actuelle, les composants de puissance dédiés à des applications hyperfréquences sont nombreux. Historiquement, le transistor à effet de champ s'est rapidement imposé comme le composant actif de référence pour les micro-ondes. Nous allons, dans un premier temps, faire une description plus générale du *MESFET GaAs*, avant de présenter l'ensemble des autres transistors de puissance qui s'offre aujourd'hui aux concepteurs d'amplificateurs. Enfin, nous apporterons, en comparant les différentes performances, quelques critères de choix en fonction des applications visées.

3.1. Le MESFET GaAs [Pou94]

L'apparition du transistor à effet de champ (*FET : Field Effect Transistor*) remonte à 1952, date à laquelle *William Shockley* publia un article présentant son fonctionnement [Sho52]. L'idée principale est que, contrairement au transistor bipolaire, le transport est réalisé par un seul type de porteurs, qui confère au *FET* un caractère unipolaire.

Actuellement, le transistor à effet de champ est le composant de base dans le domaine des hyperfréquences. Différentes déclinaisons, qui dépendent des matériaux employés et de la structure du canal, existent aujourd'hui.

Dès 1966, *Carver* et *Mead*, ont envisagé la première réalisation, sur *GaAs*, du transistor à effet de champ à jonction *Schottky* : le *MESFET* [Mea66]. Ceci fut effectif en 1970 [Dra70]. Les performances du *MESFET* proviennent de l'utilisation des composés *III-V*, en particulier de l'Arséniure de Gallium (*GaAs*), dans lequel la mobilité des électrons est supérieure à celle dans le silicium, ainsi que de l'existence d'un contact *Schottky* métal-semiconducteur au niveau de la grille du transistor.

La structure classique d'un *MESFET* est un barreau de semiconducteur de type *N*, sur lequel sont réalisés à ses deux extrémités les contacts ohmiques de source et de drain. Au milieu, est réalisée l'électrode de grille. La figure I.22 nous en présente une structure évoluée.

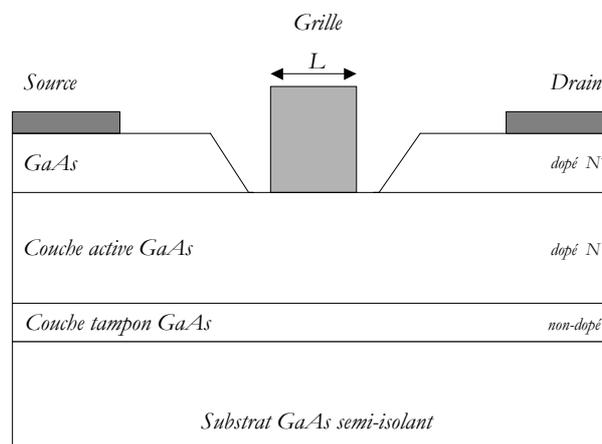


Figure I.22 : Structure d'un MESFET GaAs

La couche tampon permet d'améliorer les performances électriques de l'interface couche active-substrat (en particulier de limiter les courants de fuite dans le substrat). La couche active dopée *N* est réalisée sur cette couche tampon, soit par croissance épitaxiale, soit par implantation ionique. Le contact Schottky est élaboré dans l'espace drain-source, créant ainsi une zone de charge d'espace, et par polarisation de la grille, il est possible de contrôler l'épaisseur de la zone déplétée et donc de l'intensité du courant dans le canal.

Une couche fortement dopée permet l'accrochage des contacts de source et de drain et limite ainsi les résistances parasites.

Par convention, la longueur de grille *L* est la petite dimension. La largeur de grille est alors la grande dimension, perpendiculaire au plan de la figure I.22.

Afin d'améliorer les performances, différents paramètres technologiques doivent être maîtrisés. Tout d'abord, afin de repousser les limites en fréquence et d'améliorer le facteur de bruit, la longueur de grille doit être la plus faible possible (car la fréquence maximale de fonctionnement est inversement proportionnelle à L [Pou94]), et les résistances parasites d'accès doivent être réduites.

En outre, afin d'obtenir des puissances conséquentes, il faut réaliser des structures avec des largeurs de grille importantes. C'est pourquoi, tous les transistors *MESFET* de puissance sont, de nos jours, des structures à plusieurs doigts ou structures interdigitées, comme le montre la figure I.23.

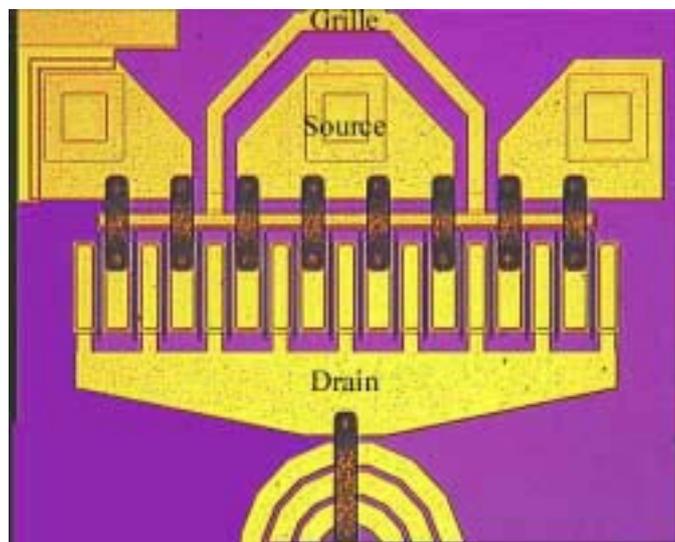


Figure I.23 : Structure interdigitée d'un MESFET de puissance

Le développement total de grille W_T est alors défini comme le produit de la largeur d'un doigt de grille par le nombre de doigts de grille.

A l'heure actuelle, les performances les plus probantes des *MESFET* de puissance ont été obtenues pour des applications concernant les systèmes cellulaires de 2^{ème} et 3^{ème} génération. Parmi celles-ci, il faut noter les applications à fortes de puissances pour les stations de base : *Morimoto et al.* [Mor99] ont mis au point, sur la bande 2,1-2,2 GHz, un amplificateur de puissance délivrant 120 Watts à partir de 4 *MESFET* possédant un W_T de 90,2 mm. En bande S, il faut également citer les travaux de *G. Sarkisian et al.* [Sar97], qui ont obtenu une puissance de sortie de 60 W, en configuration push-pull, avec 2 *MESFET* de développement de grille de 42 mm chacun.

Parallèlement au développement de structures hybrides, des réalisations en technologie *MMIC* ont permis d'atteindre des performances intéressantes : *König et al.* ont réalisé un amplificateur *MMIC* trois étages délivrant 4 Watts pour des applications W-CDMA [Kön00]. Avec une

topologie à un étage, une technologie $0,5\mu m$ de longueur de grille et un développement total de $1,05 mm$, Portilla et al. ont réalisé un amplificateur MMIC à $2,4 GHz$ donnant une puissance de sortie de $24 dBm$ pour un rendement de 79% [Por99].

Des applications à plus hautes fréquences ont permis également d'obtenir des performances intéressantes [Toy96], [Nag97], [Ebi98], [Tsu98].

Par la suite, afin d'améliorer les performances en puissance des composants actifs hyperfréquences, en particulier augmenter la tension de claquage et les densités de puissance, des évolutions en terme de structures ont été envisagées.

Tout d'abord, l'utilisation de nouveaux composés *III-V* est apparue. En effet, ces dernières années, de nombreux travaux ont porté sur les semi-conducteurs à "large bande interdite". Des *MESFET* sur Carbure de Silicium [All96] ont été réalisés dès 1996, afin de profiter de tension de claquage importante, d'une vitesse de saturation élevée des électrons et de la forte conductivité thermique du *SiC*.

Des densités de puissance de $4,6 W/mm$ ont ainsi pu être atteintes [All99]. Les derniers résultats, aussi bien pour des *MESFET* sur *SiC* que sur *GaN* [Gaq00], [Tem01], prouvent que ces matériaux ont un réel avenir dans le cadre de l'amplification de puissance hyperfréquence. Nous verrons que l'utilisation de ces matériaux à "large bande interdite" s'avère encore plus efficace avec des transistors à hétérojonction. Ce sont ces nouvelles structures à hétérojonction que nous allons décrire au paragraphe suivant.

3.2. Les transistors à effet de champ à hétérojonction^[Pou94]

L'apparition de structures de transistors à hétérojonction a permis une forte amélioration des performances liées à la puissance.

3.2.1. Le HEMT

Les premières réalisations de transistor *HEMT* (**H**igh **E**lectron **M**obility **T**ransistor) datent de 1980 : parallèlement, deux équipes de Thomson-CSF [Del80] et de Fujitsu [Mim80] ont utilisé les propriétés de l'hétérostructure *AlGaAs/GaAs*, en particulier la forte mobilité de la couche d'électrons bidimensionnelle accumulée à l'interface de l'hétérojonction.

Ce transistor est encore appelé *TEGFET* (**T**wo **E**lectron **G**as **F**ield **E**ffect **T**ransistor) ou bien *MODFET* (**M**odulation **D**oped **F**ield **E**ffect **T**ransistor).

Son principe général est d'utiliser comme canal conducteur d'un transistor à effet de champ, un gaz bidimensionnel d'électrons dans le matériau peu dopé.

La structure de base d'un HEMT conventionnel $Al_xGa_{1-x}As/GaAs$ est présentée à la figure I.24. Elle est constituée d'une couche tampon, du canal formé par un matériau à faible bande interdite (ici $GaAs$) non intentionnellement dopé, de l'espaceur $Al_xGa_{1-x}As$ dont l'effet est d'améliorer les caractéristiques de transport du canal, de la couche $Al_xGa_{1-x}As$ dopée N qui fournit les électrons libres au canal, et de la couche $GaAs$ dopée N^+ qui permet de réaliser les contacts ohmiques de drain et de source.

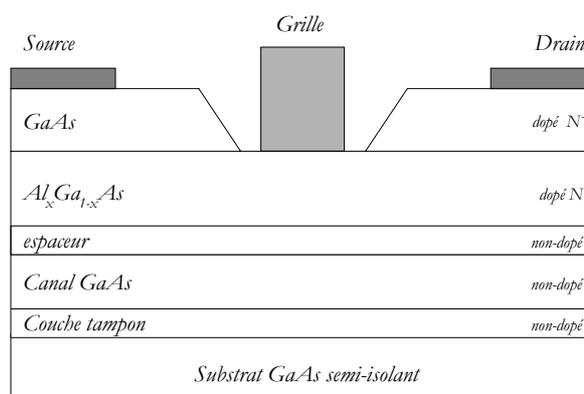


Figure I.24 : Structure d'un HEMT conventionnel $Al_xGa_{1-x}As/GaAs$

Depuis les premières réalisations pour des applications faible bruit, des progrès importants ont été réalisés quant aux performances des HEMT. Par contre, les performances en puissance ont été plus tardives, principalement à cause des faibles tensions de claquage et des faibles courants de drain des premières réalisations.

Les recherches se sont alors portées sur des structures présentant une forte discontinuité de bande de conduction afin d'obtenir des densités de courant élevées, une hauteur de barrière *Schottky* la plus grande possible afin de repousser les tensions de claquage du transistor, et un canal avec une mobilité et une vitesse de saturation des électrons importantes pour améliorer les performances en fréquence.

Ainsi, suite à la structure conventionnelle $AlGaAs/GaAs$, est apparue l'hétérostructure $AlGaAs/InGaAs$ (*Pseudomorphic HEMT*, PHEMT). La présence d'Indium dans le canal permet d'améliorer les performances en augmentant la discontinuité de la bande de conduction, entraînant un meilleur confinement des électrons, et parce que la mobilité de $InGaAs$ est supérieure à celle de $GaAs$. Enfin, l'utilisation du substrat InP a permis également d'améliorer les performances en fréquence et donne lieu à des HEMT à canal composite $AlInAs/GaInAs/InP$.

Aujourd'hui, les progrès se situent principalement dans l'optimisation des procédés technologiques : la technique du double recess de grille (qui permet de loger la grille dans les couches plus inférieures) a permis d'augmenter la tension de claquage des *P-HEMT*. D'une manière générale, les performances sont liées à la parfaite maîtrise de la structure de couches.

A l'heure actuelle, les *PHEMT* possèdent non seulement d'excellentes propriétés pour des applications faible bruit, mais offrent également de fortes densités de puissance qui, alliées à de forts gains, en font un composant très attractif et très utilisé pour des applications demandant de bons rendements, et ceci sur une très large plage de fréquence.

La filière *AlGaAs/InGaAs* sur substrat *GaAs* est aujourd'hui celle qui donne les résultats les plus probants. La maturité technologique de cette filière ainsi que sa fiabilité ont induit des coûts de production relativement faibles.

Le tableau I.2 résume les différentes performances obtenues à ce jour de la bande *L* à la bande *W*. Nous avons conservé uniquement dans ce tableau, les valeurs les plus significatives par bande de fréquence. Un tableau comprenant un spectre plus large de références pourra être consulté en Annexe 1.

Le tableau I.2 nous permet de présenter, sous une forme concise, les informations suivantes :

- la plage de fréquence (*Fréq.*) exprimée en *GHz*,
- le type de structure d'amplificateur : *MMIC* ou *Hybride*,
- la longueur de grille *L* exprimée en μm ,
- le développement total de grille W_T (en *mm*), ou la surface totale de la puce *S* (en mm^2),
- la puissance de sortie P_s de l'amplificateur exprimée en *W* ou *dBm*,
- le rendement en puissance ajouté (*PAE*) en % ,
- le gain en puissance *G* de l'amplificateur en *dB*,
- enfin, la publication de référence : par exemple [*Pus98*].

Fréq. (GHz)	Structure	Longueur de grille (μm)	Taille (Largeur de grille et/ ou surface de piste)	P_s	PAE (%)	G (dB)	Réf.
0,8	MMIC	0,4	$W_T=57 mm$ $S=1,36*1,5 mm^2$	35,5 dBm	63	30,6	[Abe01]
1,5	Hybride	0,3	$W_T=5 mm$ $W_T=2*25 mm$	2 W 20 W	72 66	15 15	[Pus98]
1,8	MMIC	0,5	$W_T=8*300 \mu m$ $S=16 mm^2$	33 dBm	54	-	[Ser00]
1,9	Hybride	0,6	$W_T=15,4 mm$	40.7 dBm	59.2	15,7	[Pea00]
2,45	Hybride	0,5	$W_T=19,2 mm$	12 W	62	13	[Pla95]
2,7-3,1	MMIC+ Hybride	0,5	$W_T=60 mm$ $S_{MMIC}=5*4,5 mm^2$ $S_{hybride}=5*5,5 mm^2$	48,3 dBm	32	23	[Mur00]
3-6	MMIC+ Hybride	0,25	$W_T=40 mm$ $S=4,65*6,15 mm^2$	11W	42	17	[Kom97]
3,8-4,2	MMIC+ Hybride	0,25	$W_T=31,2 mm$	40,2 dBm	46	26	[Dar00]
4	Hybride	0,25	$W_T=5,6 mm$	2,5W	73	13,5	[Pus96]
4,5-18	MMIC	0,25	$S=7,5*3,5 mm^2$	2W	17-30	20	[Rou00]
5-5,8	MMIC	0,25	$W_T=22 mm$ $S=5,2*3,5 mm^2$	38 dBm	44	28	[But00]
5-27	MMIC	0,25	$S=3,1*1,2 mm^2$	21 dBm		20	[Je00]
7-11	MMIC	0,3	$W_T=25,82 mm$ $S=5*4 mm^2$	6,1W	36	21	[Hek00]
7,4-8,4	MMIC	0,25	$W_T=8,7 mm$ $S=5,38*3,99 mm^2$	35 dBm	50-60	24	[Chu00]
8	Hybride	0,25	$W_T=14,4 mm$	8,09W	55,8	12,7	[Tee95]
8-14	MMIC	0,2	$W_T=8,4 mm$ $S=3,64*4,34 mm^2$	3,5W	40	17	[Car96]
18 19-21	MMIC MMIC	0,25 0,25	$W_T=0,6 mm$ $W_T=1,485 mm$ $S=2,5*1,5 mm^2$	0,23W 0,45W	68 40	9,2 18	[Sat99]
18-27	MMIC	0,25	$S=2,64*1,48 mm^2$	31,5 dBm	25	14	[Bro00]
20	MMIC	0,14	$W_T=0,64 mm$	26,7 dBm	52	9,7	[Kiz99]
24-32	MMIC	0,1	$W_T=27,32 mm$ $S=26,3 mm^2$	6 W	21	20,5	[Emr01]
29-33	MMIC	0,15	$W_T=8 mm$ $S=1,94*2 mm^2$	34,5dBm	25-31	14	[Kom99]
40	MMIC	0,2	$W_T=2,56 mm$ $S=3,8*2,5 mm^2$	1W	28,5	15	[Kwo00]
94	MMIC	0,1	$W_T=15,36 mm$ $S=2,3*1,8 mm^2$	0,3W	10,5	8	[Hua97]

 Tableau I.2 : *Amplificateurs de puissance réalisés avec des PHEMT AlGaAs/InGaAs sur GaAs*

Ce tableau nous permet de remarquer que les *PHEMT* sont devenus aujourd'hui des composants très attractifs pour un large éventail d'applications de puissance, en particulier grâce à ses propriétés de grand gain, de linéarité et de forte puissance de sortie.

Il appelle également plusieurs commentaires :

- tout d'abord, il nous faut signaler que certains *PHEMT* [Abe01] sont à enrichissement, ce qui signifie que leur tension de seuil est positive ; les problèmes dus à la tension de polarisation de grille négative sont ainsi éliminés.
- ensuite, l'approche *MMIC* a permis de concevoir des amplificateurs de puissance large bande et à faible coût. Elle permet également d'éviter les difficultés d'assemblage hybride à hautes fréquences. En outre, l'apparition de technologies qui allient les approches *MMIC* et hybride [Ish99] [Dar00] apporte plusieurs avantages par rapport à l'approche purement *MMIC* : réduction des pertes pour le réseau d'adaptation de sortie, meilleure maîtrise de la charge à présenter aux harmoniques et opportunité d'offrir un réglage en sortie afin de compenser les dispersions de fabrication.

Comme nous le précisons plus avant, d'autres types de *HEMT* ont été développés. Jusqu'à présent, les *PHEMT AlGaAs/InGaAs* sur *GaAs* ont montré des performances en puissance supérieures aux *HEMT AlInAs/GaInAs* sur *InP*, sur tout le spectre de 1 à 100 GHz.

Les résultats obtenus dernièrement à 94 GHz [Ing99], [Che98], ainsi que le gain et les rendements élevés présentés par cette filière lui promettent un bon avenir, lorsque des améliorations quant à la tension de claquage, quant à la maîtrise des processus technologiques ou encore quant au coût de fabrication seront effectives.

En conclusion, plusieurs filières de *HEMT* sont en concurrence à l'heure actuelle. La filière *PHEMT AlGaAs/InGaAs* sur *GaAs* présente aujourd'hui les meilleures performances du fait de sa maturité technologique et de son plus faible coût. Mais il faudra prêter une attention particulière à l'évolution des filières *HEMT AlInAs/GaInAs* sur *InP*, *PHEMT AlGaInP/GaInAs* sur *GaAs* ou encore *MHEMT (HEMT Métamorphique) AlInAs/GaInAs* sur *GaAs*.

3.2.2. Le HFET

Le deuxième type de transistor à effet de champ à hétérojonction est le *HFET* (*Heterojunction Field Effect Transistor*), dont la structure générale est présentée à la figure I.25.

La grille est ici séparée du canal par la couche $AlGaAs$.

L'avènement du transistor *HFET* date des années 90, et son développement assuré par la société *Texas Instrument* [Sau92].

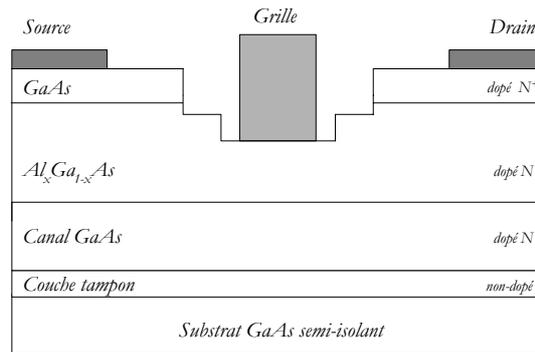


Figure I.25 : Structure d'un HFET

Par rapport au *MESFET*, l'augmentation de la barrière *Schottky*, due à l'utilisation d'un matériau à grande largeur de bande interdite, permet d'accroître la tension de claquage.

Différents types d'hétérostructures ont été étudiés afin d'améliorer les performances en puissance. Par contre, les performances fréquentielles restent limitées, en raison du type de conduction volumique. Les meilleurs résultats ont donc été obtenus pour des fréquences inférieures à 10 GHz et sont présentées dans le tableau I.3. Un tableau plus exhaustif se trouve en Annexe 1.

Fréq. (GHz)	Structure	Longueur de grille (μm)	Largueur de grille (mm)	P_s (W)	PAE (%)	G (dB)	Réf.
1,6	Hybride	0,5	$W_T=86,4$	50 W	58	15	[Hay00]
1,96	Hybride Push-pull	1	$W_T=86$	100 W	45,7	12,6	[Sak00]
2,14	Hybride Push-pull	0,9	$W_T=380$	240 W	54	11,2	[Ino00]
2,2	Hybride Push-pull	1	$W_T=328$	140 W	50,5	13	[Tak00]
5,8-6,5	Hybride Push-pull	0,6	$W_T=28,8$	50 W	44	10	[Yam01]
28	MMIC	0,35	$W_T=9,6$	4 W	17,4	6,5	[Mat99]

Tableau I.3 : Amplificateurs de puissance réalisés avec des HFET

Les résultats du tableau I.3 prouvent que les *HFET* présentent un fort intérêt pour des applications de forte puissance en bande *S* ou *L*. Les différents composants développés, principalement par *Fujitsu* et *NEC*, sont en technologie hybride à des fins d'utilisation dans les stations de base de nouvelle génération (*W-CDMA*). A ce titre, alors même que les contraintes en intermodulation d'ordre 3 requises par ce système sont importantes (< -35 dBc), les bonnes performances des *HFETs* face à ce problème sont un atout supplémentaire [Tat99].

Enfin, parallèlement au développement des *HFETs* à forte puissance, nous pouvons noter l'émergence de certaines recherches afin de limiter les coûts et l'encombrement des amplificateurs de puissance : l'utilisation de *HFETs* à enrichissement [Bit00], présentant des tensions de seuil positives ou nulles, permet de s'affranchir de la tension de polarisation négative de grille et donc de diminuer le poids et le coût des composants.

3.2.3. Le *MOSFET*

Le transistor à effet de champ en technologie *MOS* (*MOSFET* : **M**etal **O**xide **S**emiconductor **F**ield **E**ffect **T**ransistor) a, jusqu'à présent, très peu été employé dans la conception de circuits hyperfréquences, principalement à cause de la forte capacité d'entrée présentée par ce transistor.

Néanmoins, des progrès importants ont été faits dans l'évolution des technologies. Aujourd'hui, les transistors *LDMOS* (**L**aterally **D**iffused **M**etal **O**xide **S**emiconductor) présentent des propriétés de fort gain, forte linéarité et forte stabilité thermique, offrant une technologie de choix pour les amplificateurs de puissance des stations de base. Ils sont disponibles dans le commerce pour des applications autour de 2 GHz et leur unique tension d'alimentation (environ 26 V) est un atout supplémentaire.

Parallèlement, la nécessité de faible coût, de faible puissance, de forte intégration des composants dans un souci de minimisation de la taille des puces, a entraîné une évolution vers l'utilisation des technologies "standards" *CMOS*, afin de profiter de la maturité de ces filières. Les meilleurs résultats obtenus sont l'œuvre de *Fallesen* et *al.* qui ont réussi à concevoir un amplificateur 1,8 GHz délivrant 1 W avec un rendement de 55 % pour une tension d'alimentation de 3,5 V à l'aide d'une technologie *CMOS* 0,35 μ m [Fal01], ou encore de *Heo* et *al.* à 2,4 GHz [Heo01].

Mais la principale difficulté reste l'intégration des inductances sur les puces avec des coefficients de qualité suffisamment grands pour limiter les pertes. Les faibles tensions de claquage des technologies *CMOS* commerciales limitent également les performances en puissance à l'heure actuelle.

3.2.4. Les transistors à effet de champ et les nouveaux matériaux

Les performances en puissance des transistors à effet de champ ont longtemps été limitées par les faibles tensions de claquage des matériaux utilisés. Comme nous l'avons précisé au paragraphe 3.1, les propriétés des matériaux à large bande interdite sont intéressantes pour des applications de puissance en hyperfréquence.

A cet effet, le tableau I.4 présente les propriétés physiques de plusieurs matériaux III-V. Nous pouvons remarquer que les principales propriétés du carbure de Silicium sont un champ de claquage, une vitesse de saturation et une conductivité thermique importants. Des densités de puissance de $4,6 \text{ W/mm}$ ont ainsi pu être atteintes avec des MESFETs SiC [All99].

Matériau	Si	GaAs	InP	4H-SiC	GaN
E_g (eV)	1,12	1,43	1,34	3,2	3,4
Champ de claquage (V/cm)	$3 \cdot 10^5$	$4 \cdot 10^5$	$4,5 \cdot 10^5$	$3,5 \cdot 10^6$	$2 \cdot 10^6$
Mobilité des électrons ($\text{cm}^2/\text{V.s}$)	1500	8000	5000	800	1500
Vitesse de saturation des électrons ($10^7 \text{ cm}^2/\text{s}$)	1	1,33	1,84	2	2,7
Conductivité thermique ($\text{W}/^\circ\text{K.cm}$)	1,5	0,54	0,67	4	1,3
Constante diélectrique	11,7	12,9	12,3	10	9,5

Tableau I.4 : Propriétés physiques des matériaux Si, GaAs, InP, SiC et GaN

Ces dernières années, la filière HEMT AlGaIn/GaN s'est également développée. Elle profite non seulement des propriétés de fort champ de claquage et de vitesse de saturation élevée du matériau GaN, mais aussi des avantages de l'hétérostructure, à savoir une haute mobilité électronique à travers le gaz 2D. Ainsi, récemment, des travaux de recherche publiés par Wu et al. [Wu00] ont conduit à une puissance record de $14,1 \text{ W}$ à 8 GHz .

A l'heure actuelle, les performances sont limitées par des problèmes de substrat : en effet, la croissance est réalisée soit sur un substrat SiC, soit sur un substrat saphir. Le désaccord de maille avec le nitrure de Gallium constitue la première difficulté. En outre, alors que le saphir coûte beaucoup moins cher que le SiC, il présente une dissipation thermique beaucoup plus faible.

Néanmoins, les résultats obtenus dernièrement font de l'hétérostructure AlGaIn/GaN, un composant de puissance digne d'intérêt pour les micro-ondes.

Le transistor à effet de champ est le composant de référence en hyperfréquence. Nous venons de détailler les performances en puissance des différentes déclinaisons technologiques de ce transistor à effet de champ. Dans un deuxième temps, nous allons nous attacher à présenter le transistor bipolaire.

3.3. Le transistor bipolaire

3.3.1. Le transistor bipolaire à homojonction

L'utilisation du transistor bipolaire à homojonction en hyperfréquences, et en particulier pour l'amplification de puissance, a toujours été limitée par la faible mobilité et la faible vitesse des porteurs du Silicium, en comparaison, par exemple, de l'Arséniure de Gallium.

Aujourd'hui, des transistors commercialisés permettent d'obtenir des performances intéressantes en terme de puissance pour des fréquences inférieures à 2 GHz .

De plus, la croissance des communications sans fils, qui exigent à la fois une forte intégration pour un faible coût et des puissances de sortie importantes avec des tensions d'alimentation faible (de l'ordre de 3 V), ont conduit à la conception d'amplificateurs de puissance monolithique sur silicium. Ainsi *Simbürger et al.* [Sim99] ont réalisé un amplificateur avec une puissance de sortie de 5 W et un rendement de 59% à $0,9\text{ GHz}$, alors qu'une puissance de $3,2\text{ W}$ et un rendement de 54% étaient atteints [Hei00] mais avec une tension d'alimentation plus faible ($2,8\text{ V}$) à la même fréquence. A $1,9\text{ GHz}$, avec tension d'alimentation de $2,5\text{ V}$, une puissance de 1 W en sortie a pu être obtenue [Sim00]. Enfin, *Dekker, Van Rjjs et al.* ont conduit des recherches afin d'améliorer les rendements des transistors bipolaires en technologie hybride [Dek00], [Rij00].

3.3.2. Le transistor bipolaire à hétérojonction

Le principe de fonctionnement du transistor bipolaire à hétérojonction (*HBT* : *Heterojunction Bipolar Transistor*) repose sur l'hétérojonction émetteur-base. En effet, l'émetteur est constitué d'un matériau à large bande interdite (généralement *AlGaAs* ou *GaInP*), alors que la base est formée d'un matériau à bande interdite plus faible (généralement *GaAs*). La discontinuité de bande de valence entraîne une meilleure efficacité d'injection des électrons de l'émetteur vers la base. Avec, en outre, un faible temps de transit des électrons, le *HBT* permet alors de translater les performances du transistor bipolaire à homojonction vers des fréquences plus élevées.

En comparaison du *MESFET*, le *HBT* présente des propriétés de fort gain en puissance, de fréquence maximale élevée, de tension de claquage élevée, de fortes densités de puissance alliées à des rendements importants et une bonne linéarité.

C'est pourquoi, ces propriétés font du *HBT* un composant intéressant, à la fois pour des applications de communications sans fil en bande *L* et *S* qui exigent une forte linéarité (en raison des modulations numériques utilisées), ainsi que pour des applications plus large bande.

De la même manière que pour les *HEMT*, nous présentons les performances les plus significatives dans le tableau I.5. Un éventail plus large pourra être consulté en Annexe 1.

Par rapport aux tableaux précédemment présentés dans ce chapitre, nous avons indiqué :

- le type de l'hétérostructure utilisée : en effet, les premiers *HBT* ont été développés autour de l'hétérostructure *AlGaAs/GaAs*, avant que d'autres comme les *HBT InGaP/GaAs* apparaissent, et que l'utilisation du substrat *InP* soit envisagée.
- pour les premières lignes : l'**Adjacent Channel Power Ratio** (*ACPR* exprimé en *dBc*) qui permet de quantifier la linéarité des systèmes de communication sans fil.

Fréq. (GHz)	Structure	Taille de la puce	V_{bias} (V)	P_s	PAE (%)	ACPR (dBc)	G (dB)	Réf.
1,5	Hybride <i>InGaP/GaAs</i>	-	3,5	31 dBm	63,2	-52 (à 50 kHz)	28	[Iwa98]
1,88	MMIC <i>SiGe</i>	-	3,4	30 dBm	41	-46 (à 1,25 MHz)	23	[Zha00]
1,95	MMIC <i>InGaP/GaAs</i>	-	3,5	26,3 dBm	50,5	-35 (à 5 MHz)	28,5	[Nis01]
2-8	MMIC <i>InGaP/GaAs</i>	-	14	2 W	20	-	9	[Fra00]
4,5-16	MMIC <i>InGaP/GaAs</i>	12,9 mm ²	8	1,5 W	20	-	10	[All00]
5,5-9,5	Hybrid <i>AlGaAs/GaAs</i>	-		1 W	48	-	10	[Sal94]
7-11	MMIC <i>AlGaAs/GaAs</i>	-	7,5	5 W	44,4	-	12,5	[Kom95]
8-14	MMIC <i>AlGaAs/GaAs</i>	11 mm ²	10	3 W	40	-	15	[Sal98]
9	MMIC <i>InGaP/GaAs</i>	-	10	10 W	35	-	16	[All00]
22-24	MMIC <i>InGaAs/InAlAs/InP</i>	1,1 mm ²	3	26 dBm	40	-	9,4	[Oka00]

Tableau I.5 : Amplificateurs de puissance réalisés avec des HBT

Les premières lignes du tableau nous présentent des réalisations d'amplificateurs de puissance à *HBTs* qui conjuguent à la fois une bonne linéarité (caractérisée par des *ACPR* faibles), de fortes puissances et de faibles tensions d'alimentation. Ils sont alors des candidats intéressants pour les

communications numériques sans fil, d'autant plus que l'utilisation d'une seule tension d'alimentation diminue le coût et le poids des amplificateurs de puissance à *HBTs*.

En outre, afin de profiter des avantages en terme de maturité de la technologie bipolaire silicium, des amplificateurs utilisant des transistor *HBTs* sur *SiGe* ont été développés, principalement pour des applications *GSM 900 MHz* [Tse00], mais ils se posent également comme candidats à des fréquences plus élevées [Zha00].

3.4. Critères de choix

Le recensement des différents transistors de puissance et de leurs performances respectives a le mérite de mettre en avant le constat suivant : ***faire le choix d'un transistor pour une application de puissance en hyperfréquence relève toujours d'un compromis. Aucun transistor ne peut se poser aujourd'hui comme le composant idéal pour toutes les applications et toutes les fréquences.***

Par contre, nous pouvons tenter de donner quelques pistes qui permettent au concepteur de porter son choix sur un composant spécifique.

Le tableau I.6 présente une liste, non exhaustive, de propriétés essentielles pour l'amplification de puissance ainsi que les semi-conducteurs qui présentent des atouts ou des faiblesses par rapport à ces propriétés. Les transistors écrits en gras sont des composants de la filière *III-V*, les autres sont des composants Silicium.

<i>Propriétés</i>	<i>Composants présentant des atouts</i>	<i>Composants présentant des faiblesses</i>
<i>Fort rendement</i>	<i>HEMTs</i>	<i>BJTs</i>
<i>Linéarité</i>	<i>HEMTs</i> <i>MESFETs</i>	<i>MOSFETs</i>
<i>Fortes densités de puissance et Fortes tensions de claquage</i>	<i>HBTs</i>	<i>MOSFETs</i> <i>MESFETs</i>
<i>Tension d'alimentation unique</i>	<i>BJTs</i> <i>MOSFETs</i>	<i>HEMTs</i> <i>MESFETs</i>
<i>Coût</i>	<i>BJTs</i> <i>MOSFETs</i>	<i>HEMTs</i>

Tableau I.6 : Propriétés essentielles à l'amplification de puissance et atouts des différents composants

D'une manière générale, nous pouvons constater que les composants à hétérostructures offrent des propriétés intéressantes pour des applications de puissance.

Par contre, d'autres critères de choix tels que la plage de fréquence et la capacité d'intégration des composants vont entrer en ligne de compte

Pour des applications à faible fréquence ($< 2,5 \text{ GHz}$), le spectre de composants disponibles s'avèrent le plus étendu. Il ne fait pas de doute qu'aux environs de 900 MHz , le silicium et les technologies *CMOS* sont aujourd'hui disponibles et ne souffrent d'aucune concurrence, ne serait-ce qu'en terme de coût de fabrication.

Par contre, lorsque la fréquence de travail s'approche de 2 GHz , fréquence autour de laquelle se situe, à l'heure actuelle, une grande partie des communications sans fil, l'évolution manifeste des composants sur *GaAs*, à la fois *PHEMT* ou *HBT* les rend plus performants. Bien évidemment, les besoins en puissance et par opposition, les contraintes en terme de place et de tension d'alimentation, sont différents selon que l'on se positionne au niveau de la station de base ou du téléphone cellulaire. A cet effet, alors que le choix se portera sur des *HFET* ou des *LDMOS* afin de délivrer de fortes puissances en sortie des stations de base, des circuits en technologie *MMIC* à l'aide de *PHEMT* ou de *HBT* permettront de réaliser un compromis optimum entre rendement, linéarité et encombrement pour les terminaux téléphoniques.

Enfin, pour des fréquences plus importantes dédiées aux communications militaires, aux communications par satellite ou encore aux réseaux locaux (*LMDS*), les composés *III-V* montrent tous leurs avantages.

A ce jour, il semble que les composants les plus performants sont [Jae00] :

- jusqu'à 20 GHz :
 - les *MESFET GaAs*,
 - les *HBT AlGaAs/GaAs* ou *InGaP/GaAs*
 - les *PHEMT AlGaAs/GaInAs* sur *GaAs*
 - les *MESFET SiC* -*HEMT AlGaN/GaN* (en développement)
- entre 20 et 40 GHz :
 - les *PHEMT AlGaAs/GaInAs* sur *GaAs*
- Au-delà de 40 GHz :
 - Sur *GaAs* : - les *PHEMT AlGaAs/GaInAs*
 - les *PHEMT AlGaInP/GaInAs*
 - Sur *InP* : - les *HEMT* à canal composite *AlInAs/GaInAs*

CONCLUSION

Dans ce premier chapitre, nous avons mis en perspective la notion d'amplification de puissance hyperfréquence. A cet effet, nous avons insisté sur le caractère relativement étendu de son champ d'application en présentant nombre d'applications qui utilisent des amplificateurs de puissance.

Par la présentation de différentes grandeurs électriques, nous avons mis en évidence l'importance des notions telles que la puissance de sortie, la puissance ajoutée ou le rendement en puissance ajoutée.

Le choix d'une classe de fonctionnement A , AB , B ou C dite statique (car elle est déterminé par le point de polarisation choisi) conditionne à la fois les formes des signaux en entrée et en sortie des transistors, mais également les valeurs optimales de la puissance de sortie ou encore du rendement en puissance ajoutée. De plus, à partir de la classe statique choisie, la mise en œuvre de signaux particuliers en sortie du transistor permet d'améliorer le rendement.

Les performances obtenues lors de la conception des amplificateurs dépendent de la technologie du transistor. En effet, aucun composant ne s'avère, à l'heure actuelle, comme idéal pour toutes les applications et toutes les fréquences. Il est toujours question de compromis. C'est pourquoi, nous avons présenté, dans la dernière partie de ce chapitre, les différents transistors de puissance utilisés en hyperfréquence.

Il nous a paru important de présenter un état de l'art des performances actuelles pour chaque technologie utilisée : en effet, du transistor *MESFET AsGa* au *LDMOS*, en passant par l'hétérostructure *PHEMT ALGaAs/InGaAs* sur substrat *GaAs* ou encore le *HFET*, les particularités de chacun leur donnent des propriétés différentes en terme de rendement, de densité de puissance, de linéarité ou encore de coût. Le choix du transistor est alors primordial en fonction de l'application visée.

Par contre, la conception d'amplificateurs de puissance nécessite une connaissance du comportement des transistors. Ainsi, nous allons développer, dans le chapitre suivant, les méthodes de caractérisation expérimentale et de simulation non-linéaire de ces composants.

REFERENCES BIBLIOGRAPHIQUES

- [Abe01] Abey W., "A single supply high performance PA MMIC for GSM handsets using quasi-enhancement mode PHEMT", *2001 IEEE MTT-S International Microwave Symposium Digest, 2001*, pp. 923-926, Volume 2.
- [All96] Allen S.T. and *al.*, "Silicon carbide MESFET's with 2 W/mm and 50% P.A.E. at 1.8 GHz", *1996 IEEE MTT-S International Microwave Symposium Digest, 1996*, pp. 681-684, Volume 2.
- [All99] Allen S.T. and *al.*, "Progress in high power SiC microwave MESFETs", *1999 IEEE MTT-S International Microwave Symposium Digest, 1999*, pp. 321-324, Volume 1.
- [All00] Alleaume P.F., Auxemery Ph., Viaud J.P., Blanck H., Lajugie M., "HBT technology for high power X band and broadband amplification" *Proceedings of the 30th European Microwave Conference, 2000*, pp. 151-155, Volume 1.
- [Bia01] Bianco P., Ghione G., Pirola M., "New simple proofs of the two-port stability criterium in terms of the single stability parameter μ_1 (μ_2)", *IEEE Trans. on Microwave Theory and Techniques, Volume 49, Issue 6, Part 1, 2001*, pp. 1073-1076.
- [Bit00] Bito Y., Kato T., Kato T., Iwata N., "High efficiency power amplifier module with novel enhancement-mode heterojunction FETs for wide-band CDMA handsets", *IEEE Gallium Arsenide Integrated Circuits Symposium, 22nd Annual Technical Digest 2000*, pp. 255-258.
- [Bou96] Bouthillette S., Platzker A., "High efficiency L-band variable output power amplifiers for use in communication systems", *1996 IEEE MTT-S International Microwave Symposium Digest, 1996*, pp. 563-566, Volume 2.
- [Bro00] Brown S.A., Carroll J.M., "Compact, 1 Watt, power amplifier MMICs for K-band applications", *IEEE Gallium Arsenide Integrated Circuits Symposium, 22nd Annual Technical Digest 2000*, pp. 223-226.
- [But00] Butel Y., Adam T., Cogo B., Soulard M., "A 6 W C-band high power MMIC amplifier for a space radar application", *IEEE Gallium Arsenide Integrated Circuits Symposium, 22nd Annual Technical Digest, 2000*, pp. 215-218.
- [Car96] Cardullo M., Page C., Teeter D., Platzker A., "High efficiency X-Ku band MMIC power amplifiers", *1996 IEEE MTT-S International Microwave Symposium Digest, 1996*, pp. 145-148, Volume 1.
- [Che98] Chen Y.C. and *al.*, "A 95-GHz InP HEMT MMIC amplifier with 427-mW power output", *IEEE Microwave and Guided Wave Letters, Volume 8, Issue 11, 1998*, pp. 399-401.
- [Chu00] Chu S.L.G and *al.*, "A 7.4 to 8.4 GHz high efficiency PHEMT three-stage power amplifier", *2000 IEEE MTT-S International Microwave Symposium Digest, 2000*, pp. 947-950, Volume 2.
- [Com96] Combes P.F., "Micro-ondes, 1. Lignes, guides et cavités", *Dunod, 1996*.
- [Cri99] Cripps Steve, "RF Power Amplifiers for Wireless Communications", *Artech House, 1999*.
- [Dar00] Dardandi A., Zoyo M., Loval L., Buret H., Michard F., "10W C-Band Highly Efficient Hybrid-MMIC Amplifier", *Proceedings of the 30th European Microwave Conference, 2000*, pp. 180-183, Volume 1.

- [Dek00] Dekker R. and *al.*, "77% power added efficiency surface-mounted bipolar power transistors for low-voltage wireless applications," *Proceedings of the 2000 BIPOLAR/BiCMOS Circuits and Technology Meeting*, 2000, pp. 191-194.
- [Del80] Delagebeaudeuf D. and *al.*, "Two-dimensional electron gas MESFET structure", *Electronics Letters*, Volume 16, Issue 17, 1980, pp. 667-668.
- [Dra70] Drangeid K., Sommerhalder R., Walter W., "High speed gallium arsenide Schottky barrier field effect transistor", *Electronics letters*, vol. 6, pp. 228-229, April 1970.
- [Duv93] Duvanaud C., "Les classes de fonctionnement à haut rendement pour l'amplification de puissance micro-onde, en vue d'applications spatiales et radiocommunications mobiles", *Thèse de doctorat, Université de Limoges, Février 1993*.
- [Ebi98] Ebihara K. and *al.*, "L-band 100-watts push-pull GaAs power FET", *1998 IEEE MTT-S International Microwave Symposium Digest*, 1998, pp. 703-706, Volume 2.
- [Ebi01] Ebihara K. and *al.*, "An ultra broad band 300 W GaAs power FET for W-CDMA base stations", *2001 IEEE MTT-S International Microwave Symposium Digest*, 2001, pp. 649-652, Volume 2.
- [Edw92] Edwards M.L., Sinsky J.H., "A new criterion for linear 2-port stability using a single geometrically derived parameter", *IEEE Trans. on Microwave Theory and Techniques*, Volume 40, Issue 12, 1992, pp. 2303-2311.
- [Emr01] Emrick R., "Monolithic 6W Ka-band high power amplifier", *2001 IEEE MTT-S International Microwave Symposium Digest*, 2001, pp. 527-529, Volume 1.
- [Fal01] Fallesen C., Asbeck P., "A 1 W CMOS power amplifier for GSM-1800 with 55% PAE", *2001 IEEE MTT-S International Microwave Symposium Digest*, 2001, pp. 911-914, Volume 2.
- [Fra00] Fraysse J.Ph., Viaud J.P., Campovecchio M., Auxemery Ph., Quere R., "A 2 W, high efficiency, 2-8 GHz, cascode HBT MMIC power distributed amplifier", *2000 IEEE MTT-S International Microwave Symposium Digest*, 2000, pp. 529-532, Volume 1.
- [Fu00] Fu-Ling L., Shin-Fu C., Huey-Ru C., "Effects of RF-circuit nonlinear distortion on digitally modulated signals in wireless communications", *Microwave Journal, Euro-Global Edition*, Volume 43, Issue 9, 2000, pp. 126-138.
- [Gaq00] Gaquiere C., Trassaert S., Boudart B., Crosnier Y., "High-power GaN MESFET on sapphire substrate", *IEEE Microwave and Guided Wave Letters*, Volume 10, Issue 1, 2000, pp. 19-20.
- [Gop82] Gopinath A. et Rankin J.B., "Single-gate MESFET frequency doublers", *IEEE Trans. on Microwave Theory and Techniques*, Volume MTT-30, Issue 6, 1982, pp. 869-875.
- [Gre00] Grebennikov A.V., "Circuit design technique for high efficiency Class F amplifiers", *2000 IEEE MTT-S International Microwave Symposium Digest*, 2000, pp. 771-774, Volume 2.
- [Har95] Hardange J.P., Lacomme P. et Marchais J.C., "Radars Aéroportés et Spatiaux", *Masson, Collection scientifique et technique Thomson-CSF*, 1995.
- [Hay00] Hayashi H. and *al.*, "A L-Band 50-watt GaAs power FET with 58% Power added efficiency", *Proceedings of the Gallium Arsenide Applications Symposium, GAAS 2000*, pp. 632-635.

- [Hei00] Heinz A. and *al.*, "A monolithic 2.8 V, 3.2 W silicon bipolar power amplifier with 54% PAE at 900 MHz", *2000 IEEE Radio Frequency Integrated Circuits (RFIC) Symposium Digest, 2000*, pp. 117-120.
- [Hek00] De Hek A.P., Hunneman P.A.H., "Small Sized High-gain PHEMT High-power Amplifiers for X-band Applications", *Proceedings of the Gallium Arsenide Applications Symposium, GAAS 2000*, pp. 221-223.
- [Heo01] Heo D. and *al.*, "A high efficiency 0.25 μm CMOS PA with LTCC multi-layer high-Q integrated passives for 2.4 GHz ISM band", *2001 IEEE MTT-S International Microwave Symposium Digest, 2001*, pp. 915-918, Volume 2.
- [Hua97] Huang P T. and *al.*, "A 94 GHz monolithic high output power amplifier", *1997 IEEE MTT-S International Microwave Symposium Digest , 1997*, pp. 1175-1178, Volume 3.
- [Ing97] Ingram D.L., Stones D.I., Elliott J.H., Huei Wang, Lai R., Biedenbender M., "A 6-W Ka-band power module using MMIC power amplifiers", *IEEE Trans. on Microwave Theory and Techniques, Volume 45, Issue 12, Part 2, 1997*, pp. 2424-2430.
- [Ing99] Ingram D.L. and *al.*, "A 427 mW, 20% compact W-band InP HEMT MMIC power amplifier", *1999 IEEE Radio Frequency Integrated Circuits Symposium, 1999*, pp. 95-98.
- [Ish99] Ishimaru A and *al.*, "35% PAE 6 W Ku-band power amplifier module", *1999 IEEE MTT-S International Microwave Symposium Digest, 1999*, pp. 955-958, Volume 3.
- [Ino00] Inoue K., Ebihara K., Haematsu H., Igarashi T., Takahashi H., Fukaya J., "A 240 W push-pull GaAs power FET for W-CDMA base stations", *2000 IEEE MTT-S International Microwave Symposium Digest , 2000*, pp. 1719-1722, Volume 3.
- [Inou00] Inoue A., Heima T., Ohta A., Hattori R., Mitsui Y., "Analysis of class-F and inverse class-F amplifiers", *2000 IEEE MTT-S International Microwave Symposium Digest, 2000*, pp. 775-778, Volume 2.
- [Iwa98] Iwai T., Ohara S., Miyashita T., Joshin K., "63.2% high efficiency and high linearity two-stage InGaP/GaAs HBT power amplifier for personal digital cellular phone system", *1998 IEEE MTT-S International Microwave Symposium Digest , 1998*, pp. 435-438, Volume 2.
- [Jae00] De Jaeger J.C. et *al.*, "Transistors à effet de champ basés sur les filières GaAs et InP pour l'amplification de puissance", *8èmes Journées Nationales Microélectronique Optoélectronique, Aussois, 15-17 Janvier 2001*.
- [Jeo00] Jeon K.I. and *al.*, "A 5 to 27 GHz MMIC power amplifier", *2000 IEEE MTT-S International Microwave Symposium Digest, 2000*, pp. 541-544, Volume 1.
- [Kiz99] Kiziloglu K. and *al.*, "High-performance AlGaAs/InGaAs/GaAs PHEMTs for K and Ka-band applications", *1999 IEEE MTT-S International Microwave Symposium Digest , 1999*, pp. 681-684, Volume 2.
- [Kom95] Komiak J.J., Yang L.W., "5 watt high efficiency wideband 7 to 11 GHz HBT MMIC power amplifier", *IEEE 1995 Microwave and Millimeter-Wave Monolithic Circuits Symposium, 1995*, pp. 17-20.
- [Kom97] Komiak J.J., Wang S.C., Rogers T.J., "High efficiency 11 watt octave S/C-band PHEMT MMIC power amplifier", *1997 IEEE MTT-S International Microwave Symposium Digest , 1997*, pp. 1421-1424, Volume 3.
- [Kom98] Komaru M. and *al.*, "1 watt compact Ka-band MMIC power amplifiers using lumped element matching circuits", *1998 IEEE MTT-S International Microwave Symposium Digest , 1998*, pp. 1659-1662, Volume 3.

- [Kom99] Komiak J.J., Kong W., Chao P.C., Nichols K., "Fully monolithic 4 watt high efficiency Ka-band power amplifier", *1999 IEEE MTT-S International Microwave Symposium Digest*, 1999, pp. 947-950, Volume 3.
- [Kön00] König F. et al., "4W GaAs MMIC Power Amplifier for PCS and W-CDMA Base Station", *Proc. of the 30th European Microwave Conference, 2000*, pp. 202-205, Volume 1.
- [Kus89] Kushner L.J., "Output performance of idealized microwave power amplifiers", *Microwave Journal*, October 1989, pp. 103-111.
- [Kwo00] Kwon Y., Kim K., Sovero E.A., Deakin D.S., "Watt-level Ka- and Q-band MMIC power amplifiers operating at low voltages", *IEEE Trans. on Microwave Theory and Techniques*, Volume 48, Issue 6, 2000, pp. 891-897.
- [Les97] Lester J.A., Chi J., Lai R., Biedenbender M., Garske D., Rordan R., Chow P.D., "3-watt Q-band waveguide PHEMT MMIC power amplifier module", *1997 IEEE MTT-S International Microwave Symposium*, 1997, pp. 539-542, Volume 2.
- [Mat99] Matsunaga K., Miura I., Iwata N., "A CW 4 watt Ka-band power amplifier utilizing MMIC multi-chip technology", *IEEE Gallium Arsenide Integrated Circuit Symposium, 21st Annual Technical Digest*, 1999, pp. 153-156.
- [Mea66] C.A. Mead et al., "Schottky barrier field effect transistor", *Proceeding of the IEEE*, vol. 54, 307, February 1966.
- [Mim80] Mimura T., Hiyamizu S., Fujii T., Nanbu K., "A new field-effect transistor with selectively doped GaAs/n-Al_xGa_{1-x}As heterojunctions", *Japanese Journal of Applied Physics*, Volume 19, Issue 5, 1980, pp. L225-L227.
- [Mor97] Morikawa J., Asano K., Ishikura K., Oikawa H., Kanamori M., Kuzuhara, M., "60W L-band power AlGaAs/GaAs heterostructure FETs", *1997 IEEE MTT-S International Microwave Symposium Digest*, 1997, pp. 1413-1416, Volume 3.
- [Mor99] Morimoto S. and al., "A compact, high efficiency, 120 Watts GaAs Power Amplifier Module for the 3rd Generation Cellular Base Stations", *1999 IEEE MTT-S International Microwave Symposium Digest*, 1999, pp. 325-328, Volume 1.
- [Mul98] Muller J.-E. and al., "A small chip size 2 W, 62% efficient HBT MMIC for 3 V PCN applications", *IEEE Journal of Solid-State Circuits*, Volume 33, Issue 9, 1998, pp. 1277-1283.
- [Mur00] Murae T., Fujii K., Matsuno T., "A compact S-band MMIC high power amplifier module", *2000 IEEE MTT-S International Microwave Symposium Digest*, 2000, pp. 943-946, Volume 2.
- [Nag97] Nagaoka M. and al., "High efficiency, low adjacent channel leakage 2-V operation GaAs power MESFET amplifier for 1.9-GHz digital cordless phone system", *1997 IEEE MTT-S International Microwave Symposium Digest*, 1997, pp 1323-1326, Volume 3.
- [Nis01] Nishimura T.B. and al., "A 50% efficiency InGaP/GaAs HBT power amplifier module for 1.95 GHz wide-band CDMA handsets", *2001 IEEE Radio Frequency Integrated Circuits (RFIC) Symposium*, 2001, pp. 31-34.
- [Oka00] Okamura W. et al. "K-band 76% PAE InP double heterojunction bipolar power transistors and a 23 GHz compact linear power amplifier MMIC, *IEEE Gallium Arsenide Integrated Circuits Symposium, 22nd Annual Technical Digest* 2000, pp. 219-222.
- [Pea00] Peatman W.C.B., Hartin O., Knappenberger B., Miller M., Hooper R., "Power amplifiers for 3.5 GHz W-CDMA applications", *IEEE Gallium Arsenide Integrated Circuits Symposium, 22nd Annual Technical Digest*, 2000, pp. 71-74.

- [Pla95] Platzker A., Bouthillette S., "Variable output, high efficiency-low distortion S-band power amplifiers and their performances under single tone and noise power excitations", *1995 IEEE MTT-S International Microwave Symposium Digest, 1995*, pp. 441-444, *Volume 2*.
- [Por99] Portilla J., Garcia H., Artal E., "High power-added efficiency MMIC amplifier for 2.4 GHz wireless communications", *IEEE Journal of Solid-State Circuits, Volume 34, Issue 1, 1999*, Pages 120-123.
- [Pou94] Pouvil P., "Composants semi-conducteurs micro-ondes", *Masson, Collection Technologies, 1994*.
- [Pus96] Pust J.A. and *al.* "High-efficiency GaAs-based pHEMT power amplifier technology for 1-18 GHz", *1996 IEEE MTT-S International Microwave Symposium Digest, 1996*, pp. 693-696, *Volume 2*.
- [Pus98] Pust J.A. and *al.*, "High-efficiency L and S-band power amplifiers with high-breakdown GaAs-based pHEMTs", *1998 IEEE MTT-S International Microwave Symposium Digest, 1998*, pp. 711-714, *Volume 2*.
- [Raa97] Raab F.H., "Class-F power amplifiers with maximally flat waveforms", *IEEE Trans. on Microwave Theory and Techniques, Volume 45, Issue 11, 1997*, pp. 2007-2012.
- [Rij00] Van Rijs F. and *al.*, "Influence of output impedance on power added efficiency of Si-bipolar power transistors", *2000 IEEE MTT-S International Microwave Symposium Digest, 2000*, pp. 1945-1948, *Volume 3*.
- [Rol62] Rollett J.M., "Stability and power-gain invariants of linear twoports", *IRE Trans. On Circuit Theory, vol. CT-9, March 1962*, pp. 29-32.
- [Rou00] Roussel L., Duperrier C., Campovecchio M., Lajugie M., "Two Octave PHEMT Power Amplifier for EW Applications", *Proceedings of the 30th European Microwave Conference, 2000*, pp. 212-215, *Volume 1*.
- [Sak00] Sakura N. and *al.*, "100 W L-band GaAs power FP-HFET operated at 30 V", *2000 IEEE MTT-S International Microwave Symposium Digest, 2000*, pp. 1715-1718, *Volume 3*.
- [Sal85] Saleh A. M. et Wazowicz M. F., "Efficient FET's with parabolic transfer characteristic", *IEEE Trans. on Microwave Theory and Techniques, Volume MTT-33, Issue 8, 1985*, pp. 703-709.
- [Sal94] Salib M., Ali F., Gupta A., Bayraktaroglu B., Dawson D., "A 5-10 GHz, 1-Watt HBT amplifier with 58% peak power-added efficiency", *IEEE Microwave and Guided Wave Letters, Volume 4, Issue 10, 1994*, pp. 320-322.
- [Sal98] Salib M., Gupta A., Ezis A., Lee M., Murphy M., "A robust 3W high efficiency 8-14 GHz GaAs/AlGaAs heterojunction bipolar transistor power amplifier", *1998 IEEE MTT-S International Microwave Symposium Digest, 1998*, pp. 581-584, *Volume 2*.
- [Sar97] Sarkissian G., Basset R., Shingu Z., Ono F., "A S-Band Push-Pull 60 Watt GaAs Mesfet for MMDS applications", *1997 IEEE MTT-S International Microwave Symposium Digest, 1997*, pp. 1409-1412, *Volume 3*.
- [Sat99] Satoh T. and *al.*, "A 68% P.A.E. power pHEMT for K-band satellite communication system", *1999 IEEE MTT-S International Microwave Symposium Digest, 1999*, pp. 963-966, *Volume 3*.
- [Sau92] Saunier P., Kopp W.S., Tserng H.Q., Kao Y.C., Heston D.D., "A heterostructure FET with 75.8-percent power added efficiency at 10 GHz", *1992 IEEE MTT-S International Microwave Symposium Digest 1992*, pp. 635-638, *Volume 2*.

- [Sch99] Schellenberg J., Hien Do-Ky, "A push-pull power MMIC operating at K/Ka-band frequencies", *1999 IEEE MTT-S International Microwave Symposium Digest*, 1999, pp. 971-974, Volume 3.
- [Ser00] Serru V., Leclerc E., Huin F., Thuret J., Denis S., "Very high power added efficiency PHEMT amplifiers for GSM and DCS 1800 applications", *Proceedings of the Gallium Arsenide Applications Symposium, GAAS 2000*, pp. 124-127.
- [Sho52] W. Shockley, "An unipolar Field-Effect transistor", *Proceedings of the I.R.E.*, vol. 40, n°11, pp. 1365-1376, 1952.
- [Sid98] Siddiqui M.K., Sharma A.K., Callejo L.G., Lai R., "A high-power and high-efficiency monolithic power amplifier at 28 GHz for LMDS applications", *IEEE Trans. on Microwave Theory and Techniques*, Volume 46, Issue 12, Part 2, 1998, pp. 2226-2232.
- [Sid99] Siddiqui M.K., Sharma A.K., Callejo L.G., Lai R., "A high power broadband monolithic power amplifier for Ka-band ground terminals", *1999 IEEE MTT-S International Microwave Symposium Digest*, 1999, pp. 951-954, Volume 3.
- [Sim99] Simbürger W., Wohlmuth H.-D., Weger P., Heinz A., "A monolithic transformer coupled 5-W silicon power amplifier with 59% PAE at 0.9 GHz", *IEEE Journal of Solid-State Circuits*, Volume 34, Issue 12, 1999, pp. 1881-1892.
- [Sim00] Simbürger W. and *al.*, "A monolithic 2.5 V, 1 W silicon bipolar power amplifier with 55% PAE at 1.9 GHz", *2000 IEEE MTT-S International Microwave Symposium Digest*, 2000, pp. 853-856, Volume 2.
- [Sni67] Snider D.M., "A theoretical analysis and experimental confirmation of the optimally loaded and overdriven RF power amplifier", *IEEE Trans. on Electron Devices*, Vol. 14, Issue 12, Décembre 1967, pp. 851-857.
- [Sok00] Sokal O., "Class-E switching-mode high-efficiency tuned RF/Microwave power amplifier : improved design equations", *2000 IEEE MTT-S International Microwave Symposium Digest*, 2000, pp. 779-782, Volume 2.
- [Tak99] Takenaka I. and *al.*, "L/S-band 140-W push-pull power AlGaAs/GaAs HFET's for digital cellular base stations", *IEEE Journal of Solid-State Circuits*, Volume 34, Issue 9, 1999, pp. 1181-1187.
- [Tak00] Takenaka I., Ishikura K., Takahashi H., Asano K., Kanamori M., "Low distortion high power GaAs pseudomorphic heterojunction FETs for L/S-band digital cellular base stations", *2000 IEEE MTT-S International Microwave Symposium Digest*, 2000, pp. 1711-1714, Volume 3.
- [Tan00] Tanaka S. and *al.*, "A Ka-band HBT MMIC power amplifier" *2000 IEEE MTT-S International Microwave Symposium Digest*, 2000, pp. 553-556, Volume 1.
- [Tat99] Tateno Y., Takahashi H., Igarashi T., Fukaya J., "A 150 W E-mode GaAs power FET with 35% PAE for W-CDMA base station", *1999 IEEE MTT-S International Microwave Symposium Digest*, 1999, pp. 1087-1090, Volume 3.
- [Tee95] Teeter D., Bouthillette S., Aucoin L., Platzker A., Alfaro C., Bradford D., "High power, high efficiency PHEMTs for use at 8 GHz", *1995 IEEE MTT-S International Microwave Symposium Digest*, 1995, pp. 323-326, Volume 2.
- [Tem01] Temcamani F. et *al.*, "Silicon carbide MESFETs performances and application in broadcast power amplifiers", *2001 IEEE MTT-S International Microwave Symposium Digest*, 2001, pp. 641-644, Volume 2.

- [Toy96] Toyoda S., "High efficiency amplifiers for 8 GHz band", *1996 IEEE MTT-S International Microwave Symposium Digest, 1996, pp. 689-692, Volume 2.*
- [Tra99] Trask C., "Class-F amplifier loading networks: a unified design approach", *1999 IEEE MTT-S International Microwave Symposium Digest, 1999, pp. 351-354, Volume 1.*
- [Tse00] Tseng P.D, Zhang L., Gao G.B., Chang M.F., "A 3-V monolithic SiGe HBT power amplifier for dual-mode (CDMA/AMPS) cellular handset applications", *IEEE Journal of Solid-State Circuits, Volume 35, Issue 9, 2000, pp. 1338-1344.*
- [Tsu98] Tsutsui H. and *al.*, "Low distortion and high efficiency 17 W power GaAs FETs for satellite communication system applications", *1998 IEEE MTT-S International Microwave Symposium Digest, 1998, pp. 715-718, Volume 2.*
- [Wan99] Wang X and *al.*, "A low quiescent current, 40% efficiency three-stage PHEMT power amplifier MMIC for PCS CDMA application", *1999 IEEE Radio Frequency Integrated Circuits Symposium, 1999, pp. 121-124.*
- [Wu00] Wu Y.-F., Wapolnek D., Ibbetson J., Parikh P., Keller B.P., Mishra U.K., "14-W GaN-based microwave power amplifiers", *2000 IEEE MTT-S International Microwave Symposium Digest, 2000, pp. 963-965, Volume 2.*
- [Yam01] Yamamoto T. and *al.*, "A 6 GHz, 50 watt low distortion push-pull GaAs power FET optimized for 12 V class A-B operation", *2001 IEEE MTT-S International Microwave Symposium Digest, 2001, pp. 1055-1058, Volume 2.*
- [Zha00] Zhang X, Saycocie C., Munro S., Henderson G., "A SiGe HBT power amplifier with 40% PAE for PCS CDMA applications", *2000 IEEE MTT-S International Microwave Symposium Digest, 2000, pp. 857-860, Volume 2.*
- [Zoy96] Zoyo Marc, "Conception et réalisation d'amplificateurs de puissance micro-ondes à l'état solide et à fort rendement pour des applications spatiales bande S et bande X", *Thèse de doctorat, Université Paul Sabatier de Toulouse, Octobre 1996.*

CHAPITRE II

LES METHODES DE CONCEPTION DE CIRCUITS NON-LINEAIRES

<i>INTRODUCTION</i>	<i>61</i>
<i>I. MODELISATION DE TRANSISTORS</i>	<i>62</i>
<i>II. LA TECHNIQUE DE CARACTERISATION NON-LINEAIRE LOAD_PULL</i>	<i>75</i>
<i>III. LES METHODES DE SIMULATION NON-LINEAIRE</i>	<i>79</i>
<i>IV. L'INTERPOLATION BIDIMENSIONNELLE DES PARAMETRES S LARGE SIGNAL</i>	<i>84</i>
<i>CONCLUSION</i>	<i>102</i>
<i>REFERENCES BIBLIOGRAPHIQUES</i>	<i>103</i>

INTRODUCTION

Dans le cadre de la réalisation d'un amplificateur de puissance, le choix du composant actif est une étape essentielle. La caractérisation de ce même composant l'est tout autant.

En effet, le concepteur doit pouvoir s'appuyer sur les données électriques qui régissent le transistor de puissance choisi avant d'envisager une conception plus globale. A cet effet, plusieurs méthodes de caractérisations s'offrent à lui.

Dans la première partie de ce chapitre, nous décrivons la première approche qui consiste à modéliser le composant actif. Généralement, il est possible d'obtenir, de la part des constructeurs, un modèle électrique *petit signal* qui régit le comportement du transistor pour un fonctionnement linéaire. Par contre, dès lors que le régime devient non-linéaire, la détermination des conditions optimales de fonctionnement n'est plus chose aisée. C'est pourquoi, la modélisation électrique *grand signal* permet de traduire mathématiquement le comportement électrique du transistor de puissance pour de forts niveaux d'excitation. L'étape la plus délicate est la détermination des éléments du schéma électrique équivalent qui rendent compte des principaux phénomènes non-linéaires : capacités de déplétion C_{gs} et C_{gd} , source de courant de drain $i_d(t)$, passage de la grille en direct et phénomène d'avalanche drain-grille.

Les techniques de caractérisation expérimentale font l'objet de notre seconde partie. Elles consistent à considérer le composant actif comme une *boite noire* et à rechercher, par multiplication de mesures, les conditions d'utilisation qui permettent d'obtenir des performances optimales désirées (puissance ajoutée, rendement,...). Les méthodes *Load-Pull* et *Source-Pull* permettent de déterminer directement les impédances à présenter en entrée et en sortie du composant actif. D'autres démarches sont basées sur des mesures précises et répétitives afin de déterminer un modèle du transistor basé sur des tableaux de valeurs, alternatif au modèle électrique classique.

Ces modèles de composants sont nécessaires dès que le concepteur désire réaliser des simulations à l'aide des logiciels aujourd'hui disponible. Ainsi, alors qu'une analyse continue ou petit signal est possible à l'aide d'un modèle linéaire, l'analyse grand signal nécessite à la fois un logiciel performant d'aide à la conception de circuits et un modèle non-linéaire qui reflète précisément le comportement du transistor dans ce régime de fonctionnement. A l'heure actuelle,

l'étude des circuits dans le domaine temporel possède deux principaux inconvénients : des temps de calculs prohibitifs et la complexité d'analyse de certains éléments (comme les lignes de transmission). Les séries de *Volterra* sont une solution efficace lorsque les circuits présentent de faibles non-linéarités. Pour des non-linéarités plus importantes, la technique de l'équilibrage harmonique s'est progressivement imposée comme un outil puissant de simulation. Nous la détaillerons dans ce chapitre.

La dernière partie est consacrée à la notion de paramètres S Large Signal, qui est une extension de la notion linéaire des paramètres S . Par contre, seules les composantes à la fréquence fondamentale sont considérées ; nous sommes donc conscients que seule une partie de l'information est utilisée et, par conséquent, les résultats trouvés ne pourront être qu'une solution approchée de la solution optimale. Nous ferons écho de réalisations qui ont été publiées et qui présentent des performances probantes.

Enfin, il faut noter que les paramètres S Large Signal ne sont pas uniquement dépendants de la fréquence mais également de la puissance d'excitation. Afin de mettre en œuvre la méthode des fréquences réelles, il nous faudra connaître ces paramètres S en tout point de fréquence et de puissance de fonctionnement. C'est pourquoi, nous avons conçu et mis au point un programme d'interpolation bidimensionnelle basée sur le concept des splines cubiques. Des exemples d'interpolation, ainsi qu'une étude de précision de ce programme clôtureront ce chapitre.

I. MODELISATION DES TRANSISTORS

Caractériser le comportement des transistors en régime non-linéaire s'avère nécessaire dans l'optique de concevoir des amplificateurs de puissance. En effet, la modélisation de transistors est une première méthode de caractérisation non-linéaire qui repose sur la traduction mathématique des phénomènes électriques en régime de fort signal.

La conception de circuits non-linéaires en hyperfréquence, à l'aide des logiciels de simulation disponibles dans le commerce, s'appuie généralement sur des modèles de transistors qui permettent de rendre compte, aussi précisément que possible, du comportement de ces composants pour des niveaux d'excitation donnés et pour une plage de fréquences donnée. Ainsi, la caractérisation du comportement du transistor en régime fort signal est basée sur la détermination des éléments d'un schéma électrique équivalent de transistor permettant de traduire les conditions réelles de fonctionnement.

Dans ce paragraphe, nous nous intéresserons à la modélisation des transistors *MESFET* et *HEMT*, puisqu'ils seront à la base de nos réalisations pratiques. Pour cela, nous commencerons par rappeler les phénomènes non-linéaires dans les transistors à effet de champ avant d'aborder les modèles petit et grand signal existants.

1.1. Les caractéristiques statiques et les phénomènes non-linéaires

Nous avons présenté au chapitre I un réseau idéal de caractéristiques statiques d'un transistor à effet de champ afin d'explicitier les classes de fonctionnement. Pour mettre en évidence les phénomènes non-linéaires, nous pouvons observer ici (figure II.1), un réseau de caractéristiques plus proche de la réalité. Il apparaît, par exemple, que la conductance de drain G_d possède une valeur finie. En outre, le phénomène d'avalanche est mis en évidence sur les courbes à $V_d = cste$ et à $V_g = cste$.

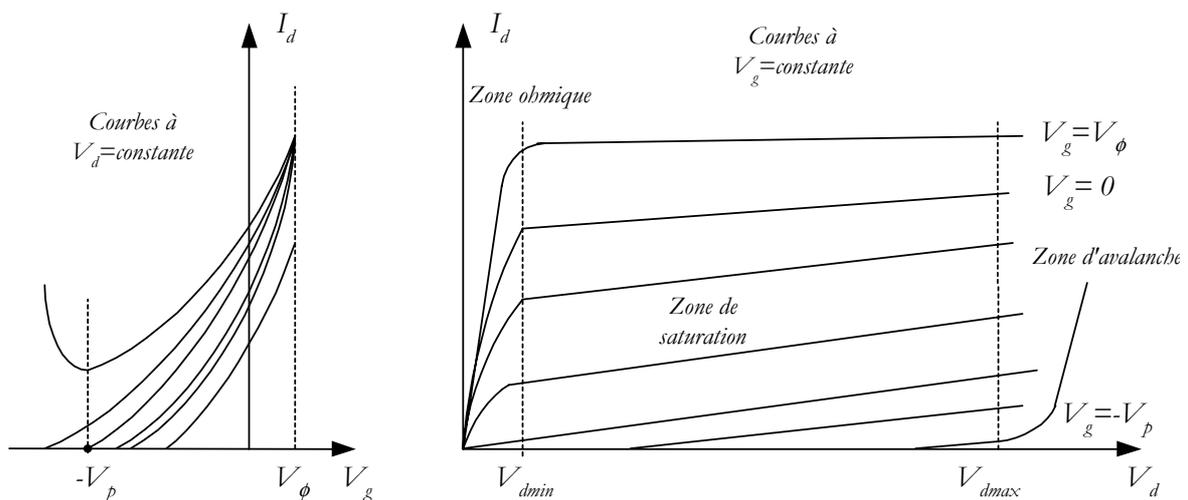


Figure II.1 : Caractéristiques statiques d'un transistor à effet de champ

Trois zones de fonctionnement se distinguent alors :

- la **zone ohmique** : dans cette zone ($0 < V_d < V_{d\min}$), le courant de drain est proportionnel à la tension V_{ds} . Mais ce rapport de proportionnalité dépend de la tension d'excitation à l'entrée. La sortie du transistor est alors assimilée à une résistance variable contrôlée par la tension de grille V_{gs} .
- la **zone de saturation** : cette seconde zone correspond à des tensions V_d plus importantes ($V_{d\min} < V_d < V_{d\max}$). Les électrons ont atteint leur vitesse de saturation, ce qui donne lieu à une faible variation du courant de drain en fonction de V_d . La figure II.1

nous montre également la variation du courant de drain en fonction de V_g , et en particulier l'annulation de ce courant lorsque la tension de grille est inférieure à la tension de pincement $-V_p$.

- La **zone d'avalanche** : pour des tensions de drain supérieures à V_{dmax} , on observe un accroissement rapide du courant de drain à cause de la valeur élevée de la tension drain-grille. Un fonctionnement prolongé dans cette zone peut conduire à la destruction du transistor.

Nous venons de constater qu'il est important de porter une attention particulière au domaine d'excursion de la tension de drain. Par conséquent, puisque la variation de cette tension dépend de la tension d'excitation, il est essentiel de s'intéresser à la tension V_g et aux limites à apporter à son domaine de variation.

La représentation des caractéristiques statiques et temporelles du courant de grille, lorsque le transistor à effet de champ est soumis à une excitation sinusoïdale, est intéressante puisqu'elle permet de mettre en évidence les deux phénomènes limitatifs qui produisent un accroissement du courant de grille (figure II.2) :

- la mise en conduction de la diode *Schottky* d'entrée lorsque la tension V_g devient supérieure à la tension de conduction V_ϕ , entraînant un courant i_{gs} positif.
- l'avalanche drain-grille, lorsque la tension V_g devient inférieure à la tension V_{gmin} , entraînant cette fois-ci un courant i_{gs} fortement négatif.

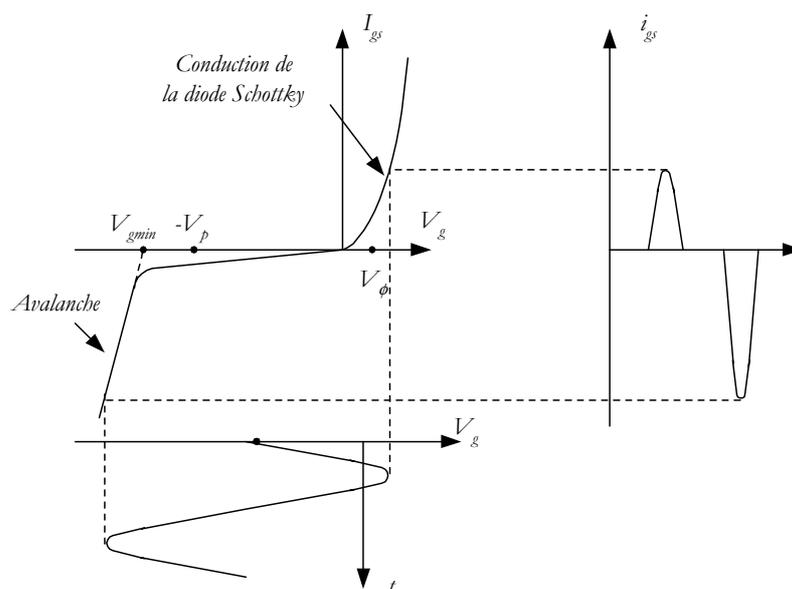


Figure II.2 : Caractéristiques de grille et phénomènes de limitation

Nous observons l'apparition de deux courants de grille antagonistes en fonction du phénomène non-linéaire observé qui conduisent à un courant de grille résultant moyen. Ce courant de grille dépend bien sûr du point de polarisation choisi ainsi que de l'amplitude de la tension V_g . Ainsi, selon la classe de fonctionnement et la puissance d'entrée, le signe et la valeur de ce courant résultant diffèrent. Il reste qu'il permet d'estimer si l'excursion dans des zones dangereuses devient préjudiciable, et est donc un outil intéressant pour le concepteur.

La figure II.3 permet de faire un bilan des différents courants qui entrent en jeu dans le fonctionnement du transistor à effet de champ.

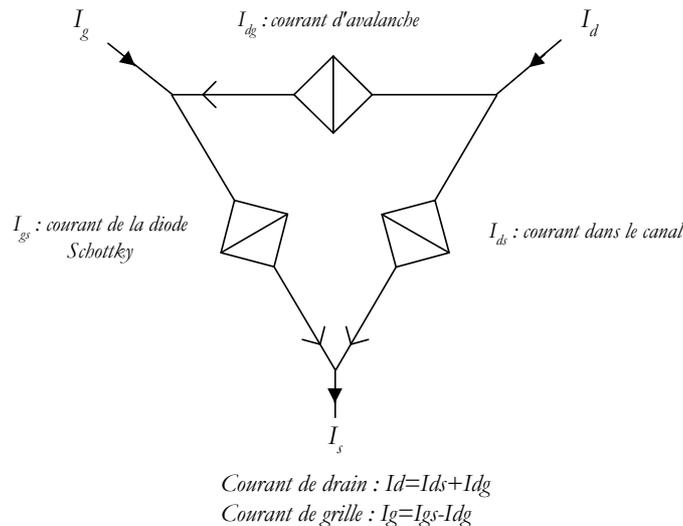


Figure II.3 : Graphe des courants pour un transistor à effet de champ

Le courant I_{ds} correspond au courant circulant dans le canal entre drain et source. Le courant I_{gs} est le courant du contact redresseur circulant entre grille et source. Enfin I_{dg} n'existe qu'en fonctionnement large signal et correspond au courant d'avalanche circulant du drain vers la grille.

Des travaux ont montré l'influence du phénomène d'avalanche sur les performances en puissance des transistors [Win90]. En effet, ces performances sont dépendantes de la position du cycle de charge. Ainsi, si la tension de drain est trop élevée, le rendement diminue car l'excursion du cycle de charge atteint la zone d'avalanche pour des faibles niveaux d'entrée.

Nous venons de rappeler les phénomènes non-linéaires qui apparaissent lors du fonctionnement grand signal des transistors à effet de champ. L'objet du paragraphe suivant est de montrer dans quelle mesure la modélisation électrique des transistors permet de rendre compte de ces phénomènes.

1.2. La modélisation électrique

La modélisation électrique doit permettre de refléter le comportement du transistor en fonction du signal appliqué à son entrée. Lorsque ce signal est limité en amplitude, un schéma équivalent linéaire permet de caractériser correctement le transistor. Par contre, pour des domaines d'excursion plus élevés, un schéma équivalent non-linéaire est nécessaire afin de tenir compte des non-linéarités.

1.2.1. Modèle linéaire

Le modèle linéaire se doit d'être la représentation la plus juste possible du composant lorsque l'amplitude des signaux appliqués est relativement faible. Ce modèle permet alors de modéliser chaque région du transistor par un composant électrique. Les valeurs de ces éléments sont alors considérées comme des constantes pour le point de polarisation choisi.

1.2.1.1. Schéma équivalent linéaire

La figure II.4 décrit la représentation électrique de chaque région physique du transistor lorsque de faibles variations du signal apparaissent autour d'un point de polarisation de la zone de saturation.

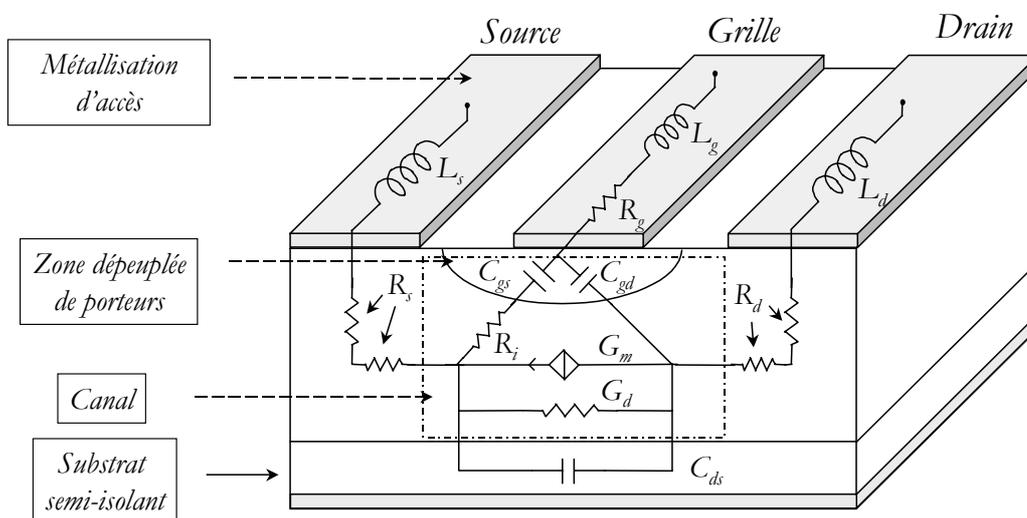


Figure II.4 : Origine physique de chaque élément électrique

Le schéma équivalent petit signal est alors celui de la figure II.5.

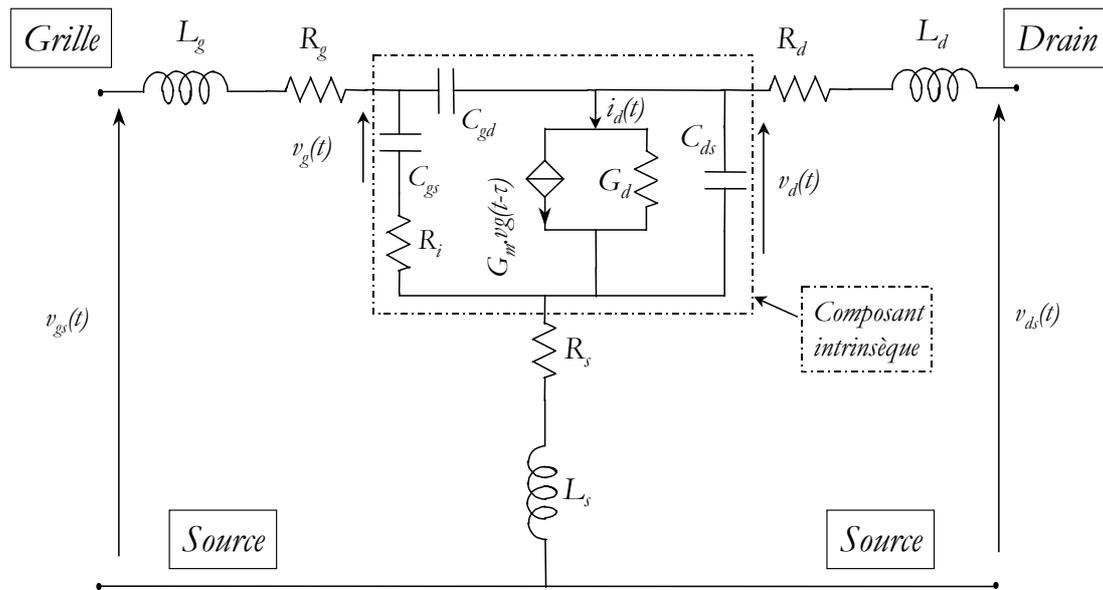


Figure II.5 : Schéma équivalent petit signal d'un FET

Nous pouvons alors à présent faire la description de chaque élément associé au schéma équivalent.

1.2.1.2. Éléments associés au schéma équivalent

Le schéma électrique équivalent *petit signal* possède des éléments qui peuvent être classés selon deux types : ceux qui sont intrinsèquement liés au transistor et en particulier au point de polarisation, et ceux qui appartiennent à la partie extrinsèque du transistor, considérés alors comme des éléments parasites.

A l'aide de la figure II.4, nous pouvons mettre en évidence l'origine physique de chaque élément du schéma équivalent.

➤ Les éléments extrinsèques

Ces éléments sont des éléments parasites et sont indépendants de la polarisation et de la fréquence :

- L_g , L_s , L_d sont des inductances parasites dues aux métallisations d'accès,
- R_g est une résistance qui résulte de la métallisation de la grille,
- R_s et R_d représentent les résistances d'accès aux composants intrinsèques. Elles sont liées à la fois aux contacts ohmiques de source et de drain, ainsi qu'à la résistance du semi-conducteur situé entre le contact et le canal situé sous la grille.

➤ Les éléments intrinsèques

Ces éléments sont indépendants de la fréquence mais sont dépendants du point de polarisation :

- C_{ds} permet de tenir compte des effets capacitifs entre les électrodes de source et de drain,
- C_{gs} et C_{gd} représentent les capacités induites (côté source et côté drain) par les variations de la charge accumulée dans la zone dépeuplée du canal, et engendrées par la commande en tension de la grille,
- R_c est la résistance du canal.

D'autres paramètres interviennent également au niveau du schéma équivalent :

- la transconductance G_m rend compte de la variation du courant de drain, autour du point de polarisation, en fonction de la tension de grille. Elle traduit donc l'effet fondamental d'amplification. Son expression est :

$$G_m = \left. \frac{\partial I_{ds}}{\partial V_{gs}} \right|_{V_{ds} = \text{constante}} \quad (II.1)$$

- τ est le temps de transit des électrons dans le canal ; il traduit le temps de réponse de la transconductance à une variation de la tension de grille et est à l'origine du déphasage entre i_{ds} et v_{gs} .
- la conductance G_d exprime la variation du courant de drain en fonction de la tension à ses bornes. Son expression est :

$$G_d = \left. \frac{\partial I_{ds}}{\partial V_{ds}} \right|_{V_{gs} = \text{constante}} \quad (II.2)$$

Le courant total de drain qui caractérise le fonctionnement du transistor s'écrit alors :

$$i_d(t) = G_m \cdot v_g(t - \tau) + G_d \cdot v_d(t) \quad (II.3)$$

1.2.1.3. Détermination des paramètres électriques du modèle petit signal

La recherche des éléments du modèle *petit signal* constitue l'étape préliminaire à la détermination du modèle non-linéaire.

D'une manière générale, l'extraction des paramètres linéaires est réalisée de façon analytique à partir de la connaissance des paramètres S mesurés du transistor [Dam88].

En effet, les valeurs des paramètres extrinsèques L_g , L_d , L_s , R_g , R_d et R_s peuvent être déterminées à partir de mesures qualifiées de "mesures à FET froid" car elles sont effectuées à $V_{ds}=0$ volt.

L'étape suivante consiste à déterminer la matrice admittance du composant intrinsèque $[Y]_{int}$, à partir des paramètres S mesurés pour plusieurs fréquences, et des paramètres extrinsèques calculés à l'étape précédente. Ces calculs mettent en œuvre les relations de passage entre les matrices de répartition $[S]$, les matrices impédance $[Z]$ et les matrices admittance $[Y]$. La connaissance ainsi déduite de la matrice admittance $[Y]_{int}$ permet alors de remonter jusqu'aux valeurs des éléments du composant intrinsèque, puisque ces éléments sont liés à $[Y]_{int}$ par les relations suivantes :

$$Y_{11} = \frac{R_i \cdot C_{gs} \cdot \omega^2}{D} + j\omega \left(\frac{C_{gs}}{D} + C_{gd} \right) \quad (II.4)$$

$$Y_{12} = -j\omega \cdot C_{gd} \quad (II.5)$$

$$Y_{21} = \frac{G_m e^{-j\omega\tau}}{1 + j\omega R_i C_{gs}} - j\omega \cdot C_{gd} \quad (II.6)$$

$$Y_{22} = G_d + j\omega(C_{ds} + C_{gd}) \quad (II.7)$$

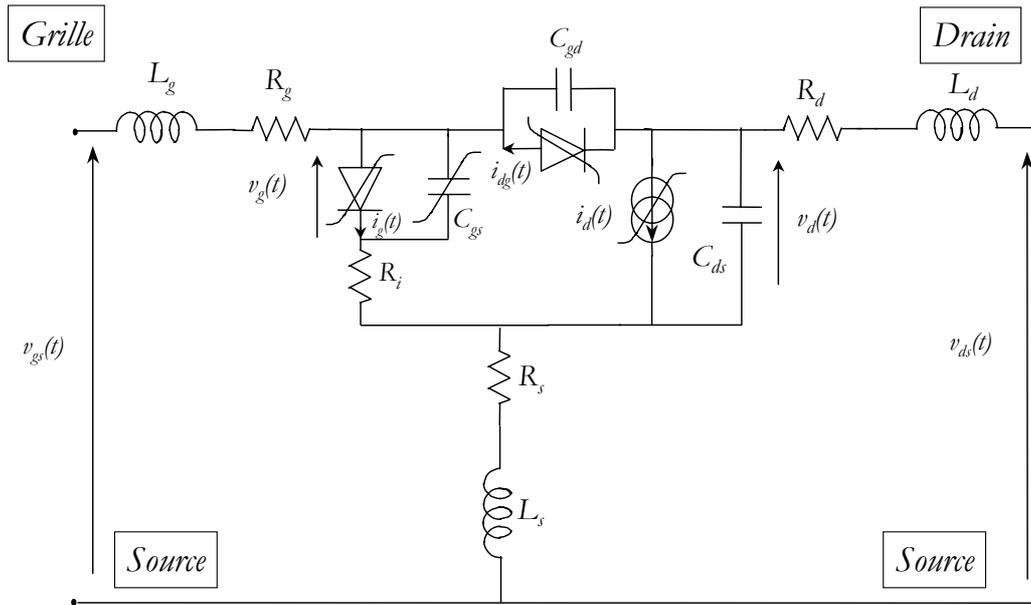
avec : $D = 1 + R_i^2 C_{gs}^2 \omega^2$.

Ainsi, à partir des parties réelles et imaginaires des paramètres Y_{ij} , l'ensemble des éléments du modèle linéaire est déterminé.

Si la puissance du signal d'entrée devient importante, l'approximation consistant à considérer une faible variation de tension autour du point de polarisation n'est plus valable. Ainsi, certains éléments du schéma *petit signal*, précédemment décrit, évoluent en fonction des amplitudes des tensions $v_g(t)$ et $v_d(t)$ et des phénomènes non-linéaires apparaissent dans le fonctionnement du composant. Nous allons maintenant nous attacher à décrire la modélisation de ces non-linéarités.

1.2.2. Modèle non-linéaire

La figure II.6 propose un schéma équivalent non-linéaire d'un *FET* AsGa. Ce schéma permet de décrire de façon analytique et le plus fidèlement possible les différents phénomènes non-linéaires qui apparaissent lorsque le signal d'entrée d'un *FET* augmente. En effet, en régime *grand signal*, les éléments du composant intrinsèque : R_i , C_{gs} , C_{ds} et C_{gd} varient en fonction des tensions v_{ds} et v_{gs} . Les difficultés de mise en œuvre et d'extraction des valeurs des éléments non-linéaires conduisent souvent à simplifier le modèle. Par exemple, les variations de R_i et C_{ds} sont suffisamment faibles pour les considérer comme indépendantes des tensions appliquées. C'est pourquoi, leurs valeurs sont issues du schéma équivalent *petit signal*.


 Figure II.6 : Schéma équivalent grand signal d'un FET

Ainsi, les principales non-linéarités caractérisées au niveau du modèle *grand signal* sont les suivantes :

- la source de courant de drain $i_d(t) = f(v_g(t - \tau), v_d(t))$,
- les capacités de déplétion C_{gs} et C_{gd} ,
- la mise en conduction de la diode Schottky d'entrée représentée par le courant $i_g(t) = f(v_g(t))$, lorsque la tension v_d devient supérieure à la tension de conduction V_ϕ ,
- le phénomène d'avalanche drain-grille représenté par le courant $i_{dg}(t) = f(v_g(t), v_d(t))$.

De nombreux articles ont été publiés sur le sujet, en particulier sur les diverses équations permettant de décrire les différentes non-linéarités. Les modèles de description les plus utilisés sont aujourd'hui ceux proposés par *Tajima* [Taj84], *Materka* [Mat85], *Curtice* [Cur85], *Statz* [Sta87] ou encore *Angelov* [Ang92]. Ils permettent de trouver des équations mathématiques qui rendent compte des principaux phénomènes non-linéaires que sont **les capacités de déplétion** C_{gs} et C_{gd} , **la source de courant de drain** $i_d(t)$, **le passage de la grille en direct** et **le phénomène d'avalanche drain-grille**. Ces équations contiennent des paramètres d'ajustement dont le nombre dépend généralement de la précision attendue dans la correspondance entre les caractéristiques mesurées et simulées.

La description des différents phénomènes qui se manifestent est donnée dans la suite.

➤ **le phénomène d'avalanche drain-grille**

Ce phénomène résulte d'une forte tension entre le drain et la grille ($v_{dg} > V_{dg,max}$) et conduit à un courant s'écoulant du drain vers la grille. Sa modélisation passe par des expressions linéaires pour *Curtice* [Cur85] ou *Tajima* [Taj84], expressions simples mais moins précises. *Statz* [Sta87] préfère une loi exponentielle :

$$i_{dg} = I_{dg_0} (\exp^{\alpha(v_{dg} - V_{dg,max})} - 1) \quad (II.8)$$

où I_{dg_0} , α et $V_{dg,max}$ sont les paramètres à déterminer.

Nous avons déjà fait remarquer que ce phénomène d'avalanche était un facteur limitatif des performances en puissance. C'est pourquoi, sa modélisation fait encore aujourd'hui l'objet d'une attention particulière [Fuj99].

➤ **le passage de la grille en direct**

Si l'amplitude du signal sur la grille conduit à une tension $v_g(t)$ supérieure à la tension de seuil de la diode *Schottky*, alors cette diode est passante et un courant important (et non plus négligeable) la traverse.

Cette source de courant est généralement modélisée par l'équation classique d'une diode *Schottky* :

$$i_{gs} = I_{gs_0} (\exp^{\alpha V_{gs}} - 1) \quad (II.9)$$

A partir des mesures expérimentales, la détermination de I_{gs_0} , et de α est relativement aisée en considérant le logarithme népérien de i_{gs} .

➤ **les capacités de déplétion C_{gs} et C_{gd}**

Lorsque le signal d'entrée augmente fortement, la variation de la charge totale sous la grille est suffisamment importante pour qu'elle soit prise en compte. Par contre, pour une polarisation dans la région de saturation, la capacité C_{gd} est beaucoup plus faible et est donc supposée indépendante de v_g et v_d .

La capacité C_{gs} peut être modélisée, en première approximation, par l'expression d'une capacité de transition d'une jonction métal semi-conducteur :

$$C_{gs} = \frac{C_{gs_0}}{\sqrt{1 - \frac{V_{gs}}{V_\phi}}} \quad (II.10)$$

Avec C_{gs_0} : valeur de la capacité à $V_{gs}=0$ V et V_ϕ : tension de seuil de la diode *Schottky*.

Une valeur plus proche de la réalité est donnée par l'expression suivante [Sta87] :

$$C_{gs} = \frac{C_{gs_0}}{\left(1 - \frac{V_{gs}}{V_{\phi}}\right)^{\gamma}} \cdot (1 + bV_{ds}) + d \quad (II.11)$$

Il s'agit de l'équation de la capacité de transition d'une jonction métal semi-conducteur, où l'influence de la tension de commande v_{ds} est prise en compte.

C_{gs_0} , V_{ϕ} , γ , b et d de la formule (II.11) sont des paramètres à ajuster en fonction des résultats expérimentaux.

➤ **la source de courant de drain $i_d(t)$**

Nous avons vu que l'expression du courant $i_d(t)$ en faibles signaux est donnée par la formule suivante :

$$i_d(t) = G_m \cdot v_g(t - \tau) + G_d \cdot v_d(t) \quad (II.12)$$

Les valeurs de la transconductance G_m et de la conductance G_d étaient alors des constantes.

Par contre, pour de fortes variations de v_g et v_d , ces grandeurs ne le sont plus.

i_d est alors une source de courant non-linéaire, fonction de v_g et v_d et les différentes expressions analytiques développées permettent de traduire les variations de i_d à la fois dans la zone ohmique et dans la zone de saturation.

Par exemple, Statz [Sta87] utilise dans son modèle l'équation suivante :

$$I_{ds} = \frac{\beta(V_{gs} - V_t)^2}{1 + b(V_{gs} - V_t)} \cdot (1 + \lambda V_{ds}) \cdot A \quad (II.13)$$

$$\text{avec : } A = \left[1 - \left(1 - \frac{\alpha V_{ds}}{3} \right)^3 \right] \quad \text{pour } V_{ds} < \frac{3}{\alpha} \quad (II.14)$$

$$A = 1 \quad \text{pour } V_{ds} \geq \frac{3}{\alpha}$$

et α : pente à l'origine dans le réseau $I_{ds} = f(V_{ds}, V_{gs})$.

Curtice [Cur85], quant à lui, opte pour une autre expression :

$$I_{ds} = (A_0 + A_1 \cdot V_1 + A_2 \cdot V_2^2 + A_3 \cdot V_1^3) \tanh(\gamma \cdot V_{ds}) \quad (II.16)$$

$$\text{avec : } V_1 = V_{gs}(t - \tau)(1 + \beta(V_{ds_0} - V_{ds})) \quad (II.17)$$

V_{ds_0} est la tension de drain pour laquelle A_0 , A_1 , A_2 et A_3 sont calculés.

Une méthode consiste également, à partir des points mesurés du réseau statique $I_{ds} = f(V_{ds}, V_{gs})$, à utiliser une méthode d'interpolation par intervalles, basée sur les fonctions splines bicubiques, afin de reconstituer le réseau en entier [Ped92]. L'avantage de cette méthode est une représentation plus précise du réseau statique si le nombre de points de mesures est suffisant. En outre, la phase d'optimisation des paramètres constitutifs de l'équation mathématique $I_{ds} = f(V_{ds}, V_{gs})$ est évitée.

Déterminer les différents éléments qui composent le schéma équivalent non-linéaire consiste à choisir des expressions analytiques pour chaque non-linéarité, afin de décrire le plus fidèlement possible le comportement du transistor en fonction des tensions de commande $v_g(t)$ et $v_d(t)$.

A l'heure actuelle, la souplesse des logiciels de simulation permet au concepteur de circuits actifs non-linéaires de créer son propre modèle. Ainsi, la mesure des caractéristiques statiques à l'aide d'un banc de mesures en régime impulsionnel, ainsi que la mesure des paramètres S pour plusieurs points de polarisation, permettent au concepteur de déterminer les valeurs numériques des paramètres qui modélisent chaque non-linéarité. Le choix des expressions mathématiques dépend alors de la complexité du modèle désiré (qui influe sur le temps de calcul) ou encore de la technologie utilisée (*MESFET*, *HFET*, *PHEMT*).

Néanmoins, cette caractérisation de transistors nécessite à la fois un banc de mesures de puissance (avec un nombre important de mesures) et un traitement informatique afin d'extraire les éléments du modèle non-linéaire. La précision du modèle est obtenue à ce prix. Un compromis acceptable revient alors à utiliser, quand les données sont disponibles chez le constructeur, un des modèles standards implantés dans les logiciels commerciaux.

1.3. Modélisation physique ^[Sno96] ^[Rod98]

Les modèles physiques permettent de décrire le composant actif en terme de propriétés de transport de charges et d'étudier l'influence des caractéristiques matérielles et géométriques, conduisant ainsi à une description physique et électrique du composant.

Cette modélisation est réalisée en résolvant les équations de physique des composants qui décrivent les transports de charge dans les semi-conducteurs. C'est pourquoi, ces modèles représentent une alternative intéressante aux modèles électriques non-linéaires dans la mesure où ils mettent directement en relation les caractéristiques électriques à la physique (mobilité, masse

effective,...) et aux paramètres technologiques (géométrie, niveau de dopage, épaisseur des couches,...).

Par contre, l'utilisation de ce modèle dans les logiciels de conception de circuits non-linéaires est encore peu répandue en comparaison des modèles électriques. La raison principale est que les modèles physiques sont beaucoup plus complexes et nécessitent donc des temps d'optimisation beaucoup plus importants.

1.4. Modèle basé sur des tableaux de mesures

Une approche basée sur l'utilisation de données empiriques stockées dans des tableaux a été proposée comme une alternative aux modèles analytiques classiques [Fil92], [Fer00]. Ces modèles, dont l'origine remonte aux travaux de *Root et al.* [Roo91], sont en mesure de reproduire le comportement de composants semi-conducteurs pour des opérations en régime continu, en régime *petit signal* et en régime de *fort signal* uniquement à partir de tables de données mesurées.

D'un point de vue pratique, ils nécessitent une méthode de caractérisation expérimentale précise et répétitive, afin de stocker un bon nombre de données dans des tables multi-dimensionnelles.

Les différents courants et charges sont définis par des relations constitutives intrinsèques appelées fonctions d'états, chacune d'entre elles étant une fonction non-linéaire des tensions intrinsèques du composant. Par interpolation, à l'aide de fonctions splines, les courants et les charges sont alors calculés sur tout l'espace d'entrée.

Ce type de modèle est un outil supplémentaire d'aide à la conception de circuits car il peut être implanté facilement dans les simulateurs non-linéaires commerciaux. Par contre, la nécessité de multiplier le nombre de points de mesures et d'avoir une méthode d'interpolation précise sont autant d'inconvénients. En outre, chaque transistor devra être caractérisé par un fichier particulier.

La modélisation de transistors est un des moyens pour le concepteur de simuler, à l'aide de logiciels de conception de circuits non-linéaires, le comportement de circuits actifs et de déterminer les conditions optimales en terme d'impédances à présenter afin d'obtenir les meilleures performances en puissance.

Une autre solution, que nous allons développer dans le paragraphe suivant, consiste à utiliser uniquement des résultats empiriques.

II. LA TECHNIQUE DE CARACTERISATION NON-LINEAIRE LOAD-PULL

La méthode de caractérisation de circuits non-linéaires *Load-Pull* repose sur un principe simple : le composant à tester est considéré comme une "boîte noire" et aucune information concernant les caractéristiques géométriques ou physiques n'est nécessaire. Ainsi, aucune équation mathématique n'entre en jeu pour modéliser les phénomènes non-linéaires.

Les mesures *Load-Pull* permettent, par la mise en condition réelle de fonctionnement, de déterminer les performances optimales en terme de puissance, de rendement en puissance ajoutée ou encore de gain des composants testés. Ces mesures consistent à étudier, pour une polarisation, une fréquence et une puissance d'entrée données, le comportement du transistor lorsqu'on fait varier l'impédance de charge présentée à sa sortie.

La technique de caractérisation *Load-Pull* est une méthode qui permet d'optimiser les conditions de fonctionnement des transistors, en particulier lorsqu'aucun modèle non-linéaire, permettant de décrire de manière fidèle son comportement, n'est disponible. En outre, cette méthode permet de valider l'extraction des paramètres non-linéaires d'un modèle en vérifiant, de façon expérimentale, les résultats obtenus par la simulation à l'aide de ce même modèle [Sev97].

La méthode de mesure consiste à faire varier, pour une puissance d'entrée fixée, l'amplitude et la phase de la charge présentée au circuit et à mesurer la puissance de sortie ou encore le rendement en puissance ajoutée.

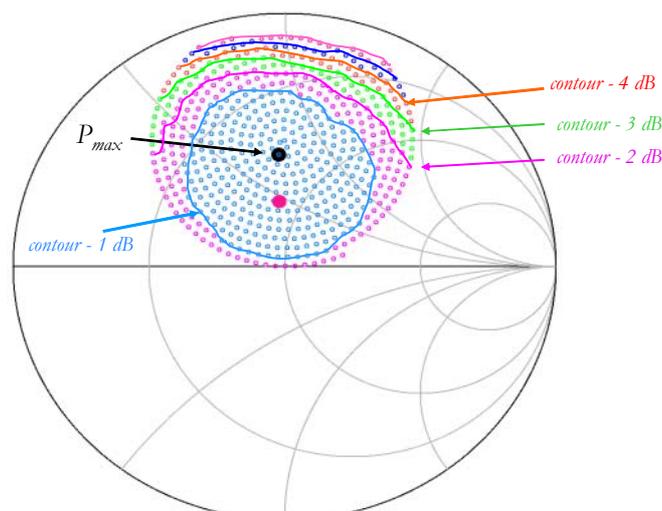


Figure II.7 : Contours à Puissance de sortie constante

Il est alors possible de tracer sur des abaques de Smith les lieux à puissance de sortie constante (ou rendement à puissance ajoutée constant) qui correspondent à des cercles de plus en plus petits à mesure que l'on se rapproche de la valeur de la charge optimale (figure II.7). Une lecture directe sur l'abaque de *Smith* permet alors de connaître la valeur de l'impédance de charge à synthétiser.

A l'heure actuelle, plusieurs formes de méthode *Load-Pull* existent dans la littérature. Elles se différencient à la fois par la technique de variation de la charge en sortie et par la prise en compte des fréquences harmoniques.

2.1. La méthode de la charge passive

Historiquement, la méthode utilisant un adaptateur passif pour faire varier la charge présentée en sortie du transistor fut la première développée. Les raisons principales en sont sa facilité de mise en œuvre et son faible coût. La figure II.8 présente un système amélioré de mesures *Load-Pull* à charge passive. En effet, un analyseur de réseaux connecté à la sortie du transistor permet de mesurer l'impédance de charge Z_l et la puissance de sortie P_s .

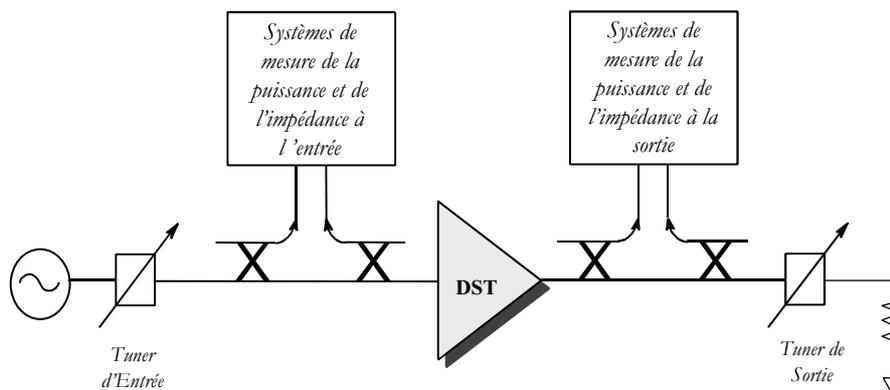


Figure II.8 : Principe de mesure *Load-Pull* à charge passive

Par contre, le principal inconvénient de ces bancs de mesures passifs est la limitation en module de l'impédance de charge que le tuner peut présenter en sortie du transistor à cause des pertes intrinsèques de ce tuner, et ce d'autant plus que les fréquences de mesure sont élevées.

2.2. La méthode de la charge active

Le principe de la charge active a été mis au point par *Takayama* [Tak76]. Il consiste à envoyer deux signaux cohérents à l'entrée et la sortie du dispositif sous test (*DST*). La puissance d'entrée est contrôlée en faisant varier l'amplitude de l'onde à l'entrée, tandis qu'en sortie, la

réflexion normalement causée par la charge est réalisée de manière électrique par la variation de l'amplitude et de la phase de l'onde de sortie par rapport à l'onde d'entrée. Ainsi, il est possible de réaliser des coefficients de réflexion couvrant tout l'abaque de *Smith*. En pratique, les deux signaux sont fournis par une même source : des atténuateurs à l'entrée et à la sortie permettent de modifier les niveaux injectés alors qu'un déphaseur inséré dans le circuit de sortie règle la phase (figure II.9).

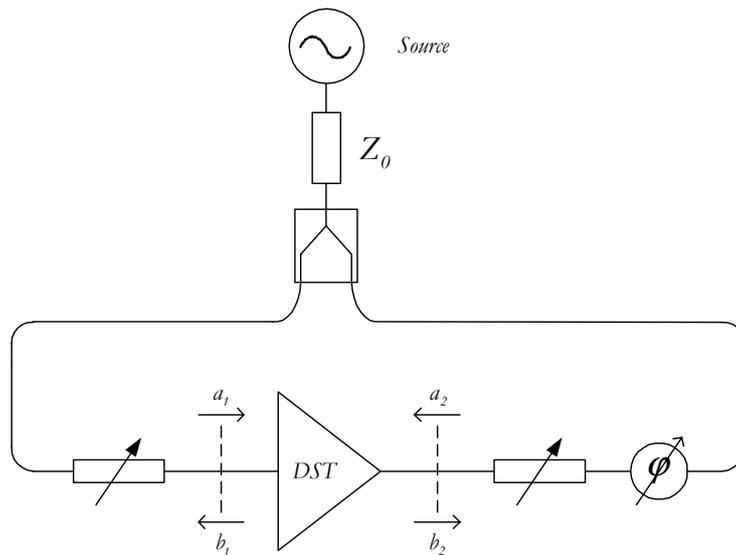


Figure II.9 : Principe de mesure Load-Pull à charge active

La principale limitation de ce système de mesure est sa difficulté de mise en œuvre, en particulier la difficulté de maintenir un coefficient de réflexion constant en sortie. En effet, une modification de la puissance d'entrée (onde a_1) entraîne une variation de l'onde émise b_2 par le dispositif sous test et donc de $\Gamma_L = a_2/b_2$. Un traitement logiciel est donc nécessaire afin de systématiser le réglage de a_2 .

Un autre type de banc actif consiste à utiliser comme onde a_2 injectée vers la sortie du DST, une partie de l'onde b_2 émise par celui-ci. Ce principe, communément appelé *principe de la boucle active*, a été développé par *Bava et al.* [Bav82] et s'appuie sur la démarche suivante : à l'aide d'un coupleur à trois accès, une partie de l'onde b_2 est prélevée, puis suit le cheminement de la boucle active (déphasage, atténuation ou amplification, puis réinjection vers la sortie du DST).

Cette technique permet de réaliser n'importe quelle impédance de charge et, contrairement au principe de *Takayama*, elle offre, en outre, la possibilité de travailler à impédance de charge constante. En effet, le facteur de réflexion est ici indépendant de l'onde b_2 émise par le dispositif sous test. La seule limitation de ce type de banc est le risque d'oscillation lorsqu'on travaille avec des coefficients de réflexion dont le module se rapproche de 1.

Un grand nombre de bancs de mesures *Load-Pull* a été développé. Ils diffèrent, comme nous venons de le constater, par la manière de faire varier l'impédance de charge, mais également par leur capacité à faire varier cette impédance ou à mesurer le signal aux fréquences harmoniques.

Les systèmes actifs présentent des avantages certains ; ils sont donc l'objet d'un développement important. Nous pouvons citer les travaux de *Bonyssse et al.* [Bou94] qui ont adapté la méthode classique de la charge active, en limitant la puissance injectée en sortie au transistor, ce qui permet la caractérisation de transistors fortement désadaptés. Ce banc de mesure est limité à 18 GHz , alors que le système proposé par *Bonte et al.* [Bon98] permet de tester des composants de puissance en bande *Ka* (jusqu'à 40 GHz).

Nous avons pu déjà signaler au chapitre I l'importance de la charge présentée aux harmoniques, en particulier à $2f_0$ et $3f_0$ [Sni67]. Les systèmes nommés *Load-Pull multi-harmoniques* qui permettent de faire varier l'impédance de charge aux différentes harmoniques de façon indépendante, semblent alors les plus pertinents dans une démarche de recherche expérimentale des conditions optimales de fonctionnement.

Ainsi, *Blache et al.* [Bla95] ont conçu un banc qui utilise une boucle active pour chaque harmonique et un analyseur vectoriel de réseaux qui permet de faire les mesures à la fois à la fréquence fondamentale et aux harmoniques. L'utilisation de ce type d'analyseur pour des mesures multi-harmoniques nécessite un convertisseur de fréquence. Afin de s'en affranchir, la caractérisation *Load-Pull* à l'aide de réflectomètres six-ports a été développée par *Ghannouchi et al.* [Gha91], et mise en pratique par *Berini et al.* [Ber94] afin d'étudier l'influence de la charge présentée à l'harmonique 2.

Berghoff et al. [Ber98] ont proposé une structure également basée sur l'utilisation de réflectomètres six-ports, qui permet une mesure automatique du signal de sortie à f_0 et $2f_0$, ainsi qu'une variation de l'impédance de source (mesures *Source-Pull*). Ce banc permet également de travailler avec des signaux pulsés. Les mesures en impulsions sont utilisées afin de caractériser les transistors destinés à travailler en mode pulsé (amplificateurs de puissance pour applications *TDMA'*, systèmes radars) ; elles permettent également d'étudier les effets de pièges du composant et l'influence des effets thermiques sur le comportement du transistor [Arn00].

Enfin, il faut noter l'apparition de bancs de mesures qui permettent à la fois de relever la forme d'onde des signaux (mesures dans le domaine temporel) et de réaliser des mesures *Load-Pull* [Ben00]. Il est alors possible de déterminer les impédances qui conduisent à un fonctionnement optimal tout en observant, par exemple, l'évolution du cycle de charge.

¹*Time-Division Multiple-Access*

Nous venons dans ce paragraphe d'étudier les différentes techniques de caractérisation expérimentale des transistors destinés à des applications de puissance. Nous allons maintenant nous attacher à décrire les types de simulation en hyperfréquence et en particulier celles qui traitent des circuits non-linéaires.

III. LES METHODES DE SIMULATION NON-LINEAIRE

De nos jours, les simulateurs de circuits sont devenus des outils indispensables dans la sphère industrielle des micro-ondes. En effet, plusieurs types d'analyse peuvent être employés pour caractériser les circuits électriques (analyse continue, analyse petit signal, analyse transitoire, analyse grand signal), et permettent ainsi de déterminer *a priori* la réponse et les formes d'ondes du circuit conçu.

Ainsi, l'utilisation d'un logiciel performant d'aide à la conception de circuits non-linéaires s'avère nécessaire dans le cadre de la conception d'amplificateurs de puissance.

Nous allons présenter les différentes techniques d'analyse qui peuvent alors être mises en œuvre.

3.1. Les méthodes temporelles [Rod98]

L'analyse des circuits non-linéaires micro-ondes dans le domaine temporel se divise en deux grandes étapes : tout d'abord, réaliser la mise en équations du circuit afin de résoudre dans un second temps ces équations dans le domaine temporel.

L'application des lois de *Kirchoff* ainsi que les relations tension-courant pour les différents éléments du circuit (localisés, distribués, non-linéaires) conduit à un système d'équations différentielles.

La résolution de ce système est effectuée en appliquant des méthodes d'intégration numériques (méthode d'*Euler*, méthode des trapèzes, méthode de *Gear*), qui permette d'obtenir la réponse du circuit en utilisant un intervalle de temps Δt et en progressant vers la solution en régime établi.

Le principal inconvénient de cette méthode se situe dans le temps de calcul qui devient vite élevé lorsque la réponse en régime transitoire (passage obligé avant d'obtenir le régime établi) est importante par rapport à la période du signal d'excitation.

En outre, le choix de l'intervalle temporel de discrétisation, le choix de la méthode d'intégration numérique sont l'objet d'un compromis entre vitesse de résolution et précision de la solution.

Enfin, la complexité de représentation dans le domaine temporel des circuits en éléments distribués (comme les lignes de transmission), donnant lieu à un stockage important d'informations, est un autre inconvénient qui conduit, actuellement, à une utilisation plus généralisée des méthodes fréquentielles ou fréquentio-temporelles.

Par exemple, l'équilibrage harmonique permet de combiner deux types d'analyse (fréquentielle et temporelle) afin d'optimiser le temps et les ressources nécessaires à la résolution des systèmes non-linéaires.

3.2. L'équilibrage harmonique [Rod98]

Depuis les travaux de *Kundert et al.* [Kun86], qui montrèrent les avantages de la technique de l'équilibrage harmonique, celle-ci s'est progressivement imposée comme un outil puissant de simulation pour les circuits non-linéaires. L'originalité de cette méthode est qu'elle combine deux types d'analyse lors de la simulation du circuit considéré. Ce dernier est d'abord divisé en deux sous-réseaux : le sous-réseau linéaire et le sous-réseau non-linéaire (figure II.10).

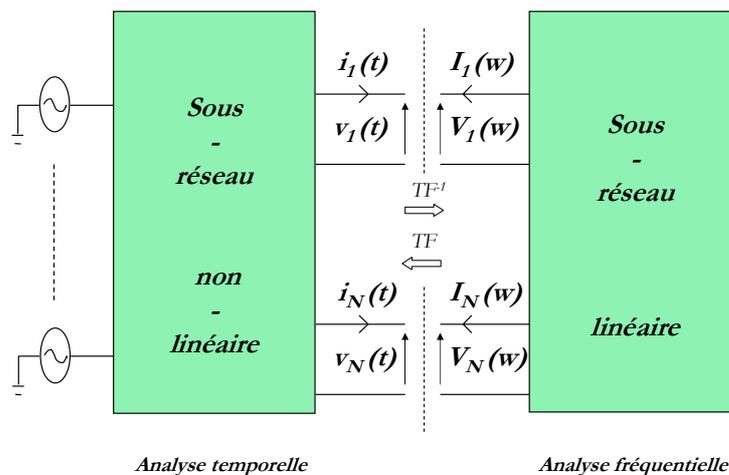


Figure II.10 : Analyse par équilibrage harmonique

Chaque sous-réseau est alors étudié en utilisant la méthode la plus appropriée. C'est pourquoi la méthode fréquentielle est utilisée pour analyser le sous-réseau linéaire tandis que le sous-réseau non-linéaire est analysé dans le domaine temporel.

Le principe de l'équilibrage harmonique consiste alors à tendre vers l'équilibre des grandeurs électriques à l'interconnexion des sous-réseaux linéaires et non-linéaires pour chaque fréquence harmonique du signal d'entrée. La transformée de Fourier permet de passer du domaine temporel au domaine fréquentiel.

Deux grandes familles de simulation par équilibrage harmonique coexistent : l'approche "par morceaux" et l'approche "nodale". Les deux formulations ont pour origine les travaux de *Nakla et Vlach* [Nak76]. Ils attribuèrent le qualificatif "par morceaux" à leur méthode en référence à la séparation des réseaux linéaires et non-linéaires. Aujourd'hui, ce terme est associé à une description multiport des sous-réseaux par opposition à la description "nodale" développée par *Kundert et al.* [Kun86]. Cette dernière s'attache à prendre en compte l'ensemble des nœuds du circuit, ce qui conduit généralement à la multiplication des équations et des variables.

Le principe de base de l'équilibrage harmonique consiste à considérer les signaux d'excitation du circuit non-linéaire comme des signaux quasi-périodiques qui peuvent par conséquent être représentés par une série de Fourier finie (équation II.18) :

$$x(t) = \sum_{k=-n}^{k=n} X_k e^{jk\omega_0 t} \quad (II.18)$$

La mise en équation des deux réseaux est alors la suivante.

➤ **La partie non-linéaire**

L'analyse non-linéaire consiste à modéliser les générateurs de courants et tensions équivalents aux éléments non-linéaires par leur équation caractéristique dans le domaine temporel, à partir des tensions ou courants de commandes :

$$\vec{y}(t) = f_{NL}(\vec{x}(t)) \quad (II.19)$$

Avec : \vec{y} : vecteur des r éléments non-linéaires (courants, tensions, charges ou flux),

\vec{x} : vecteur des q commandes (tensions ou courants) des non-linéarités.

➤ **La partie linéaire**

L'analyse linéaire conduit à écrire la relation matricielle suivante :

$$\vec{X} = [A] \cdot \vec{Y} + [B] \cdot \vec{E}_{ind} \quad (II.20)$$

Avec : \vec{X} : vecteur des commandes qui comprend les composantes des tensions et courants aux fréquences harmoniques,

\vec{Y}_i : vecteur qui comprend les composantes des éléments non-linéaires pour les mêmes fréquences,

\vec{E}_{ind} : vecteur qui comprend les composantes des générateurs indépendants,

$[A]$ et $[B]$ sont les matrices représentatives du réseau linéaire.

Le principe de l'équilibrage harmonique consiste alors à trouver l'équilibre entre l'analyse linéaire et l'analyse non-linéaire, c'est à dire à tendre vers l'égalité des grandeurs électriques entre les deux sous-réseaux :

$$\vec{Y} = \vec{Y}_i \tag{II.21}$$

Ainsi, il s'agit de résoudre l'équation (II.21) pour toutes les fréquences étudiées :

$$F(\vec{X}) = \vec{X} - [A] \cdot \vec{Y}_{nl} - [B] \cdot \vec{E}_{ind} = 0 \tag{II.22}$$

Une des méthodes pour résoudre cette équation réside dans l'utilisation de la technique itérative de *Newton-Raphson*, qui conduit à calculer la suite suivante :

$$\vec{X}^{i+1} = \vec{X}^i - J^{-1}(F) \cdot F(\vec{X}^i) \tag{II.23}$$

dans laquelle $J(F) = \frac{\partial F}{\partial X}$ est la matrice jacobienne de la fonction F .

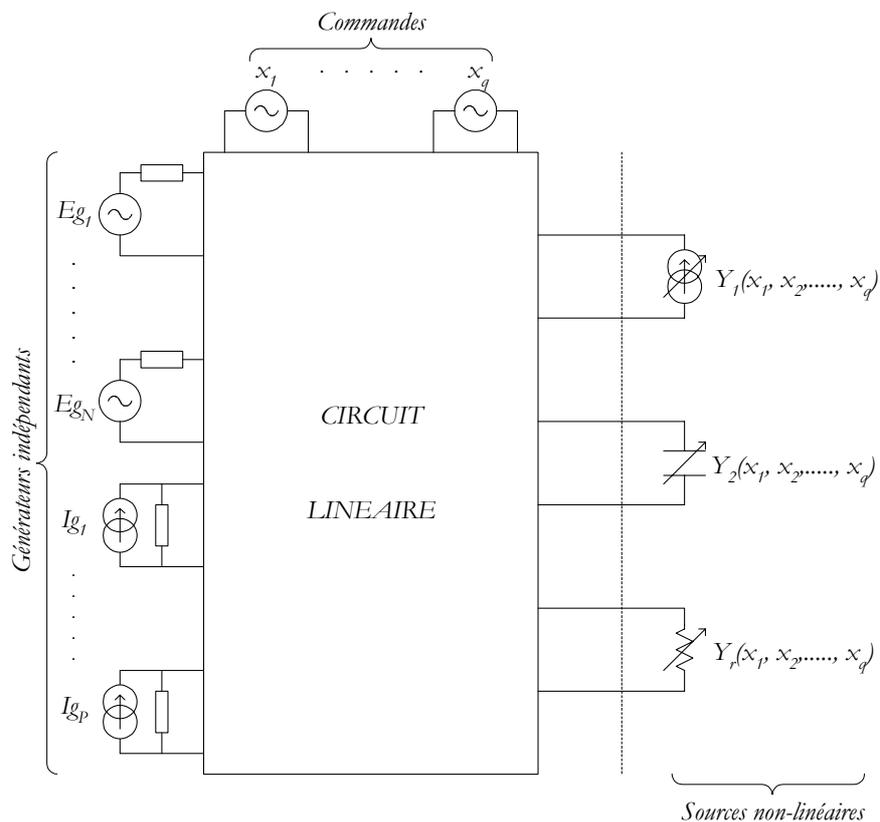


Figure II.11 : Partition circuit linéaire / circuit non-linéaire

De nombreux travaux de recherche se sont portés sur les différentes techniques d'équilibrage harmonique. En particulier, *Rizzoli et al.* ont apporté de nombreuses contributions à leurs évolutions [Riz88], [Riz92].

En outre, la résolution de l'équation (II.22) est toujours l'objet d'attentions particulières. En effet, l'utilisation de la méthode classique de *Newton-Raphson* conduit généralement à des tailles prohibitives de matrices jacobienues. Ainsi, des techniques améliorées permettent à la fois de minimiser les ressources nécessaires et d'améliorer les problèmes de convergence [Riz97], [Gad00].

3.3. Les séries de *Volterra*

Le principe de l'équilibrage harmonique est aujourd'hui considéré comme une solution universelle car il est appliqué à la résolution d'un grand nombre de problèmes d'analyse non-linéaire.

Néanmoins, sa complexité conduit parfois à des problèmes de convergence. En outre, le choix du nombre d'harmoniques pris en compte durant la simulation, influe à la fois sur la précision de la réponse et sur le temps de calcul nécessaire.

C'est pourquoi, l'utilisation des séries de puissance ou des séries de *Volterra* peut s'avérer plus efficace dans un certain nombre de cas.

Ces moyens d'analyse de circuits microondes non-linéaires sont basés sur les travaux de *Volterra* [Vol30], qui, en 1930, introduisit la notion d'extensions fonctionnelles (séries de polynômes orthogonaux) qui pouvaient décrire une grande majorité des systèmes non-linéaires. Ces travaux ont ensuite été développés par *Wiener* et *Spina* [Wie80].

Ainsi, le principe de l'analyse par série de *Volterra* consiste à utiliser l'équation (II.24) pour décrire la caractéristique entrée-sortie d'un élément non-linéaire [Ste91].

$$y(t) = \sum_{n=1}^{\infty} y_n(t) \quad (II.24)$$

avec :

$$y_n(t) = \int_{-\infty}^{+\infty} \cdots \int_{-\infty}^{+\infty} h_n(\tau_1, \tau_2, \dots, \tau_n) x(t - \tau_1) \cdots x(t - \tau_n) d\tau_1 \cdots d\tau_n \quad (II.25)$$

où : $h_n(\tau_1, \tau_2, \dots, \tau_n)$ est appelé noyau de *Volterra* d'ordre n ou réponse impulsionnelle non-linéaire d'ordre n .

L'utilisation de la transformée de *Fourier* permet de travailler dans le domaine fréquentiel où le signal de sortie est décrit en fonction du signal d'entrée de la façon suivante :

$$Y = \sum_{n=1}^{\infty} Y_n(f_1, f_2, \dots, f_n) \quad (II.26)$$

Avec :

$$Y_n(f_1, f_2, \dots, f_n) = H_n(f_1, f_2, \dots, f_n) \times X(f_1) \cdots X(f_n) \quad (II.27)$$

Malheureusement, l'analyse de *Volterra* est, en général, restreinte aux systèmes faiblement non-linéaires dans la mesure où la détermination des fonctions de transfert non-linéaires d'ordre élevé est relativement complexe.

Ainsi, la conception d'amplificateurs faiblement saturés ou l'optimisation de l'intermodulation d'ordre 3 ont pu être envisagées à l'aide de cette méthode [Lam85], [Maa90] et [Maa99].

Récemment, *Wang et Brazil* [Wan00] ont utilisé les séries de *Volterra* afin de déterminer les effets non-linéaires d'un amplificateur sur un signal d'entrée $CDMA^2$.

La référence [Maa88] pourra apporter des renseignements complémentaires sur les séries de *Volterra*.

IV. L'INTERPOLATION BIDIMENSIONNELLE DES PARAMÈTRES S LARGE SIGNAL

4.1. Les paramètres S Large Signal

Dans le domaine linéaire, les quadripôles actifs ou passifs peuvent être caractérisés par différentes représentations matricielles : paramètres S , paramètres Z , paramètres Y , ... De façon logique, certains chercheurs se sont penchés sur la caractérisation des composants actifs dans le domaine non-linéaire.

Houselander et al. [Hou70] ont commencé par représenter le comportement des transistors bipolaires à jonctions en configuration base commune ou émetteur commun en utilisant des paramètres Y large signal. Les hypothèses simplificatrices affirmaient que les paramètres y_{11} et y_{21} ne dépendaient que de la tension d'entrée V_1 alors que y_{12} et y_{22} étaient totalement indépendants à la fois des tensions d'entrée V_1 et de sortie V_2 .

Kotzebue [Kot76] a prolongé le travail de *Houselander* afin de l'appliquer à la conception d'amplificateurs de puissance.

Parallèlement, la notion de paramètres S large signal est apparue lorsque des travaux de recherche ont tenté de prolonger la mesure des paramètres S petit signal vers le domaine fort signal.

Leighton, Chaffin et Webb présentèrent en 1973 [Lei73], un banc de mesure similaire à celui utilisé pour la mesure des paramètres S petit signal.

²Code Division Multiple Access

Les paramètres S fort signal étaient alors mesurés pour différentes puissances d'entrée puis utilisés pour la conception d'un amplificateur de puissance de classe C . La principale hypothèse était que les signaux étaient quasi-sinusoïdaux, ce qui permettait alors de tracer des cercles à puissance de sortie constante et d'utiliser des techniques de conception semblables à la technique de la double adaptation en faible signal.

Par contre, la méthode de mesure de S_{12} et S_{22} , où un fort signal était envoyé à la sortie du dispositif après avoir fermé l'entrée sur 50Ω , ne pouvait témoigner de la réalité physique, puisque le transistor ne se trouvait pas dans des conditions normales de fonctionnement.

S.R. Mazumber et P.D. Van der Puije [Maz78] s'appuyèrent sur les travaux de *Takayama* [Tak76], à savoir le principe de la charge active, pour déterminer les paramètres S grand signal. Leur banc de mesure permet d'avoir accès aux différents rapports $(b_i/a_j)_{i,j=1,2}$.

Il est alors possible d'écrire les équations suivantes à partir de la représentation des quadripôles à l'aide des paramètres S :

$$\frac{b_1}{a_1} = S_{11} + S_{12} \cdot \frac{a_2}{a_1} \quad (II.28)$$

$$\frac{b_1}{a_2} = S_{12} + S_{11} \cdot \frac{a_1}{a_2} \quad (II.29)$$

$$\frac{b_2}{a_1} = S_{21} + S_{22} \cdot \frac{a_2}{a_1} \quad (II.30)$$

$$\frac{b_2}{a_2} = S_{22} + S_{21} \cdot \frac{a_1}{a_2} \quad (II.31)$$

Nous pouvons alors remarquer que si $|a_1|$ et $|a_2|$ sont constants, les rapports $(b_i/a_j)_{i,j=1,2}$ génèrent chacun, en faisant varier la phase de a_2/a_1 entre 0 et 360° , un cercle dans le plan complexe dont le centre est le paramètre S_{ij} .

Le principe de mesure consiste alors à utiliser la méthode des deux signaux : les niveaux d'entrée et de sortie sont maintenus constants et on fait varier leur phase en balayant l'ensemble du plan complexe. Les paramètres S grand signal sont ainsi déterminés pour plusieurs niveaux de puissance d'entrée et de sortie.

La principale limitation de cette méthode de mesure est qu'elle considère que les paramètres S ne sont pas une fonction non-linéaire du déphasage entre les ondes a_1 et a_2 . Dans le cas contraire, les formes obtenues ne sont plus des cercles mais des courbes dont la détermination du centre est difficile.

Par la suite, différents travaux ont été basés sur la notion de paramètres S large signal. *Tucker* [Tuc81] a décrit une méthode qui permet d'obtenir l'admittance de charge optimale pour un maximum de puissance de sortie, à partir des éléments non-linéaires du modèle du transistor et du paramètre S_{22} large signal.

Gilmore et Rosenbaum [Gil83] ont présenté, quant à eux, une approche analytique qui permet de déterminer le rapport optimum entre l'onde transmise et l'onde incidente afin d'obtenir une puissance ajoutée maximale (différence $P_{out}-P_{in}$, qui correspond en fait, dans le cas d'un oscillateur, à la puissance transmise à la charge).

Leur méthode repose sur l'hypothèse principale que S_{11} et S_{21} sont uniquement fonction du niveau d'entrée alors que S_{12} et S_{22} dépendent uniquement du niveau de sortie. Ensuite, une procédure pas à pas, permet, après plusieurs allers-retours si nécessaires, de déterminer la puissance de fonctionnement optimale ainsi que le réseau de contre-réaction de l'oscillateur.

Plus tard, *Tsang et al.* [Tsa91] ont tenu compte des phénomènes importants de désadaptation entre les impédances d'entrée et de sortie des composants de puissance et les terminaisons 50Ω habituellement utilisées dans les systèmes de mesures. Leurs paramètres S large signal sont alors mesurés en insérant en entrée et en sortie des stubs afin de placer le composant non-linéaire dans des conditions de transfert maximum de puissance. La conception d'un amplificateur classe C à 870 MHz a ainsi été envisagée par cette méthode [Tsa96].

Umeda [Ume91] a, quant à lui, développé une méthode graphique afin de maximiser, comme *Gilmore et Rosenbaum* [Gil83] auparavant, la puissance ajoutée disponible en sortie du composant actif.

En outre, *Fujitsu* [Kha94] a mis au point, il y a quelques années, un banc de mesure de paramètres S large signal, rejoint plus récemment par *Motorola* [Cal00]. *Seok et al.* [Seo01] ont, eux, développé, tout récemment, une méthode qui s'appuie sur la mesure d'un module qui comporte le transistor ainsi que des réseaux d'adaptation en entrée et en sortie.

Lorsqu'on ne dispose pas d'un banc de mesure, différentes solutions logicielles peuvent être envisagées. Ainsi, *Rizzoli et al.* [Rizz88] ont proposé une méthode de simulation des paramètres S large signal qui permet de se rapprocher assez fidèlement des conditions réelles de fonctionnement. Ces paramètres sont en fait calculés à partir du modèle non-linéaire du transistor et à l'aide d'un logiciel de simulation. Un signal d'entrée de puissance réglable à la fréquence f_1 est appliqué au port d'entrée. Pendant ce temps, un signal est appliqué à la sortie, mais à une fréquence f_2 telle $f_2-f_1=10^{-4}f_1$. Par conséquent, le composant fonctionne en régime quasi

périodique dont le spectre est composé des harmoniques et des produits d'intermodulation de f_1 et f_2 .

A l'aide d'un algorithme "two-tone" (implémenté dans tous les logiciels commerciaux de simulation non-linéaire), il est possible de récupérer les tensions et courants aux ports d'entrée et de sortie pour toutes les fréquences.

Ainsi, S_{11} et S_{21} sont obtenus respectivement par les rapports b_1/a_1 et b_2/a_1 à la fréquence f_1 et S_{22} , S_{12} par les rapports b_2/a_2 et b_1/a_2 à la fréquence f_2 .

Puisque f_2 est très proche de f_1 , *Rizzoli* fait l'hypothèse suivante : $S_{22}(f_1) = S_{22}(f_2)$ et $S_{12}(f_1) = S_{12}(f_2)$.

Xuebang [Xue98] a montré la pertinence de la méthode en la mettant à l'épreuve par le logiciel *MDS* d'Agilent Technologies.

Les paramètres S grand signal ont également été utilisés pour la conception d'oscillateurs.

En effet, les premiers travaux de *Kotzebue et Parrish* [Kot75] ont été utilisés plus tard par *Johnson et al.* [Joh79] dans le cadre du développement de six topologies d'oscillateurs. Nous venons de voir que *Gilmore et Rosenbaum* [Gil83] avaient également utilisé leur approche dans le cadre de la conception d'oscillateurs.

Plus tard, les travaux de *Tsang et al.* [Tsa91], précédemment cités, ont été utilisés pour la conception d'oscillateurs classe E [Tsa94] et classe C [Cha99] pour des fréquences inférieures à 1 GHz ou encore récemment pour une application moyenne puissance à plus haute fréquence (1.8 GHz) [Yue97].

Enfin, il nous faut citer les travaux de *Verbeyst et Vanden Bossche* [Ver95]. En effet, ils ont décrit le comportement non-linéaire des amplificateurs de puissance en utilisant des paramètres qu'ils ont nommés *VIOMAP* (**V**olterra **I**nput-**O**utput **M**ap). Ces paramètres permettent de décrire les contributions réciproques des différentes linéarités sur les harmoniques et sur le fondamental. Par contre, cette méthode demande un lourd formalisme mathématique ainsi qu'un matériel de mesure important.

Notre objectif n'est pas le même : il consiste à vérifier si une unique analyse à la fréquence fondamentale peut s'avérer suffisant pour envisager la réalisation d'amplificateurs de puissance faiblement non-linéaires.

Toutes les études portant sur les paramètres S large signal ont montré l'évolution de ces paramètres avec la puissance d'entrée. Ainsi, la dépendance bidimensionnelle des paramètres S , fonction de la fréquence et de la puissance d'entrée, nous a conduit à développer un algorithme d'interpolation que nous allons décrire maintenant.

4.2. L'interpolation bidimensionnelle des paramètres S [Haz98], [Haz00], [Hazo00]

Pour notre conception future d'amplificateurs de puissance, il est primordial de connaître les paramètres S en tout point de fréquence et de puissance de fonctionnement. Par conséquent, alors qu'une simple interpolation linéaire pouvait suffire dans le domaine des faibles puissances, il nous faut à présent réaliser une interpolation à deux dimensions.

4.2.1. Méthodes d'interpolation [Jar89]

Pour réaliser une interpolation bidimensionnelle, il faut trouver un modélisme mathématique qui, d'une part répond au problème posé et qui, d'autre part soit fiable. Nous allons tout d'abord décrire les différentes techniques d'interpolation, avant de justifier notre choix.

4.2.1.1. Interpolation linéaire

Les méthodes de *Lagrange* et *Newton* sont des interpolations polynomiales ; la simplicité de leur mise en œuvre est leur principal atout. Malheureusement, des variations trop importantes des courbes à interpoler peuvent conduire à des erreurs importantes, voire à des phénomènes d'oscillations.

En outre, lorsque les points de mesures sont multipliés, la courbe interpolante obtenue ne garantit pas forcément une meilleure représentativité du phénomène étudié : il n'est donc pas possible de se fixer *a priori* comme objectif une précision donnée et de chercher à l'atteindre.

4.2.1.2. Continuité des tangentes

L'interpolation d'*Hermite* se propose de prolonger la méthode introduite par Lagrange : le problème posé consiste toujours à trouver une courbe passant par des points donnés mais une contrainte supplémentaire vient se greffer, à savoir que les tangentes en ces différents points sont imposées [Che85].

Résoudre ce problème permet alors de calculer les équations de deux courbes qui passent par un même point et qui ont même tangente en ce point.

Il est alors possible de diviser l'intervalle d'interpolation en n intervalles et de trouver des interpolants sur chaque intervalle qui aient même tangente aux points de jonction. La courbe qui en résulte sera alors continue ainsi que sa dérivée première. Mais, dans des zones de fortes variations, cette méthode manque de précision.

4.2.1.3. Continuité des dérivées : splines cubiques

L'interpolation par splines cubiques [Boo78] permet de maîtriser la continuité des dérivées successives en chaque point de jonction. Pour satisfaire à la condition de continuité des deux premières dérivées, il faut choisir des polynômes interpolants de degré 3 au minimum. La multiplication des points de mesure permet alors une bonne représentation du phénomène étudié.

4.2.2. Calcul des splines cubiques [Rao95]

Nous avons donc choisi d'utiliser les fonctions splines cubiques pour réaliser un algorithme d'interpolation bidimensionnel. Nous allons décrire, dans un premier temps, le formalisme mathématique de ce modélisme avant de présenter les résultats obtenus sur un transistor.

4.2.2.1. Interpolation unidimensionnelle

Dans le cadre de l'interpolation unidimensionnelle, il nous faut, à partir d'une fonction discontinue dont les valeurs $y_i = y(x_i)$, $i = 1 \dots N$ sont connues pour différents points x_i , réaliser une interpolation spline sur chaque intervalle $[x_i, x_{i+1}]$ (figure II.12).

Afin de déterminer l'expression générale de la fonction interpolante sur tout l'intervalle de définition, nous posons $P_{i-1}(x)$, l'équation de l'interpolant spline cubique pour le $i-1^{\text{ème}}$ intervalle et $P_i(x)$, celle du $i^{\text{ème}}$ intervalle. Les expressions polynomiales de ces interpolants sont les suivantes :

$$P_{i-1}(x) = a_{i-1}(x - x_{i-1})^3 + b_{i-1}(x - x_{i-1})^2 + c_{i-1}(x - x_{i-1}) + d_{i-1} \quad (II.32)$$

$$P_i(x) = a_i(x - x_i)^3 + b_i(x - x_i)^2 + c_i(x - x_i) + d_i \quad (II.33)$$

Les coefficients a_{i-1} , a_i , b_{i-1} , b_i , c_{i-1} , c_i , d_i et d_{i-1} sont les inconnues à déterminer.

En utilisant les propriétés de continuité des dérivées premières et secondes, nous obtenons :

$$a_i = \frac{P_i''(x_{i+1}) - P_i''(x_i)}{6\Delta_{i+1}} \quad (II.34)$$

$$b_i = \frac{P_i''(x_i)}{2} \quad (II.35)$$

$$c_i = \frac{y_{i+1} - y_i}{\Delta_{i+1}} - \left(\frac{P_i''(x_{i+1}) + 2P_i''(x_i)}{6} \right) \Delta_{i+1} \quad (II.36)$$

$$d_i = y_i \quad (II.37)$$

Par conséquent, pour déterminer complètement la fonction interpolante, il nous faut trouver les valeurs des dérivées secondes en résolvant le système suivant :

$$\frac{y_{i+1} - y_i}{\Delta_{i+1}} - \frac{y_i - y_{i-1}}{\Delta_i} = \frac{1}{6} (2P_i''(x_i)\Delta_i + 2P_i''(x_i)\Delta_{i+1} + P_{i-1}''(x_i)\Delta_i + P_i''(x_{i+1})\Delta_{i+1}) \quad (II.38)$$

avec : $y_i = P_i(x_i)$ et $\Delta_i = x_i - x_{i-1}$.

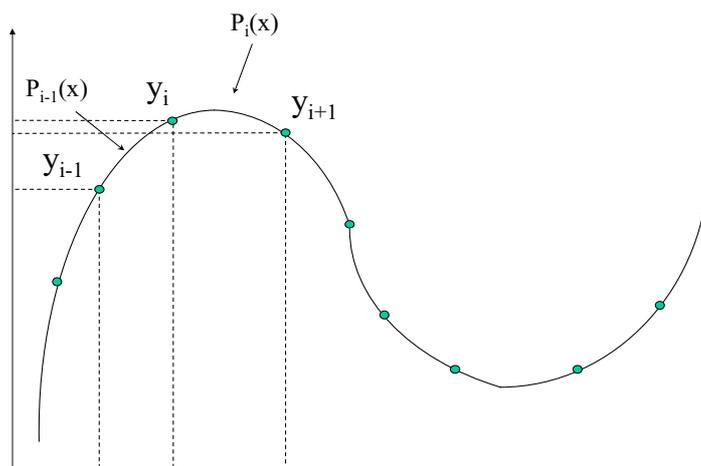


Figure II.12 : Interpolation par intervalle

Finalement, si S_i est la dérivée seconde au point de jonction i , résoudre le problème initial revient à résoudre à un système de $n-1$ équations du type :

$$\Delta_i S_{i-1} + 2(\Delta_i + \Delta_{i+1})S_i + \Delta_{i+1} S_{i+1} = 6 \left(\frac{y_{i+1} - y_i}{\Delta_{i+1}} - \frac{y_i - y_{i-1}}{\Delta_i} \right) \quad (II.39)$$

Les valeurs de S_0 et S_n doivent par contre être fixées.

Matriciellement, le système s'écrit :

$$\begin{bmatrix} 2(\Delta_1+\Delta_2) & \Delta_2 & 0 & \cdots & \cdots & 0 \\ \Delta_2 & 2(\Delta_2+\Delta_3) & \Delta_3 & \cdots & \cdots & \\ \cdots & \cdots & \cdots & \cdots & \cdots & \cdots \\ 0 & 0 & 0 & \cdots & & \\ 0 & 0 & 0 & \cdots & \Delta_{n-1} & 2(\Delta_{n-1}+\Delta_n) \end{bmatrix} \begin{bmatrix} S_1 \\ S_2 \\ \cdots \\ \cdots \\ S_{n-1} \end{bmatrix} = 6 \begin{bmatrix} (y_2-y_1)/\Delta_2-(y_1-y_0)/\Delta_1 \\ (y_3-y_2)/\Delta_3-(y_2-y_1)/\Delta_2 \\ \cdots \\ \cdots \\ (y_n-y_{n-1})/\Delta_n-(y_{n-1}-y_{n-2})/\Delta_{n-1} \end{bmatrix} \quad (II.40)$$

Par résolution de ce système, les coefficients a_j , b_j , c_j et d_j sont déterminés puis, au final, les expressions des différentes splines cubiques sur chaque intervalle.

Cette approche à une dimension nous a permis de donner les principes de l'interpolation par splines cubiques. Penchons-nous à présent sur le problème à deux dimensions.

4.2.2.2. Interpolation bicubique à deux dimensions [Pre89]

Le problème initial de l'interpolation bidimensionnelle est le suivant : nous disposons d'un vecteur x_{1a} de largeur m et d'un vecteur x_{2a} de largeur n , qui contiennent les variables indépendantes. Chaque point de mesure est rangé dans une matrice de valeurs mesurées $y_a[j,k]$ où j varie de 1 à m et k de 1 à n .

La relation de ces valeurs d'entrée à une fonction interpolante $y(x_1, x_2)$ est :

$$y_a[j,k] = y(x_{1a}[j], x_{2a}[k]) \quad (II.41)$$

Nous voulons alors estimer par interpolation la fonction y pour un point non tabulé (x_p, x_2) .

Un concept important est celui de la grille dans lequel se trouve le point (x_p, x_2) , c'est-à-dire les quatre points tabulés qui entourent le point désiré.

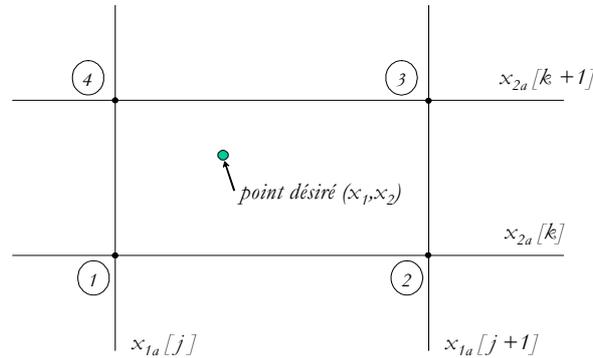


Figure II.13 : Concept de grille

avec :

$$\begin{aligned} x_{1a}[j] &\leq x_1 \leq x_{1a}[j+1] \\ x_{2a}[k] &\leq x_2 \leq x_{2a}[k+1] \end{aligned} \quad (II.42)$$

Nous posons alors :

$$\begin{aligned}
 y_1 &= y_a[j, k] \\
 y_2 &= y_a[j+1, k] \\
 y_3 &= y_a[j+1, k+1] \\
 y_4 &= y_a[j, k+1]
 \end{aligned}
 \tag{II.43}$$

En définissant les coordonnées t et u par les relations suivantes :

$$t = (x_1 - x_{1a}[j]) / (x_{1a}[j+1] - x_{1a}[j]) \tag{II.44}$$

$$u = (x_2 - x_{2a}[k]) / (x_{2a}[k+1] - x_{2a}[k]) \tag{II.45}$$

La formulation la plus élémentaire pour une interpolation à deux dimensions est alors :

$$y(x_1, x_2) = (1-t)(1-u)y_1 + t(1-u)y_2 + ty_3 + (1-t)uy_4 \tag{II.46}$$

Cette interpolation bi-linéaire n'est évidemment pas la plus efficace et l'interpolation par splines bicubiques permet d'améliorer la précision.

La forme de la fonction interpolante bi-cubique est alors la suivante :

$$y(x_1, x_2) = \sum_{i=1}^4 \sum_{j=1}^4 c_{ij} t^{i-1} u^{j-1} \tag{II.47}$$

Les coefficients c_{ij} sont déterminés grâce aux propriétés des fonctions splines : continuités des dérivées premières et secondes, et linéarité de la dérivée seconde. Il est donc nécessaire de spécifier en chacun des quatre points de la grille, non seulement $y(x_1, x_2)$, mais également $\partial y / \partial x_1$, $\partial y / \partial x_2$ et $\partial^2 y / \partial x_1 \partial x_2$.

Nous allons maintenant nous attacher à décrire le programme que nous avons réalisé.

4.2.3. Algorithme du programme développé [Haz98], [Haz00]

4.2.3.1. Interpolation unidimensionnelle

Nous avons commencé par réaliser un programme d'interpolation à une dimension, afin de l'utiliser à l'étape bidimensionnelle.

Les fonctions développées pour l'exécution de ce programme sont les suivantes :

- **unidim** : cette fonction permet de saisir les valeurs de départ ainsi que le résultat des mesures dans deux vecteurs. Elle permet également d'obtenir les résultats de l'interpolation.
- **deri_sec** : à partir des vecteurs $x[x_1 \dots x_n]$ et $y[y_1 \dots y_n]$ tels que $y_i = f(x_i)$, la fonction **deri_sec** stocke dans un tableau les dérivées

secondes de la fonction interpolante f aux points x_i . Elle permet en fait de résoudre le système matriciel donné par l'équation (II.40).

- **inter_uni**: pour une valeur x appartenant à l'intervalle $[x_1, x_n]$, la fonction **inter_uni** retourne la valeur y interpolée, donnée par la relation (II.33). Le calcul est réalisé à partir des vecteurs $x[x_1 \dots x_n]$ et $y[y_1 \dots y_n]$, et de la matrice $z[1 \dots n]$, résultat de la fonction **deri_sec**.

Il est intéressant de noter que la fonction **deri_sec** est appelée une unique fois dans le programme **unidim**. Les valeurs de la fonction interpolée pour n'importe quelle valeur de x sont obtenues par appels (autant de fois que nécessaire) à la fonction **inter_uni**.

4.2.3.2. Interpolation bidimensionnelle

L'interpolation à deux dimensions est l'extension de l'interpolation à une dimension. En effet, comme nous l'avons décrit auparavant, nous disposons d'un vecteur x de largeur m et d'un vecteur y de largeur n . La mesure à partir du point $[x_i, x_j]$ est stockée au point $z[i, j]$ de la matrice Z .

L'interpolation se fait alors de la manière suivante : m interpolations spline à une dimension sont réalisées sur les lignes de la matrice Z , puis une nouvelle sur la colonne nouvellement créée.

Les fonctions utilisées pour l'interpolation bidimensionnelle sont alors les suivantes :

- **bidim** : cette fonction permet de saisir les valeurs de départ ainsi que le résultat des mesures dans deux vecteurs. Elle permet également d'obtenir les résultats de l'interpolation.
- **deri_sec_bi** : à partir des vecteurs $x[x_1 \dots x_m]$ et $y[y_1 \dots y_n]$, et de la matrice Z , la fonction **deri_sec_bi** construit une spline cubique à une dimension des lignes de Z et stocke les dérivées secondes dans la matrice $T[1 \dots m, 1 \dots n]$.
- **inter_bi** : pour un couple à interpoler (x_0, y_0) , la fonction **inter_bi** retourne une valeur z_0 interpolée. Le calcul est réalisé à partir des vecteurs $x[x_1 \dots x_m]$, $y[y_1 \dots y_n]$, de la matrice Z et de la matrice T , résultat de la fonction **deri_sec_bi**.

4.2.4. Exemples d'interpolation

Afin de valider notre programme d'interpolation, nous présentons ici des résultats sur les paramètres S_{21} et S_{11} du transistor *CLY5* d'*Infineon*.

Notre démarche a consisté à remplacer la mesure des paramètres S large signal par une approche logicielle : la méthode développée par *Rizzoli et al.* [Rizz88] ainsi que le logiciel *HP-ADS* nous ont permis de déterminer les paramètres S large signal par simulation sur une plage de puissance s'étalant de 0 à 30 *dBm*, par pas de $0,5$ *dBm*, et sur une plage de fréquence de 1 à 3 *GHz* par pas de $0,5$ *GHz*. Ces paramètres seront alors considérés pour la suite comme les "points de mesure" de référence.

4.2.4.1. Etude sur S_{21}

Dans un premier temps, nous avons utilisé les points de mesures tous les $0,5$ *dBm* afin de réaliser une interpolation tous les $0,5$ *dBm* et de comparer ces points d'interpolation aux points de mesures. La figure *II.14* montre la surface représentative des amplitudes mesurées de S_{21} en fonction de la puissance (coordonnées y) et de la fréquence (coordonnées x).

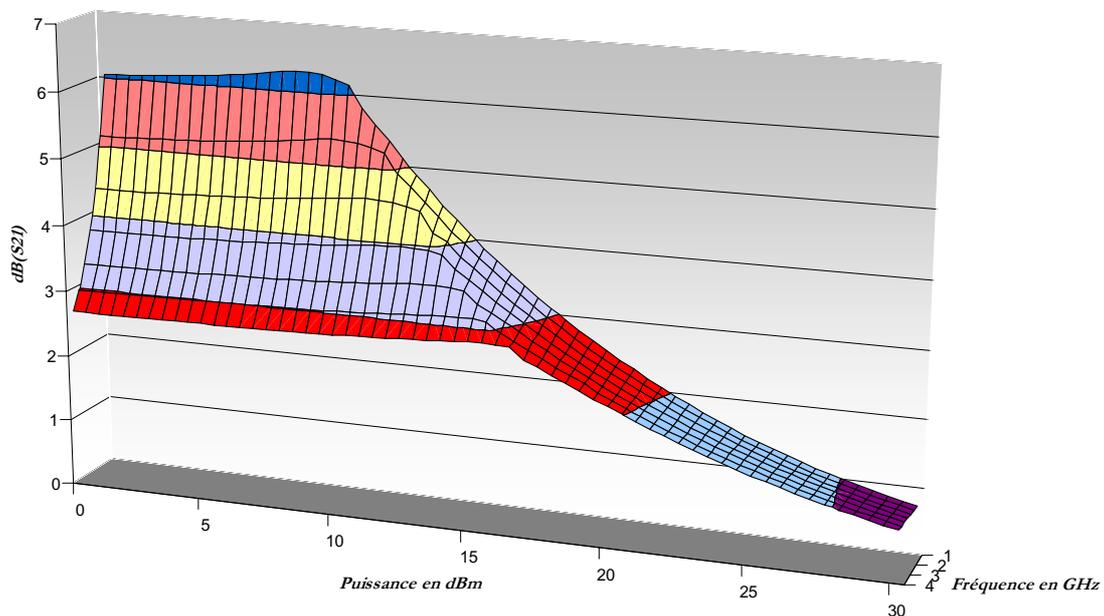


Figure II.14 : Amplitude interpolée de S_{21}

Dans un soucis de comparaison des données, nous présentons une courbe paramétrée à deux dimensions : en effet, la figure *II.15* montre les amplitudes de S_{21} mesurées et interpolées en fonction de la puissance et paramétrée par la fréquence.

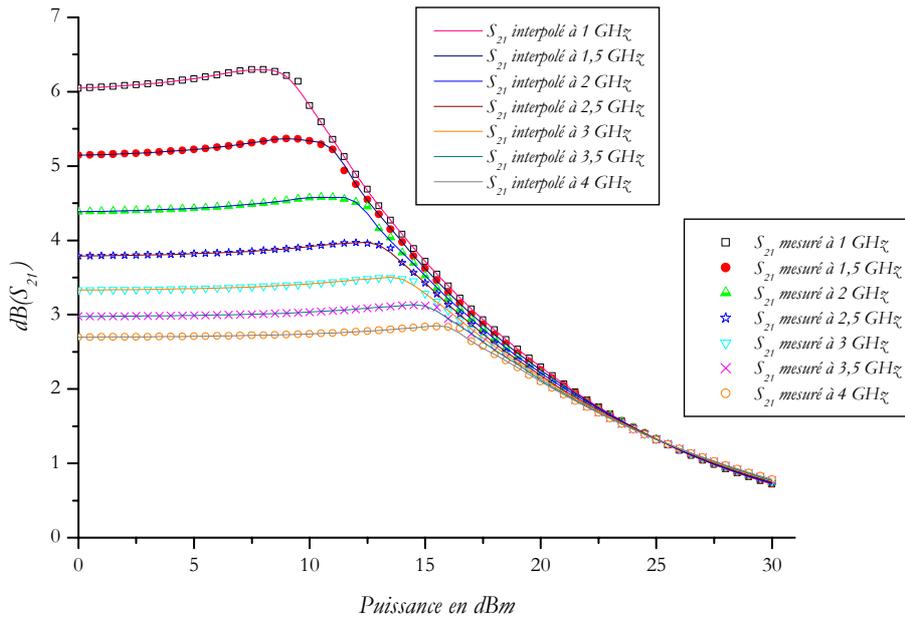


Figure II.15 : *Comparaison mesures-interpolation de S_{21}*

Avec ce type d'interpolation, nous pouvons noter que les résultats sont dans l'ensemble très satisfaisants. L'erreur moyenne est de 10^{-2} .

4.2.4.2. Etude sur S_{11}

Nous présentons à la figure II.16, juste pour exemple, la surface représentative des amplitudes mesurées de S_{11} en fonction de la puissance et de la fréquence.

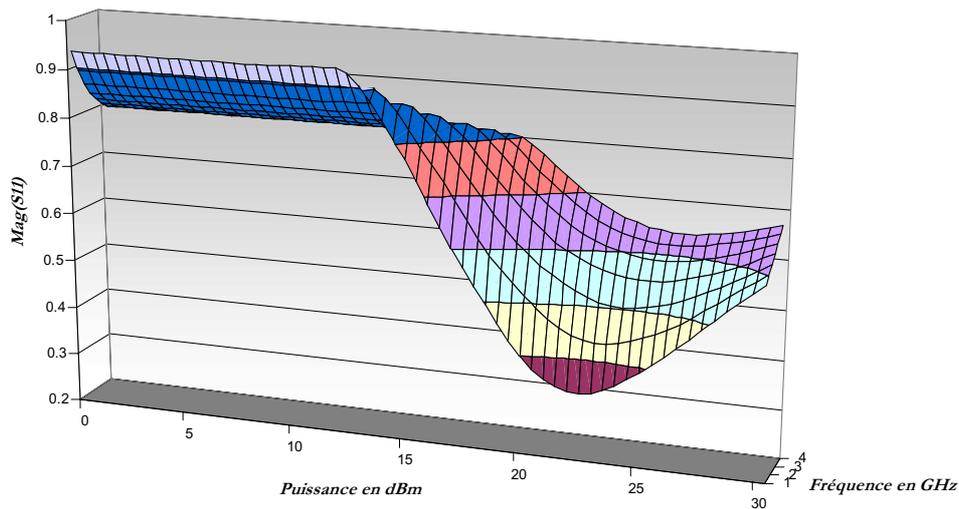


Figure II.16 : *Amplitude mesurée de S_{11}*

La figure II.17 permet, quant à elle, de comparer mesures et interpolations et donc de porter un jugement sur la validité du programme.

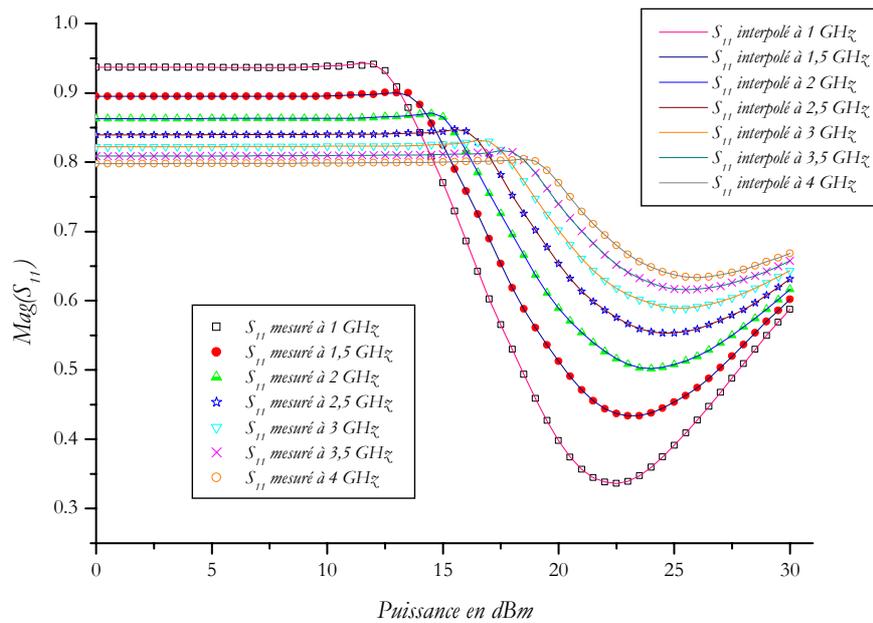


Figure II.17 : Comparaison mesures-interpolation de S_{11}

Nous pouvons remarquer que pour ces premiers exemples, les erreurs engendrées par l'interpolation mise en œuvre, sont très minimes. Nous allons maintenant déterminer la précision de cette méthode.

4.2.5. Etudes de précision

Après avoir présenté deux exemples qui illustrent la mise en œuvre de l'interpolation par les splines cubiques, il est intéressant de se pencher sur la détermination du nombre de mesures à réaliser qui permettent de garantir une erreur minimale au niveau de l'interpolation.

En effet, dans l'étude précédente, l'interpolation a été réalisée avec un nombre de points de mesure relativement important, ce qui explique les très faibles erreurs de précision. Nous allons maintenant diminuer ce nombre de mesures afin de quantifier de façon exacte l'erreur résultante de l'interpolation.

Nous avons fait des études sur les modules et phases des paramètres S en réalisant 4 interpolations :

- **1^{ère} interpolation** : basée sur 30 points de mesures,
- **2^{ème} interpolation** : basée sur 15 points de mesures,
- **3^{ème} interpolation** : basée sur 8 points de mesures,
- **4^{ème} interpolation** : basée sur 5 points de mesures.

Les paramètres S sont connus pour une puissance variant entre 0 et 30 dBm et sur la plage de fréquence $1-4$ GHz. Pour chaque interpolation, nous pouvons alors comparer les points de mesure connus et les points de mesure interpolés.

Nous voudrions tout d'abord faire remarquer que les variations de phase observées sur les paramètres S sont relativement faibles ou très peu abruptes. Il n'en résulte quasiment aucune erreur sur les phases interpolées même avec un nombre de mesures peu important. Nous présenterons donc par la suite uniquement des résultats sur les modules de ces paramètres S , en particulier pour S_{11} et S_{21} .

4.2.5.1. Etude sur S_{11}

Les figures II.18 à II.19 présentent, tout d'abord, les valeurs du module de S_{11} pour la deuxième interpolation, ainsi que les erreurs totales engendrées.

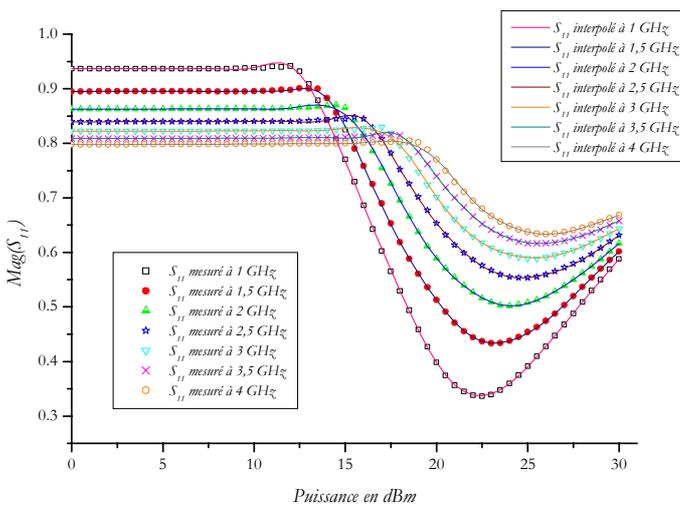


Figure II.18 : Comparaison Mesures-2^{me} interpolation de $\text{mag}(S_{11})$

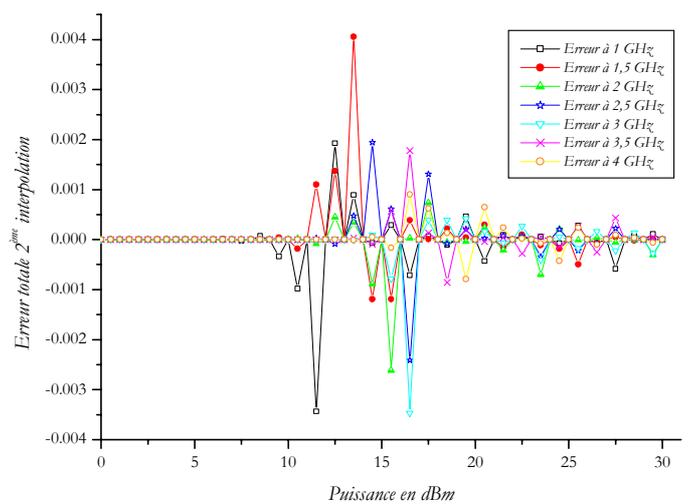


Figure II.19 : Erreurs totales sur $\text{mag}(S_{11})$ dues à la 2^{me} interpolation

D'après les deux courbes précédentes, nous pouvons affirmer qu'avec la deuxième interpolation, les erreurs sur les valeurs interpolées sont quasiment négligeables. C'est pourquoi, nous n'avons pas représenté la première interpolation puisqu'elle n'apporte pas d'informations supplémentaires.

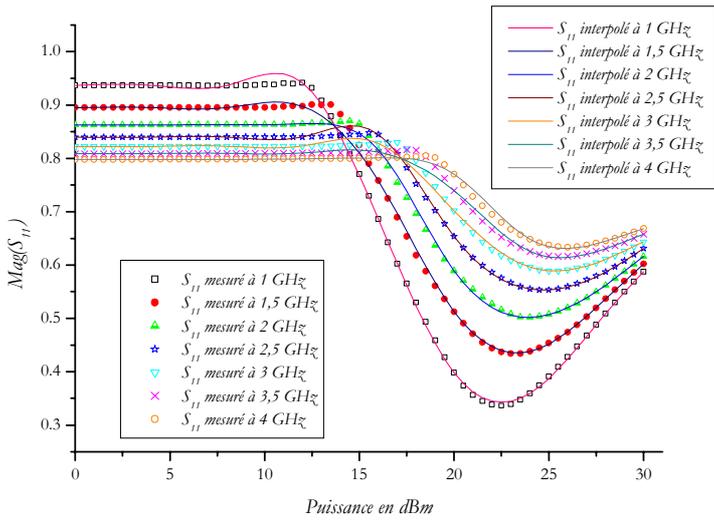


Figure II.20 : Comparaison Mesures-3^{ème} interpolation de $\text{mag}(S_{11})$

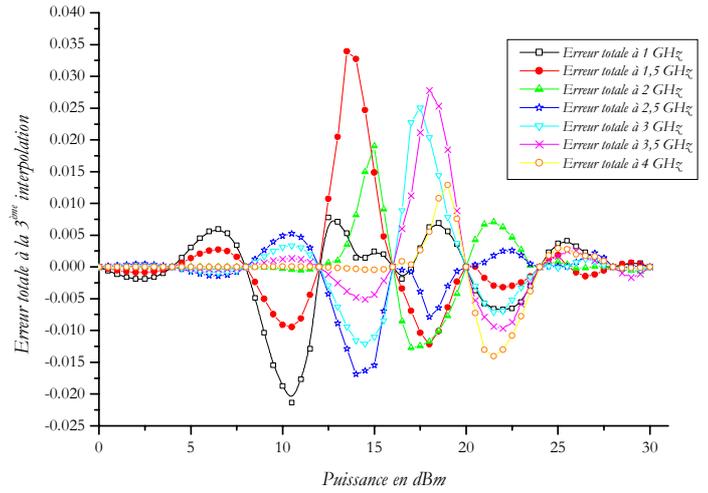


Figure II.21 : Erreurs totales sur $\text{mag}(S_{11})$ dues à la 3^{ème} interpolation

Les résultats de la troisième interpolation montrent que les performances interpolées commencent à s'écartier progressivement des mesures.

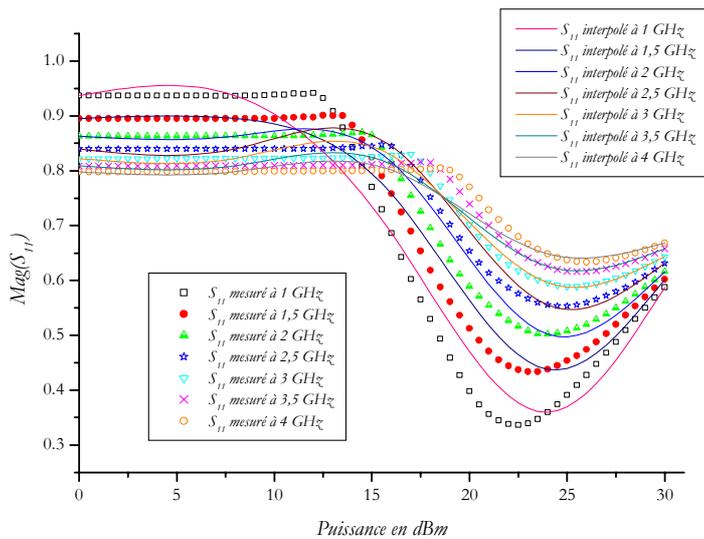


Figure II.22 : Comparaison Mesures-4^{ème} interpolation de $\text{mag}(S_{11})$

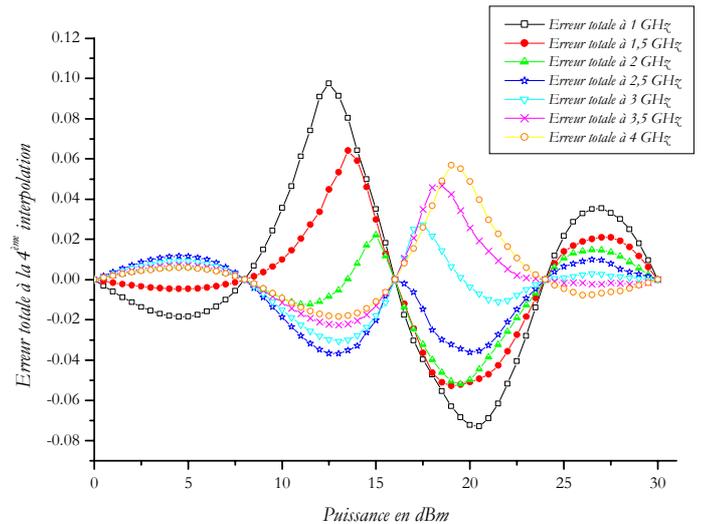


Figure II.23 : Erreurs totales sur $\text{mag}(S_{11})$ dues à la 4^{ème} interpolation

Les courbes précédentes nous permettent de tirer quelques enseignements. Tout d'abord, avec les deux premières interpolations, les erreurs sur les valeurs interpolées sont quasiment négligeables. Par contre, nous pouvons observer une dégradation à partir de la troisième interpolation, même si celle-ci reste acceptable. Enfin, une interpolation basée uniquement sur 5 points de mesures est à proscrire, du fait des forts écarts entre la mesure et l'interpolation.

Le tableau II.1 récapitule les quatre interpolations en précisant les erreurs maximales relatives et absolues pour chacune d'entre elles.

	1 ^{ère} interpolation (30 mesures)	2 ^{ème} interpolation (15 mesures)	3 ^{ème} interpolation (8 mesures)	4 ^{ème} interpolation (5 mesures)
Erreur absolue max	0.00405	0.01267	0.03392	0.09761
Erreur relative max	0,4%	1%	4%	19%

Tableau II.1 : Erreurs relatives et absolues dues à l'interpolation de S_{11}

Le tableau II.1 nous permet de confirmer ce que nous avons commencé à émettre :

- Les 1^{ère} et 2^{ème} interpolations sont précises mais coûteuses en mesures (même si un total de 15 mesures n'est pas forcément excessif),
- La 4^{ème} interpolation est à éliminer,
- Finalement, la 3^{ème} interpolation, c'est à dire 8 mesures, semble le meilleur compromis car l'erreur relative maximale n'est que de 4%. En outre, en améliorant l'orientation des mesures, il est possible de diminuer cette erreur relative. Nous allons illustrer cette propriété par le prochain exemple.

4.2.5.2. Etude sur S_{21}

Ce deuxième exemple sur le module de S_{21} permet d'affirmer également qu'avec les deux premières interpolations, les erreurs sur les valeurs interpolées sont quasiment négligeables. Nous observons à nouveau une diminution de la précision à partir de la troisième interpolation (figures II.24 et II.25).

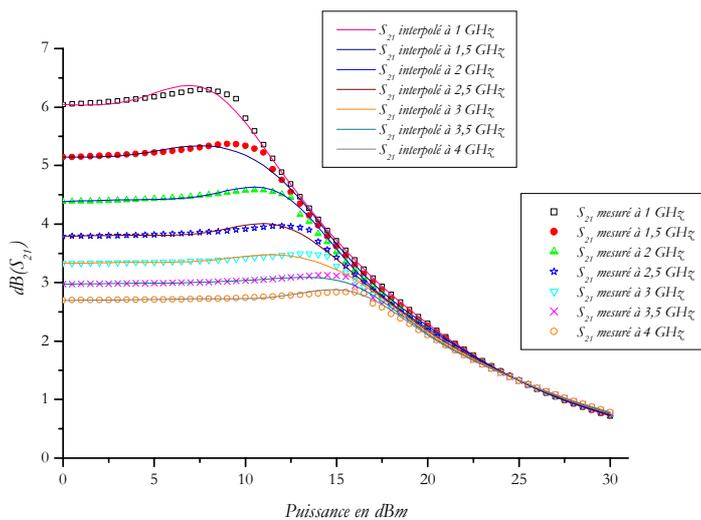


Figure II.24 : Comparaison Mesures-3^{ème} interpolation de $\text{mag}(S_{21})$

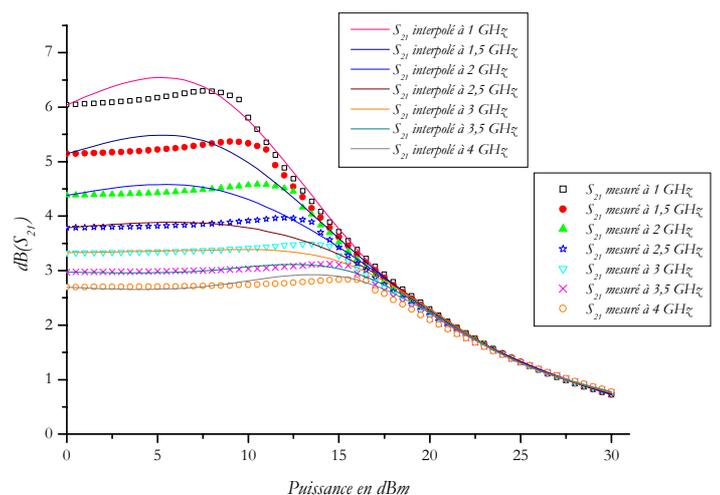


Figure II.25 : Comparaison Mesures-4^{ème} interpolation de $\text{mag}(S_{21})$

Le tableau 4.2 permet, comme dans l'exemple précédent, de donner pour chaque interpolation, les erreurs de précision.

	1 ^{ère} interpolation (30 mesures)	2 ^{ème} interpolation (15 mesures)	3 ^{ème} interpolation (8 mesures)	4 ^{ème} interpolation (5 mesures)
Erreur absolue max	0.09976	0.1490	0.22484	0.52841
Erreur relative max	2%	3%	5%	12%

Tableau II.2 : Erreurs relatives et absolues dues à l'interpolation de S_{21}

Pour les différentes interpolations que nous venons de présenter la répartition des mesures était uniforme sur la plage 0-30 dBm. Or, nous savons que dans la partie linéaire les paramètres S ne varient pas en fonction de la puissance. Par conséquent, nous avons réalisé de nouvelles interpolations en répartissant nos mesures de façon plus optimale.

Une seule mesure est effectuée dans le domaine linéaire, les autres mesures étant alors réparties de façon plus dense vers les zones de plus fortes variations.

Trois nouvelles interpolations ont, à nouveau, été effectuées :

- a) : basée sur 12 points de mesures,
- b) : basée sur 9 points de mesures,
- c) : basée sur 6 points de mesures,

Les résultats de ces interpolations sont présentés sur les figures II.26 à II.27 et le tableau II.3 résume les différentes erreurs pour chacune d'entre elles.

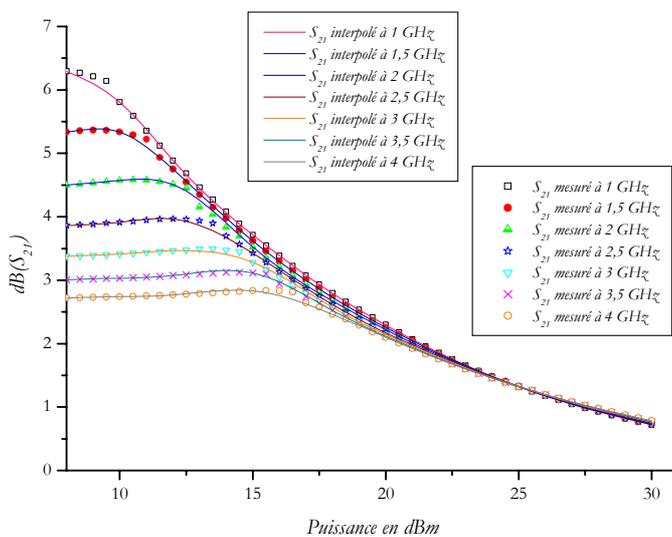


Figure II.26 : Comparaison Mesures/interpolation b) de $\text{mag}(S_{21})$

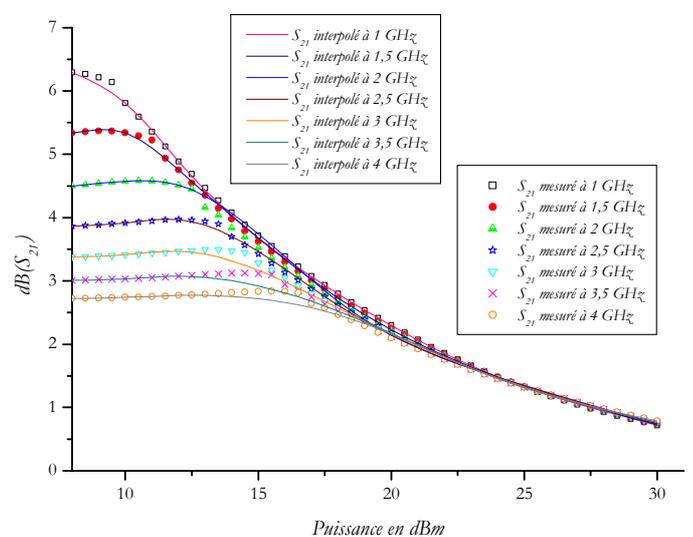


Figure II.27 : Comparaison Mesures/interpolation c) de $\text{mag}(S_{21})$

	<i>1^{ère} interpolation (12 mesures)</i>	<i>2^{ème} interpolation (9 mesures)</i>	<i>3^{ème} interpolation (6 mesures)</i>
<i>Erreur absolue max</i>	0.1671	0.1679	0.2371
<i>Erreur relative max</i>	3%	4%	7%

Tableau II.3 : Erreurs relatives et absolues avec une nouvelle répartition des mesures

Nous pouvons conclure de tous ces résultats qu'une dizaine de mesures suffit pour avoir une précision très acceptable sur les paramètres S à condition d'opter pour une répartition optimale des points de mesures sur la plage de puissance considérée. En effet, les erreurs dues à l'interpolation s'en trouvent diminuées.

D'une manière générale, nous pouvons remarquer que les écarts les plus importants entre les mesures et les résultats de l'interpolation se produisent lorsque les variations des courbes sont plus franches. Par conséquent, la répartition optimale des points de mesures dépendra de la forme de la courbe, mais également de la fréquence, puisque les variations des paramètres S diffèrent en fonction de la fréquence.

Les études sur les autres paramètres S ont montré des résultats similaires.

CONCLUSION

Une conception rigoureuse d'amplificateurs de puissance n'est envisageable qu'avec la mise en œuvre de techniques de caractérisation qui permettent une connaissance du comportement en régime non-linéaire des transistors de puissance. Plusieurs enseignements peuvent être tirés à l'issue de ce chapitre.

Tout d'abord, la modélisation électrique des transistors à effet de champ, présenté dans la première partie, permet, à partir de mesures et de techniques d'extraction, de déterminer des équations mathématiques qui régissent le fonctionnement *grand signal* du composant. Ces modèles sont nécessaires si l'objectif du concepteur est d'utiliser un logiciel de simulation non-linéaire pour optimiser les performances de l'amplificateur de puissance. A l'heure actuelle, même si les séries de *Volterra* peuvent être envisagées pour résoudre des problèmes faiblement non-linéaires, le principe de l'équilibrage harmonique est aujourd'hui le plus répandu parmi les outils de simulation *grand signal*. Ainsi, l'utilisation d'un modèle non-linéaire dans un logiciel de *CAO* est le quotidien d'un grand nombre de concepteurs.

Ensuite, la caractérisation expérimentale des composants actifs apparaît également comme une solution efficace pour déterminer les conditions optimales d'utilisation. Mais, le fort investissement matériel (banc de mesure *Load-Pull*) ainsi que la multiplication des mesures sont les principaux inconvénients de ce type de caractérisation.

Nous proposons, alors, une méthode de conception originale d'amplificateurs de puissance basée sur la notion de paramètres S large Signal et sur la méthode des fréquences réelles. Dans ce chapitre, nous avons présenté l'origine des paramètres S Large Signal ainsi que leur utilisation actuelle. Un programme d'interpolation bidimensionnelle, qui permet de prendre en compte la dépendance des paramètres S en fonction de la fréquence et de la puissance, en régime de forts niveaux d'entrée, a été réalisé.

L'utilisation de ce programme d'interpolation, ainsi que la présentation de notre méthode de conception basée sur la méthode des fréquences réelles, sont l'objet du prochain chapitre.

REFERENCES BIBLIOGRAPHIQUES

- [Ang92] Angelov I., Zirath H., Rosman N., "A new empirical nonlinear model for HEMT and MESFET devices", *IEEE Trans. on Microwave Theory and Techniques*, Volume 40, Issue 12, Dec. 1992, pp. 2258-2266.
- [Arn00] Arnaud C., Barataud D., Nebus J., Teyssier J., Villotte J., Floriot D., "An active pulsed RF and pulsed DC load-pull system for the characterization of HBT power amplifiers used in coherent radar and communication systems", *IEEE Trans. on Microwave Theory and Techniques*, Volume 48, Issue 12, Dec. 2000, pp. 2625-2629.
- [Bav82] Bava G.P., Pisani U., Pozzolo V., "Active load technique for load-pull characterisation at microwave frequencies", *Electronics Letters*, Volume 18, Issue 4, Apr. 1982, pp. 178-180.
- [Ben00] Benedikt J., Gaddi R., Tasker P.J., Goss M., "High-power time-domain measurement system with active harmonic load-pull for high-efficiency base-station amplifier design", *IEEE Trans. on Microwave Theory and Techniques*, Volume 48, Issue 12, Dec. 2000, pp. 2617-2624.
- [Ber94] Berini P., Desgagne M., Ghannouchi F.M., Bosisio R.G., "An experimental study of the effects of harmonic loading on microwave MESFET oscillators and amplifiers", *IEEE Trans. on Microwave Theory and Techniques*, Vol. 42, Issue 6, Jun. 1994, pp. 943-950.
- [Ber98] Berghoff G., Bergault E., Huyart B., Jallet L., "Automated characterization of HF power transistors by source-pull and multiharmonic load-pull measurements based on six-port techniques", *IEEE Trans. on Microwave Theory and Techniques*, Volume 46, Issue 12, Part 1, Dec. 1998, pp. 2068-2073.
- [Bla95] Blache F., Nebus J.M., Bouysse P., Villotte J.P., "A novel computerized multiharmonic active load-pull system for the optimization of high efficiency operating classes in power transistors", *1995 IEEE MTT-S International Microwave Symposium Digest*, 1995, pp. 1037-1040, Volume 3.
- [Bon98] Bonte B., Gaquière C., Bourcier E., Lemeur G., Crosnier Y., "An Automated System for Measuring Power Devices in Ka Band", *IEEE Trans. on Microwave Theory and Techniques*, Volume 46, Issue 1, Jan. 1998, pp 70-75.
- [Boo78] De Boor C., "A practical guide to splines", *Springer-Verlag*, 1978.
- [Bou94] Bouysse Ph., Nebus J. M., Coupât J. M., Villotte J. P., "A Novel, Accurate Load-Pull Setup Allowing the Characterization of Highly Mismatched Power Transistors", *IEEE Trans. on Microwave Theory and Techniques*, Volume 42, Issue 2, Feb. 1994, pp. 327-332.
- [Cal00] Call J.B., Davis W.A., "Large-signal scattering parameter measurements for RF power transistors", *RAWCON 2000, 2000 IEEE Radio and Wireless Conference*, 2000, pp. 143-146.
- [Cha99] Chan W.H., Wong C.N., Tsang K.F., Kwok S.K., "An optimum design of Class-C power oscillator using large-signal S-parameters", *1999 IEEE Canadian Conference on Electrical and Computer Engineering*, 1999, Volume 1, pp. 593-597.
- [Che85] Chenin P. et al., "Mathématiques et CAO. Méthodes de base", *Hermès*, 1985-1986.
- [Cur85] Curtice W.R., Ettenberg M., "A nonlinear GaAs FET model for use in the design of output circuits for power amplifiers", *IEEE Trans. on Microwave Theory and Techniques*, Volume 33, Issue 12, Dec. 1985, pp 1383-1393.

- [Dam88] Dambrine G., Cappy A., Heliodore F., Playez E., "A new method for determining the FET small-signal equivalent circuit", *IEEE Trans. on Microwave Theory and Techniques*, Volume 36, Issue 7, Jul. 1988, pp. 1151-1159.
- [Fer00] Fernandez-Barciela M. and *al.*, "A simplified broad-band large-signal nonquasi-static table-based FET model", *IEEE Trans. on Microwave Theory and Techniques*, Volume 48, Issue 3, Mar. 2000, pp. 395-405.
- [Fil92] Filicori F., Vannini G., Monaco V.A., "A nonlinear integral model of electron devices for HB circuit analysis", *IEEE Trans. on Microwave Theory and Techniques*, Volume 40, Issue 7, Jul. 1992, pp. 1456-1465.
- [Fuj99] Fujii K., Hara Y., Yakabe T., Yabe H., "Accurate modeling for drain breakdown current of GaAs MESFET's", *IEEE Trans. on Microwave Theory and Techniques*, Volume 47, Issue 4, Apr. 1999, pp. 516-518.
- [Gad00] Gad E., Khazaka R., Nakhla R.S., Griffith R., "A circuit reduction technique for finding the steady-state solution of nonlinear circuits", *IEEE Trans. on Microwave Theory and Techniques*, Volume 48, Issue 12, Dec. 2000, pp. 2389-2396.
- [Gha91] Ghannouchi F.M., Larose R., Bosisio R.G., "A new multiharmonic loading method for large-signal microwave and millimeter-wave transistor characterization", *IEEE Trans. on Microwave Theory and Techniques*, Volume 39, Issue 6, Jun. 1991, pp. 986-992.
- [Gil83] Gilmore R.J., Rosenbaum F.J., "An analytic approach to optimum oscillator design using S-parameters", *IEEE Trans. on Microwave Theory and Techniques*, Volume MTT-31, Issue 8, Aug. 1983, pp. 633-639.
- [Haz98] Hazouard M., Kerhervé E., Jarry P., 2^{ème} rapport sur "l'étude de la méthode des fréquences réelles appliqué à la conception d'amplificateurs de puissance large bande", *CNES, marché n°714/CNES/97/7017/00*.
- [Haz00] Hazouard M., Kerhervé E., Jarry P., "An alternative process for solid state power amplifiers using large S parameters", *ICECS 2000, 7th IEEE International Conference on Electronics, Circuits and Systems*, 2000, pp. 470-473, Volume 1.
- [Hazo00] Hazouard M., Kerhervé E., Jarry P., "An alternative method for SSPA computer-aided design", *Proceedings Microwave Symposium 2000, Tetuan, Morocco, 10-12 May 2000*.
- [Hou70] Houselander L.S., Chow H.Y., Spence R., "Transistor characterization by effective large-signal two-port parameters", *IEEE Journal of Solid-State Circuits*, Volume sc-5, Issue 2, Feb. 1970, pp. 77-79.
- [Jar89] Jarry P., "Méthodes numériques appliquées à l'électronique", *Cours de maîtrise EEA, Université de Bretagne Occidentale*, 1989.
- [Joh79] Johnson K.M., "Large signal GaAs MESFET oscillator design", *IEEE Trans. on Microwave Theory and Techniques*, Volume MTT-27, Issue 3, Mar. 1979, pp. 217-227.
- [Kha94] Khandavalli C., Abey W., "Large signal S parameter characterization of high power FET chips", *1994 IEEE MTT-S International Microwave Symposium Digest*, 1994, pp. 1745-1748, Volume 3.
- [Kot75] Kotzebue K.L., Parrish W.J., "The use of Large signal S-parameters in microwave oscillator design", *Proc. 1975 Int. IEEE Microwave Symposium on Circuits and Systems*.
- [Kot76] Kotzebue K.L., "A quasi-linear approach to the design of microwave transistor power amplifiers", *IEEE Trans. on Microwave Theory and Techniques*, Volume MTT-24, Issue 12, Dec. 1976, pp. 975-978.

- [Kun86] Kundert K.S., Sangiovanni-Vincentelli A., "Simulation of nonlinear circuits in the frequency domain", *IEEE Trans. on Computer-Aided Design of Integrated Circuits and Systems*, Volume CAD-5, Issue 4, Apr. 1986, pp. 521-535.
- [Lam85] Lambrianou G.M., Aitchison C.S., "Optimization of third-order intermodulation product and output power from an X-band MESFET amplifier using Volterra series analysis", *IEEE Trans. on Microwave Theory and Techniques*, Volume MTT-33, Issue 12, Dec. 1985, pp. 1395-1403.
- [Lei73] Leighton W.H., Chaffin R.J., Webb J.G., "RF amplifier design with large-signal S-parameters", *IEEE Trans. on Microwave Theory and Techniques*, Volume MTT-21, Issue 12, Dec. 1973, pp. 809-814.
- [Maa88] Maas S. A., "Nonlinear Microwave Circuits", *Artech House, Norwood, 1988* ; *IEEE Press, 1997, New-York*.
- [Maa90] Maas S.A., Neilson D., "Modeling MESFETs for intermodulation analysis of mixers and amplifiers", *IEEE Trans. on Microwave Theory and Techniques*, Volume 38, Issue 12, Dec. 1990, pp. 1964-1971.
- [Maa99] Maas S.A., "Applying Volterra-series analysis", *Microwaves & RF*, Volume 38, Issue 5, May 1999, pp. 55-56, 59-62, 64.
- [Mat85] Materka A., Kacprzak T., "Computer calculation of large signal GaAS FET amplifier characteristic", *IEEE Trans. on Microwave Theory and Techniques*, Volume 33, Issue 2, Feb. 1985, pp 129-135.
- [Maz78] Mazumder S.R., Van der Puije P.D., "Two-signal' method of measuring the large-signal S-parameters of transistors", *IEEE Trans. on Microwave Theory and Techniques*, Volume MTT-26, Issue 6, Jun. 1978, pp. 417-420.
- [Nak76] Nakhla M.S., Vlach J., "A piecewise harmonic balance technique for determination of periodic response of nonlinear systems", *IEEE Trans. on Circuits and Systems*, Volume CAS-23, Issue 2, Feb. 1976, pp. 85-91.
- [Ped92] Peden A., Perichon R.A., "Modélisation non-linéaire de transistors MESFET", *Annales des Télécom's*, Volume 47, 1992, pp. 180-192.
- [Pre89] Press W.H., Flannery B.P., Teukolsky S.A. and Vetterling W.T., "Numerical Recipes in Pascal : The Art of Scientific Computing", *New York, Cambridge University Press, 1989*.
- [Rao95] Raoux J.J., "Modélisation non-linéaire des composants électroniques : du modèle analytique au modèle tabulaire paramétrique", *Thèse de doctorat, Université de Limoges, Mars 1995*.
- [Riz88] Rizzoli V., Cecchetti C., Lipparini A., Mastri F., "General-purpose harmonic balance analysis of nonlinear microwave circuits under multitone excitation", *IEEE Trans. on Microwave Theory and Techniques*, Volume 36, Issue 12, Dec. 1988, pp. 1650-1660.
- [Rizz88] Rizzoli V., Lipparini A., Mastri F., "Computation of large-signal S-parameters by harmonic-balance techniques", *Electronics Letters*, Volume 24, Issue 6, 1988, pp. 329-330.
- [Riz92] Rizzoli and *al.*, "State-of-the-art harmonic-balance simulation of forced nonlinear microwave circuits by the piecewise technique", *IEEE Trans. on Microwave Theory and Techniques*, Volume 40, Issue 1, Jan. 1992, pp. 12-28.
- [Riz97] Rizzoli V., Mastri F., Cecchetti C., Sgallari F., "Fast and robust inexact Newton approach to the harmonic-balance analysis of nonlinear microwave circuits", *IEEE Microwave and Guided Wave Letters*, Volume 7, Issue 10, Oct. 1997, pp. 359-361.

- [Rod98] Rodrigues Paulo J. C., "Computer-aided analysis of non-linear microwave circuits", *Artech House*, 1998.
- [Roo91] Root D.E., Fan S., Meyer J., "Technology independent large signal non quasi-static FET models by direct construction from automatically characterized device data", *Conference Proceedings, 21st European Microwave Conference, EUMC'91, 1991*, pp. 927-932.
- [Roo92] Root D.E., Fan S., "Experimental evaluation of large-signal modeling assumptions based on vector analysis of bias-dependent S-parameter data from MESFETs and HEMTs", *1992 IEEE MTT-S International Microwave Symposium Digest, 1992*, pp. 255-258, *Volume 1*.
- [Seo01] Seok K.P., "A method of measuring Large Signal S parameters of high power transistors", *Microwave Journal, Volume 44, Issue 8, Aug. 2001*, pp. 122-130.
- [Sev97] Sevic J.F., McGuire C., Simpson G.M., Pla J., "Data-based load-pull simulation for large signal transistor model validation", *Microwave Journal, Euro-Global Edition, Volume 40, Issue 3, Mar. 1997*, pp. 124, 126-128.
- [Sni67] Snider D. M., "A theoretical analysis and experimental confirmation of the optimally loaded and overdriven RF power amplifier", *IEEE Trans. On Electron Devices, Vol. 14, Issue 12, Dec. 1967*, pp. 851-857.
- [Sno96] Snowden C.M., "Nonlinear modeling of power FETs and HBTs", *International Journal of Microwave and Millimeter-Wave Computer-Aided Engineering, Volume 6, Issue 4, 1996*, pp. 219-233.
- [Sta87] Statz H. and *al.*, "GaAs FET device and circuit simulation in SPICE", *IEEE Trans. on Electron Devices, Volume 14, Issue 2, Feb. 1987*, pp 160-169.
- [Ste91] Steer M.B., Chao-Ren Chang, Rhyne G.W., "Computer-aided analysis of nonlinear microwave circuits using frequency-domain nonlinear analysis techniques: the state of the art", *International Journal of Microwave and Millimeter-Wave Computer-Aided Engineering, Volume 1, Issue 2, Feb. 1991*, pp. 181-200.
- [Taj84] Tajima Y., "Design of broad-band power GaAs FET amplifiers", *IEEE Trans. on Microwave Theory and Techniques, Volume 32, Issue 3, Mar. 1984*, pp 261-267.
- [Tak76] Takayama, Y., "A new load-pull characterisation method for microwave power transistors", *1976 IEEE MTT-S International Microwave Symposium, 1976*, pp. 218-220.
- [Tsa91] Tsang K.F., Tang C.W., Yip P.C.L., Morgan G.B., "Non-linear Transistor device Characterisation", *Proceeding of IREECON'91, Sydney, Australia, Sept. 1991*, pp. 526-529.
- [Tsa94] Tsang K.F., Yip P.C.L., Morgan G.B., Chan W.S., "Power oscillator design: class E", *1994 IEEE International Symposium on Circuits and Systems, 1994, Volume 6*, pp. 153-156.
- [Tsa96] Tsang K.F., Morgan G.B., Yip P.C.L., "S-parameter extraction of transistors under class-C bias", *Microwave and Optical Technology Letters, Volume 11, Issue 2, 1996*, pp. 95-98.
- [Tuc81] Tucker R.S., "RF characterization of microwave power FETs", *IEEE Trans. on Microwave Theory and Techniques, Volume MTT-29, Issue 8, Aug. 1981*, pp. 776-781.
- [Ume91] Umeda H., "Method of optimum oscillator design using power-dependent S-parameters", *IEE Proceedings G (Circuits, Devices and Systems), Volume 138, Issue 4, 1991*, pp. 533-540.

-
- [Ver95] Verbeyst F. and Vanden Bossche M., "The Volterra input-output map of a high-frequency amplifier as a practical alternative to load-pull measurements", *IEEE Trans. on Instrumentation and Measurement, Volume 44, Issue 3, 1995, pp. 662-665.*
- [Vol30] Volterra V., " Theory of functionals and of Integral and Integro-differential equations", *Blackie & Sons, London, 1930 ; Dover, New-York, 1959.*
- [Wan00] Wang T. and Brazil T.J., "The estimation of Volterra transfer functions with applications to RF power amplifier behavior evaluation for CDMA digital communication", *2000 IEEE MTT-S International Microwave Symposium Digest , 2000, pp. 425-428, Volume 1.*
- [Wie80] Wiener D.D. and Spina J. F., "Sinusoidal Analysis and Modeling of Weakly Nonlinear Circuits", *Van Nostrand, New-York, 1980.*
- [Win90] Winslow T.A., Fan D., Trew R.J., "Gate-drain breakdown effects upon the large signal performance of GaAs MESFETs", *1990 IEEE MTT-S International Microwave Symposium Digest, 1990, pp. 315-318, Volume 1.*
- [Xue98] Gao Xuebang, "Large-signal S-parameters simulation of microwave power circuits", *ICMMT'98. 1998 International Conference on Microwave and Millimeter Wave Technology, Proceedings, 1998, pp. 1061-1063.*
- [Yue97] Yuen C. M., Chan W. H., Tsang K. F., "Medium power oscillator design for 1.8 GHz band using large signal S-parameter analysis", *1997 Asia-Pacific Microwave Conference Proceedings APMC '97, Volume 1, pp. 353-356.*

CHAPITRE III

APPLICATION DE LA METHODE DES FREQUENCES REELLES A LA CONCEPTION D'AMPLIFICATEURS DE PUISSANCE

<i>INTRODUCTION</i>	<i>111</i>
<i>I. FORMALISME</i>	<i>112</i>
<i>II. ETUDE D'UN AMPLIFICATEUR LINEAIRE MULTI-ETAGES</i>	<i>116</i>
<i>III. APPLICATION A LA CONCEPTION DE CIRCUITS ACTIFS NON-LINEAIRES</i>	<i>132</i>
<i>CONCLUSION</i>	<i>154</i>
<i>REFERENCES BIBLIOGRAPHIQUES</i>	<i>155</i>

INTRODUCTION

Dans le cadre de la synthèse de circuits, la méthode des fréquences réelles est un outil performant. Introduite à l'origine par *H.J. Carlin* et *B.S. Yarman* [Yar82], son intérêt réside dans une simplicité de mise en œuvre alliée à de fortes potentialités : de nombreuses applications, telles que la conception d'amplificateurs large-bande [Ker98], [Kerh98], d'amplificateurs faible bruit [Ker97], de filtres actifs [Jar96], [Jar98], [Ker01] ou telles que l'adaptation d'antenne ont prouvé son efficacité. Son principe repose sur la synthèse de quadripôles d'adaptation qui conduisent à l'optimisation de caractéristiques prédéfinies (gain, T.O.S., facteur de bruit,...).

Dans un premier temps, nous allons présenter le concept de cette méthode ainsi que son formalisme dans le domaine distribué. Il est basé sur la représentation de *Belevitch* qui permet d'exprimer les paramètres de répartition des égaliseurs sous une forme polynomiale.

Ensuite, nous aborderons l'étude d'un amplificateur linéaire multi-étages afin de présenter le caractère itératif de la méthode de conception. Les différentes étapes de calcul seront détaillées pour mettre en évidence l'arborescence du logiciel de conception existant. En outre, la méthode des fréquences réelles ne saurait être performante sans l'utilisation d'un algorithme d'optimisation efficace. C'est pourquoi, nous exposerons la procédure d'optimisation, basée sur la notion de "fonction multi-objectifs" et intégrant la méthode de *Levenberg-Marquardt*.

La dernière partie de ce chapitre proposera une extension de la méthode originelle de *H.J. Carlin* et *B.S. Yarman* à la conception d'amplificateurs de puissance. Plusieurs modifications y seront apportées. En effet, il s'agira, tout d'abord, de prendre en compte la variation des paramètres S des transistors en fonction de la puissance, qui conduit à la modification de la procédure de lecture des données d'entrée ainsi qu'à la mise en œuvre de l'interpolation bidimensionnelle. Ensuite, nous proposerons une méthode d'optimisation de la puissance ajoutée que nous avons intégré au logiciel de conception. Elle permet de déterminer la puissance optimale de fonctionnement du dernier étage qui intègre le transistor de puissance. Enfin, nous présenterons une nouvelle démarche itérative de conception : alors que nous abordions la conception multi-étages en progressant de la source vers la charge, une nouvelle synthèse est proposée, de la charge vers la source, afin de prendre en compte l'importance de l'impédance de sortie présentée à l'étage final de puissance. Les nouvelles procédures de calcul et d'optimisation

ont été implémentées dans un logiciel, nommé *RfCAD_power*, écrit en langage *C-ANSI* sous environnement *UNIX*.

I. FORMALISME

1.1. Concept de la méthode

La méthode des fréquences réelles est une méthode d'aide à la conception de circuits hyperfréquences. Dans le cadre de la conception d'amplificateurs multi-étages, elle s'attache à obtenir les conditions de la double adaptation en tenant compte du caractère non-unilatéral du transistor. En particulier, elle permet la description des éléments constitutifs des réseaux adaptateurs inter-étages.

Afin d'expliquer le concept de cette méthode, nous allons prendre l'exemple de la conception d'un amplificateur hyperfréquence petit signal.

La première finalité d'un montage amplificateur est d'obtenir un transfert de puissance optimal entre le générateur et la charge. Afin d'obtenir l'adaptation en gain, deux conditions s'avèrent nécessaires au niveau des circuits d'adaptation (figure III.1) :

- le réseau d'entrée doit transformer Γ_g en :

$$\Gamma_1 = \Gamma_e^* \quad (III.1)$$

- tandis que le réseau de sortie doit transformer Γ_L en :

$$\Gamma_2 = \Gamma_s^* \quad (III.2)$$

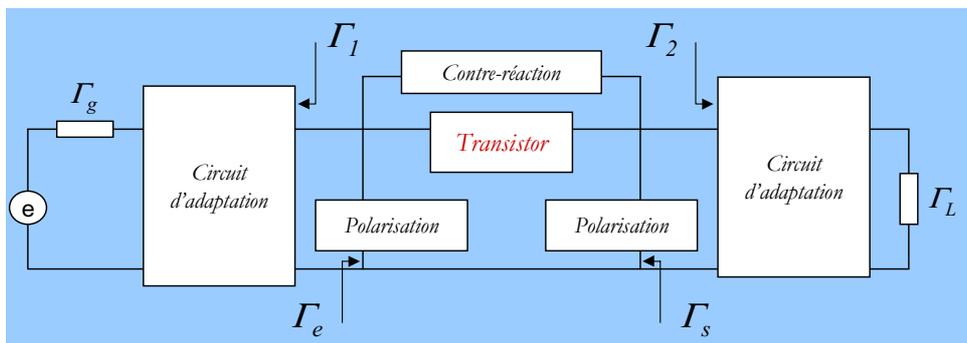


Figure III.1 : Adaptation en gain

Cependant, il n'est pas toujours nécessaire de réaliser l'adaptation sur le gain maximum. En effet, le gain du transistor défini par $|S_{21}|^2$ est généralement décroissant aux hautes fréquences. Le rôle

des étages adaptateurs vis-à-vis du gain est alors de maximiser le gain à la fréquence supérieure de la bande passante et de réduire le gain aux fréquences inférieures.

De plus, il faudra prendre en compte, lors de la conception de cet amplificateur, non seulement le gain, mais aussi le *T.O.S.* d'entrée, le *T.O.S.* de sortie ou encore le facteur de bruit.

Ainsi, à partir d'un cahier des charges donné, il est nécessaire de trouver une méthode permettant d'optimiser ces différentes caractéristiques tout en réalisant un compromis acceptable quant aux performances finales.

La "méthode des fréquences réelles" permet de calculer très rapidement et de manière optimale les éléments constitutifs des réseaux adaptateurs à partir des paramètres de répartition et de bruit mesurés du transistor. Elle ne nécessite donc aucun modèle équivalent.

L'optimisation des réponses des différentes caractéristiques (gain, *T.O.S.* d'entrée et de sortie, facteur de bruit) se fait sur les fonctions de transfert des étages adaptateurs (figure III.2). Par conséquent, nous pouvons choisir la topologie de ces derniers ainsi que le type de synthèse (éléments distribués ou localisés).

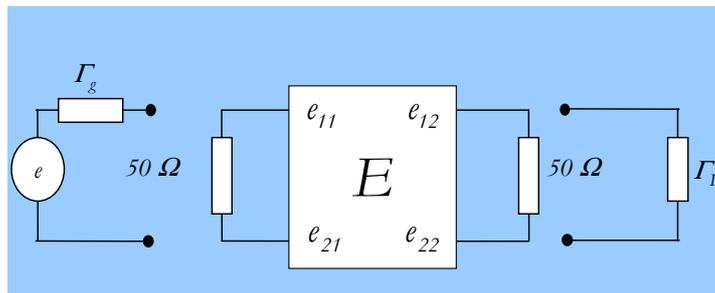


Figure III.2 : Représentation d'un égaliseur

A partir de la représentation de *Belevitch*, détaillée dans le paragraphe suivant, il est possible de générer un algorithme permettant de construire les différents égaliseurs en calculant leurs paramètres de répartition notés (e_{jj}) de manière à optimiser les performances de l'amplificateur.

Plusieurs travaux de thèse ont déjà été effectués sur la méthode des fréquences réelles. *A. Perennec* [Per88], *A. Olomo Ngongo* [Olo92] et *P. M. Martin* [Mar93] ont développé des amplificateurs micro-ondes à l'aide de cette méthode. *E. El Hendaoui* [Hen92] s'est penché, quant à lui, sur la synthèse de filtres actifs. Enfin, *E. Kerhervé* [Ker94] a poursuivi le développement d'un logiciel de conception basée sur la méthode des fréquences réelles par la réalisation d'amplificateurs faible bruit à éléments distribués.

Ce logiciel, nommé *Rfcad*¹, résulte de l'association de la technique des fréquences réelles et de l'algorithme d'optimisation de *More* [Mor78] ; il permet de synthétiser les éléments réalisant l'adaptation d'entrée et de sortie pour la conception d'amplificateurs faible bruit et de filtres actifs. Une version du logiciel (*Acad*²) a été étendue à l'adaptation d'antennes dédiées à des mesures de *SER* (*Surface Equivalent Radar*) [Ker99]. La figure III.3 présente l'état actuel des différentes applications possibles des logiciels basés sur la méthode des fréquences réelles.

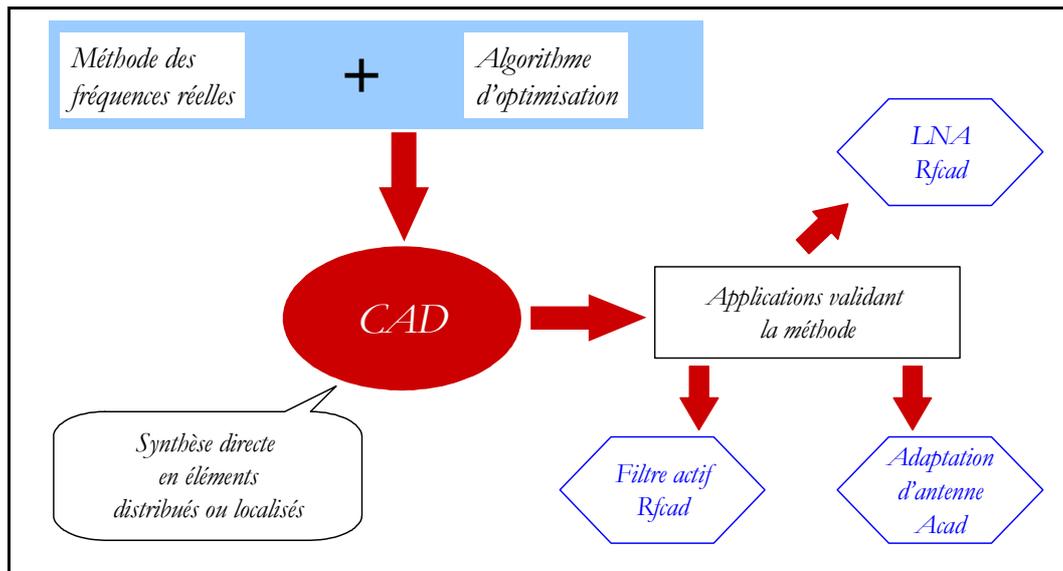


Figure III.3 : Logiciels basés sur la méthode des fréquences réelles

1.2. Représentation de Belevitch

Le formalisme de la méthode des fréquences réelles est fondé sur la représentation de *Belevitch* [Bel56] qui permet d'exprimer les paramètres de répartition (e_{ij}) des circuits d'adaptation à l'aide de polynômes. La représentation classique d'un égaliseur a été donnée à la figure III.2.

Les paramètres (e_{ij}) sont décrits à l'aide de deux polynômes $g(t)$ et $b(t)$, et d'une fonction $f(t)$ où $t = j\Omega$ est la variable de *Richards* [Ric48], représentative d'une synthèse en éléments distribués. Par contre, lors de la synthèse en éléments localisés, les polynômes s'expriment en fonction de la variable de Laplace ($p = j\omega$).

Si l'on suppose que le coefficient de réflexion de l'adaptateur E , lorsque la sortie est adaptée, s'écrit de la manière suivante :

$$e_{11}(t) = \frac{b(t)}{g(t)} = \frac{b_0 + b_1 t + \dots + b_n t^n}{g_0 + g_1 t + \dots + g_n t^n} \quad (III.3)$$

¹Real Frequency CAD

²Antenna CAD

où n représente le nombre d'éléments de l'égaliseur, les propriétés de réciprocity et de non-dissipativité de l'égaliseur, ainsi que l'unitarité de la matrice de répartition de l'égaliseur E , nous permettent d'écrire les autres paramètres sous la forme :

$$e_{12}(t) = e_{21}(t) = \frac{f(t)}{g(t)} \quad (III.4)$$

$$e_{22}(t) = \pm \frac{h(-t)}{g(t)} \quad (III.5)$$

1.2.1. Choix de la fonction $f(t)$

Le choix de la fonction $f(t)$ conditionne la structure des réseaux d'adaptation. Typiquement, un réseau de lignes cascades est passe-tout. Afin de réaliser d'autres fonctions, comme des filtres passe-bande [Hen91], il est nécessaire de synthétiser des stubs passe-bas pour avoir un certain nombre de zéros de transmission à l'infini et des stubs passe-haut pour réaliser des zéros de transmission à l'origine.

Nous choisissons alors la forme suivante pour la fonction f [Car71] :

$$f(t) = t^s (1 - t^2)^{n/2} \quad (III.6)$$

où : s est le nombre de stubs passe-haut,

n est le nombre d'éléments unitaires de l'égaliseur.

Cette expression est parfaitement adaptée à la synthèse de fonctions électroniques complexes [Mok77].

Enfin, la propriété d'unitarité de la matrice de répartition nous permet de déterminer l'expression e_{22} à l'aide de :

$$e_{22}(t) = (-1)^{s+1} \frac{h(-t)}{g(t)} \quad (III.7)$$

Dans ce cas, $h(t)$ est un polynôme de degré N (III.8) :

$$N = n + s + q \quad (III.8)$$

où : q est le nombre de stubs passe-bas.

Dans la mesure où le polynôme $f(t)$ est déterminé, il nous suffit de déterminer une autre équation reliant $f(t)$, $g(t)$ et $h(t)$ afin d'avoir une connaissance totale des paramètres de répartition de l'égaliseur.

1.2.2. Détermination de $g(t)$

La propriété de non-dissipativité de l'égaliseur nous permet d'exprimer le polynôme $g(t)$ en fonction du polynôme $h(t)$ à partir de la relation :

$$|e_{1t}(t)|^2 + |e_{2t}(t)|^2 = 1 \quad (III.9)$$

qui se traduit par :

$$g(t)g(-t) = h(t)h(-t) + t^{2s}(1-t^2)^n \quad (III.10)$$

$g(t)$ est alors un polynôme de *Hurwitz* assurant la stabilité et la réalisabilité du réseau E d'adaptation.

Finalement, à partir de la connaissance unique du polynôme $h(t)$, la caractérisation complète de l'égaliseur E est possible.

Nous allons, à présent, exposer la méthode de conception de circuits par la technique des fréquences réelles.

II. ETUDE D'UN AMPLIFICATEUR LINEAIRE MULTI-ETAGES

2.1. Caractère itératif de la méthode

Comme nous avons pu l'affirmer auparavant dans ce chapitre, la méthode des fréquences réelles a permis la réalisation d'amplificateurs multi-étages faible bruit. Nous présentons, dans les paragraphes qui suivent, le formalisme de base ainsi que l'algorithme proposé en nous limitant aux deux premiers objectifs originels [Per88] : le gain transductique ainsi que les *T.O.S.* d'entrée et de sortie. On pourra se reporter aux derniers travaux [Olo92], [Ker94] pour la présentation de l'optimisation du facteur de bruit.

La méthode de conception se déroule en plusieurs grandes étapes.

Méthode des fréquences réelles (MFR)

1. Définition des variables d'entrée

- Paramètres S de répartition des transistors,
- N : degré du polynôme $b(t)$,
- s : nombre de stubs passe-haut,
- q : nombre de stubs passe-bas,
- Γ_G : coefficient de réflexion de la source,
- Γ_L : coefficient de réflexion de la charge,
- $b_i (i = 1, \dots, N)$: inconnues.

Dans la suite, nous nous intéresserons uniquement aux réseaux passe-bas. Certaines contraintes existent alors sur les coefficients b_i et g_i . Ainsi, g_0 doit être égal à l'unité tandis que b_0 est nul. En outre, la relation entre les coefficients b_n et g_n doit être la suivante : $b_n = \pm g_n$ [Olo92].

De plus, *B. S. Yarman* et *H. J. Carlin* ont vérifié qu'affecter de manière alternative les valeurs 1 et -1 aux coefficients initiaux $b_i (i \neq 0)$ garantissait une convergence rapide du problème. L'algorithme d'optimisation utilisé [Mor78] ainsi que notre expérience nous conduisent à affirmer qu'une plage plus étendue de valeurs initiales conduit également à une convergence quasi-systématique vers le minimum global de la fonction objectif.

2. Générer $G(t^2)$

L'étape suivante consiste à générer le polynôme $G(t^2)$, issu de la relation III.10 et dont la forme est donnée par l'équation III.11, puis à déterminer ses différents coefficients polynomiaux G_i :

$$G(t^2) = g(t)g(-t) = G_0 + G_1(t^2) + \dots + G_n(t^{2n}) \quad (III.11)$$

Les valeurs des coefficients G_i sont données par les relations (III.12) à (III.14) [Olo92].

$$\left\{ \begin{array}{l} G_0 = b_0^2 + A_0 \\ G_1 = -b_1^2 + 2b_2b_0 + A_1 \\ \vdots \\ G_i = (-1)^i b_i^2 + B_i + A_i \\ \vdots \\ G_N = (-1)^N b_N^2 + A_N \end{array} \right. \quad (III.12)$$

avec :

$$(B_i)_{i=1, \dots, N-1} = 2 \left(b_{2i}b_0 + \sum_{j=2}^i (-1)^{j-1} b_{j-1}b_{2i-j+1} \right) \quad (III.13)$$

$$\left\{ \begin{array}{l} A_s = (-1)^s \\ \vdots \\ A_{s+k} = (-1)^{s+k} C_N^k \\ \vdots \\ A_{s+N} = (-1)^{s+N} \end{array} \right. \quad (III.14)$$

Il nous faut ensuite déterminer les racines du polynôme $G(t^2)$.

3. Factorisation de $G(t^2)$

Les racines de $G(t^2) = g(t)g(-t)$ sont extraites grâce à un programme de calcul des racines. Ces racines complexes sont alors conjuguées deux à deux et la constellation est représentée à la figure III.4.

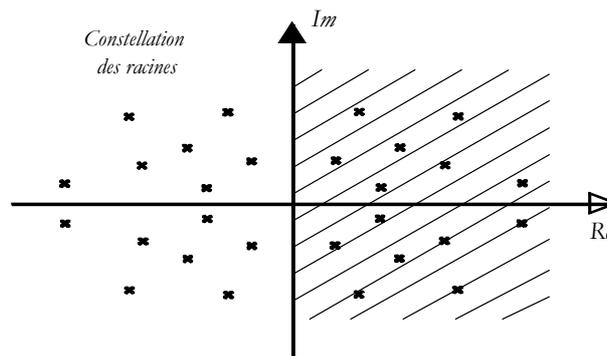


Figure III.4 : Constellation des racines de $g(t)g(-t)$

4. Formation du polynôme d'Hurwitz

Afin de garantir la stabilité du système, nous ne conservons que les racines à partie réelle négative de façon à former le polynôme d'Hurwitz $g(t)$ de degré N : $g(t) = g_0 + g_1t + \dots + g_Nt^N$.

5. Construction de la matrice de répartition

Il convient, à ce niveau, de construire les paramètres de répartition (e_{ij}) de l'égaliseur à partir des expressions que nous rappelons ci-dessous :

$$e_{11}(t) = \frac{h(t)}{g(t)} \quad e_{12}(t) = e_{21}(t) = \frac{f(t)}{g(t)} \quad e_{22}(t) = \pm \frac{h(-t)}{g(t)} \quad (III.15)$$

6. Calcul des gains

Dans la conception classique par la méthode des fréquences réelles, les calculs de gain se font de façon itérative : la première étape consiste à déterminer le gain du premier étage de l'amplificateur constitué d'un égaliseur et d'un transistor.

A partir de la figure III.5, nous pouvons déterminer l'expression (III.16) du gain transductique du premier étage en fonction des paramètres (e_{ij}) de la matrice de répartition de l'égaliseur et des paramètres S du transistor.

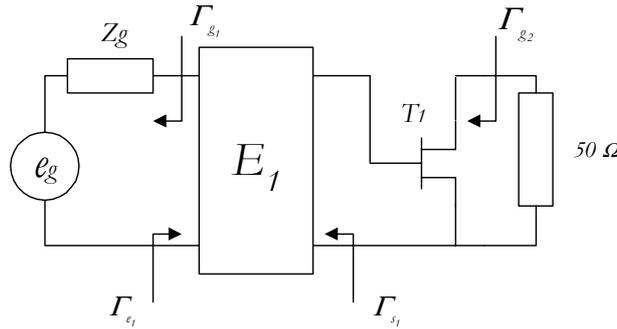


Figure III.5 : Premier étage de l'amplificateur

$$G_{T_1} = (1 - |\Gamma_{g1}|^2) \frac{|e_{21}|^2 |S_{2T_1}|^2}{|1 - e_{11} \Gamma_{g1}|^2 |1 - \Gamma_{s1} S_{1T_1}|^2} \quad (III.16)$$

avec : e_{ij} : paramètres S de l'égaliseur E_1 ,

S_{ji} : paramètres S du transistor T_1 .

$$\text{et :} \quad \Gamma_{s1} = e_{22} + \frac{e_{21}^2 \Gamma_{g1}}{1 - e_{11} \Gamma_{g1}} \quad (III.17)$$

$$\Gamma_{g2} = S_{22} + \frac{S_{12} S_{21} \Gamma_{s1}}{1 - S_{11} \Gamma_{s1}} \quad (III.18)$$

Ces calculs peuvent être étendus aux k premiers étages de l'amplificateur (figure III.6).

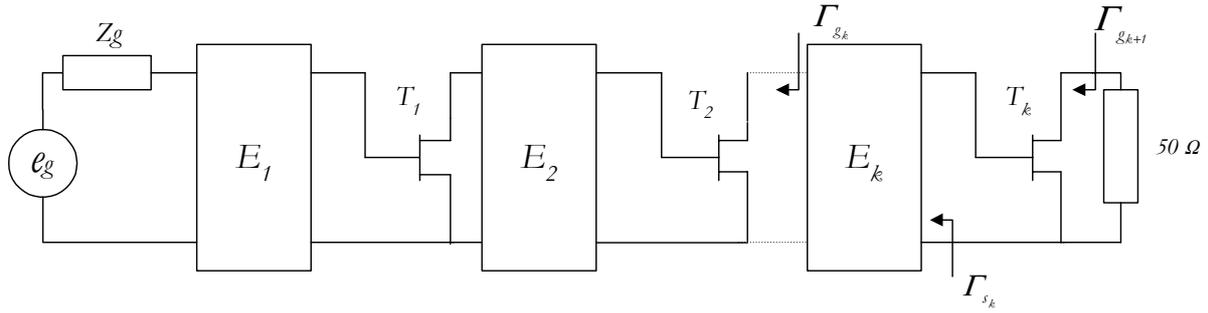


Figure III.6 : k premiers étages de l'amplificateur

Le gain transducique des k premiers étages nous est donné par l'expression suivante :

$$G_{T_k} = G_{T_{k-1}} \frac{|e_{21k}|^2 |S_{21k}|^2}{|1 - e_{11k} \Gamma_{gk}|^2 |1 - \Gamma_{s_k} S_{11k}|^2} \quad (III.19)$$

Avec :

$$\Gamma_{s_k} = e_{22k} + \frac{e_{21k}^2 \Gamma_{gk}}{1 - e_{11k} \Gamma_{gk}} \quad (III.20)$$

$$\Gamma_{g_{k+1}} = S_{22k} + \frac{S_{12k} S_{21k} \Gamma_{s_k}}{1 - S_{11k} \Gamma_{s_k}} \quad (III.21)$$

La dernière étape de la conception nous conduit à placer le dernier égaliseur et à calculer le gain transducique total (figure III.7).

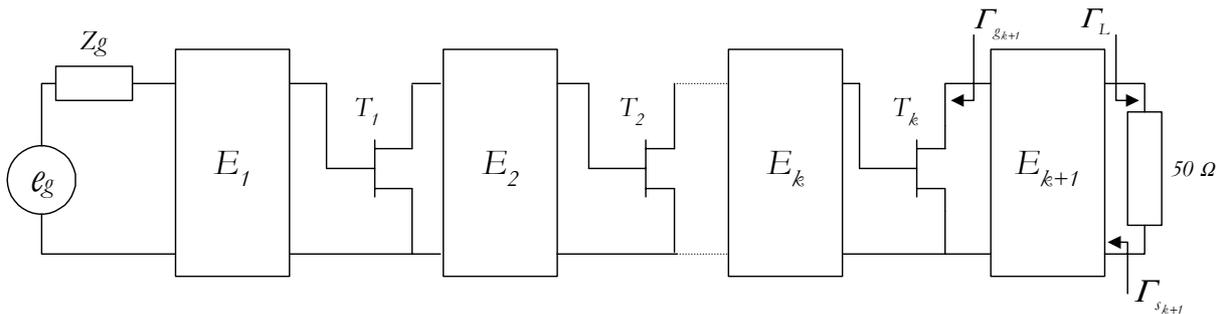


Figure III.7 : Amplificateur complet

Le gain transducique total de l'amplificateur est alors fonction du gain transducique des $(k-1)$ premiers étages ainsi que de la contribution en gain du dernier étage :

$$G_T = G_{T_k} \frac{|e_{21k+1}|^2 (1 - |\Gamma_L|^2)}{|1 - e_{11k+1} \Gamma_{g_{k+1}}|^2 |1 - \Gamma_{s_{k+1}} \Gamma_L|^2} \quad (III.22)$$

7. Calcul des T.O.S.

La détermination des *T.O.S.* d'entrée et de sortie s'effectue parallèlement aux calculs des gains décrits précédemment et en procédant par étapes successives.

Pour les k premiers étages (figure III.6), l'expression du $T.O.S.$ _{in} est obtenue de manière récursive à partir de la charge :

$$TOS_{in} = \frac{1 + |\Gamma_{e_l}|}{1 - |\Gamma_{e_l}|} \Bigg|_{k \text{ étages}} \quad (III.23)$$

avec :

$$\Gamma_{e_k} = e_{11k} + \frac{e_{21k}^2 \Gamma_{L_k}}{1 - e_{22k} \Gamma_{L_k}} \quad (III.24)$$

$$\Gamma_{L_k} = S_{11k} \quad (III.25)$$

$$\Gamma_{L_{k-1}} = S_{11_{k-1}} + \frac{S_{12_{k-1}} S_{21_{k-1}} \Gamma_{e_k}}{1 - S_{22_{k-1}} \Gamma_{e_k}} \quad (III.26)$$

Le $T.O.S.$ de sortie est calculé uniquement lorsque le dernier égaliseur est inséré (figure III.7).

Finalement, les expressions des $T.O.S.$ d'entrée et de sortie pour l'amplificateur dans son ensemble sont les suivantes :

$$TOS_{in} = TOS_{in_{k+1}} = \frac{1 + |\Gamma_{e_l}|}{1 - |\Gamma_{e_l}|} \Bigg|_{k+1 \text{ étages}} \quad (III.27)$$

$$TOS_{out} = \frac{1 + |\Gamma_{S_{k+1}}|}{1 - |\Gamma_{S_{k+1}}|} \quad (III.28)$$

8. Optimisation

Nous avons vu que l'originalité de la méthode des fréquences réelles repose notamment sur la synthèse d'éléments égaliseurs dont les paramètres de répartition (e_{jj}) sont donnés par la représentation de *Belevitch* [Bel56].

Ces paramètres (e_{jj}) sont simplement décrits à l'aide de deux polynômes : $g(t)$ et $h(t)$, et d'une fonction $f(t)$, où les inconnues sont les coefficients b_0, b_1, \dots, b_n .

Ainsi, l'optimisation sera réalisée sur les coefficients de $h(t)$: b_0, b_1, \dots, b_n , après un premier calcul avec des valeurs aléatoires pour ces mêmes coefficients.

C'est à dire qu'à chaque passage dans la boucle d'optimisation, les coefficients b_0, b_1, \dots, b_n , sont modifiés afin de trouver le minimum global de la fonction multi-objectif :

$$E = \sum_{j=1}^{N_f} W_1 \left(\frac{G_k(\omega_j)}{G_{0k}} - 1 \right)^2 + W_2 \left(\frac{TOS_{in_k}(\omega_j)}{TOS_{in_0k}} - 1 \right)^2 + W_3 \left(\frac{TOS_{out_k}(\omega_j)}{TOS_{out_0k}} - 1 \right)^2 \quad (III.29)$$

G_k , $T.O.S_{in_k}$ et $T.O.S_{out_k}$ sont respectivement les valeurs du gain, du T.O.S. d'entrée et du T.O.S. de sortie. G_0 , $T.O.S_{in_0}$ et $T.O.S_{out_0}$ correspondent aux valeurs de référence, c'est à dire aux objectifs visés. W_1 , W_2 et W_3 sont les facteurs de pondération attribués à ces paramètres.

L'algorithme de *J.J. More* [Mor78] permet d'obtenir une convergence rapide vers le minimum global de cette fonction.

Le paragraphe suivant va nous permettre d'exposer plus en détail la notion de fonction-objectif ainsi que la méthode d'optimisation choisie.

2.2. Méthode d'optimisation

2.2.1. Fonction multi-objectif

Le choix de la méthode d'optimisation mise en œuvre est essentiel car il conditionne généralement le temps de calcul de l'algorithme. Différentes méthodes existent. Nous utiliserons ici, une méthode basée sur la technique du gradient du fait de sa rapidité et dans la mesure où elle a été éprouvée avec succès dans le cadre de la conception de circuit [Per88], [Olo92], [Hen93] [Mar93], [Ker94].

Nous venons de voir que l'optimisation était basée sur la notion de "*fonction-erreur multi-objectifs*". En effet, dans un système à plusieurs variables, dont les caractéristiques souhaitées ont été fixées, nous pouvons définir une fonction-erreur $E(h)$ qui permet de caractériser l'écart entre l'objectif souhaité et la réponse réelle du circuit. La minimisation de cette fonction-erreur est alors la fonction principale de la technique d'optimisation.

Pour m objectifs simultanées, et pour une plage de fréquence discrétisée en N_f points de fréquences, la fonction erreur s'écrit de la manière suivante :

$$E(h) = \sum_{j=1}^{N_f} \sum_{k=1}^m W_k \left(\frac{T_k(\omega_j, h)}{T_{0k}(\omega_j)} - 1 \right)^2 \quad (III.30)$$

Avec :

- $T_k(\omega_j, b)$: valeur de la réponse en fonction de la pulsation ω_j et du vecteur-optimisation $b = (b_0, b_1, \dots, b_n)$,
- $T_{0k}(\omega_j)$: réponse recherchée à la pulsation ω_j ,
- W_k : facteur de pondération.

Cette fonction, du type "moindres carrés", est largement utilisée dans les processus d'optimisation car elle bien adaptée au calcul matriciel, et possède généralement plusieurs minima locaux.

L'efficacité de la méthode d'optimisation dépendra alors de sa capacité à déterminer le minimum global et de la rapidité (nombre d'itérations entreprises) pour atteindre ce minimum.

2.2.2. Algorithme de Levenberg-Marquardt – Amélioration de More

La méthode de *Levenberg-Marquardt* est un prolongement de l'algorithme de *Newton-Raphson* [Gup81], basé sur le critère des moindres carrés. *K. Levenberg* et *D. Marquardt* [Lev44][Mar63] ont proposé une procédure de minimisation de fonction objectif en introduisant un paramètre α , dit de *Levenberg-Marquardt*, afin d'améliorer la convergence. *J. More* a, quant à lui, établi des relations précises entre les paramètres utilisés dans l'algorithme.

Dans un soucis de clarté, nous nous contenterons de présenter l'algorithme utilisé pour l'optimisation d'un seul objectif. L'expression III.30 se résume alors à :

$$E(b) = \sum_{j=1}^{N_f} W \cdot \left(\frac{T(\omega_j, b)}{T_0(\omega_j)} - 1 \right)^2 = \sum_{j=1}^{N_f} W \cdot e(b)^2 \quad (III.31)$$

Où $e(b)$ est défini tel que :

$$e(b) = \frac{T(\omega_j, b)}{T_0(\omega_j)} - 1 \quad (III.32)$$

La quantité à minimiser s'écrit encore :

$$E(b) = e(b)^T e(b) \quad (III.33)$$

$$\text{où : } e(b)^T = (e_1(b, \omega_1), e_2(b, \omega_2), \dots, e_{N_f}(b, \omega_{N_f})) \quad (III.34)$$

Si nous considérons une variation du premier ordre pour le vecteur h :

$$b = b_0 + \Delta b \quad (III.35)$$

Une approximation aux deux premiers termes du développement en série de Taylor de $e(b_0 + \Delta b)$ nous donne :

$$e(b_0 + \Delta b) = e_0(b_0) + J(b_0) \cdot \Delta b \quad (III.36)$$

$J(b_0)$ est appelé jacobien du vecteur $e_0(b)$ et est représenté par la matrice :

$$J = \begin{bmatrix} \frac{\partial e_1}{\partial b_1} & \frac{\partial e_1}{\partial b_2} & \dots & \frac{\partial e_1}{\partial b_N} \\ \frac{\partial e_2}{\partial b_1} & \ddots & & \vdots \\ \vdots & & \frac{\partial e_i}{\partial b_j} & \vdots \\ \frac{\partial e_{N_i}}{\partial b_1} & \dots & \dots & \frac{\partial e_{N_i}}{\partial b_N} \end{bmatrix} \quad (III.37)$$

Il nous faut alors déterminer la variation Δb qui permet de minimiser l'erreur totale $E(b)$, c'est à dire qui vérifie la relation :

$$\frac{\partial E(b)}{\partial \Delta b} = 0 \quad (III.38)$$

La variation Δb est alors donnée par la relation suivante :

$$\Delta b = -[J^T J]^{-1} J^T e_0 \quad (III.39)$$

Il est donc possible de définir un nouveau vecteur b et poursuivre ainsi l'optimisation. Par contre, cette méthode, et en particulier le choix de la variable Δb , ne permet pas d'assurer la convergence.

C'est pourquoi, *Levenberg* et *Marquardt* [Lev44][Mar63] ont apporté des modifications à l'algorithme précédent, tout en s'appuyant sur le critère des moindres carrés.

Ainsi, leur démarche a consisté à introduire, dans l'équation (III.39), un terme α ainsi qu'une matrice D , diagonale, qui prend en compte l'échelle du problème. La nouvelle expression de la variable Δb est :

$$\Delta b(\alpha) = -[J^T J + \alpha D^T D]^{-1} J^T e_0 \quad (III.40)$$

α est le paramètre de Levenberg-Marquardt et doit être choisi de façon à satisfaire la contrainte supplémentaire suivante :

$$\|D\Delta b\| < \Delta \quad (III.41)$$

où $\|D\Delta b\|$ désigne la norme du vecteur $D\Delta b$ et Δ est une constante strictement positive.

L'ensemble des valeurs de Δb qui respectent la condition (III.41) forme une ellipsoïde, dont le $i^{\text{ème}}$ demi-axe aura pour longueur Δ/d_i , où d_i est un élément de la diagonale de la matrice D . Ce demi-axe rend compte, en réalité, de la linéarité de la fonction objectif dans cette direction et la relation (III.41) permet de limiter l'accroissement du vecteur b si la fonction objectif est fortement non-linéaire en son point courant.

L'algorithme de *Levenberg-Marquardt* peut alors se décomposer en trois étapes et pour la $k^{\text{ième}}$ itération, il s'énonce comme suit :

(a) Etant donné $\Delta_k > 0$, si pour $\alpha_k = 0$, on a :

$$\|D_k \Delta b_k\| < \Delta_k \quad (III.42)$$

alors :

$$\Delta b_k = -[J_k^T J_k]^{-1} J_k^T e_{0_k} \quad (III.43)$$

sinon, on cherche α_k tel que $\|D_k \Delta b_k\| = \Delta_k$ avec :

$$\Delta b_k = -[J_k^T J_k + \alpha_k D_k^T D_k]^{-1} J_k^T e_{0_k} \quad (III.44)$$

(b) Si $E(b_k + \Delta b_k) < E(b_k)$:

- alors : $b_{k+1} = b_k + \Delta b_k$, puis on calcule J_{k+1} .
- sinon : $b_{k+1} = b_k$ et $J_{k+1} = J_k$.

(c) Choisir Δ_{k+1} et D_{k+1} .

Une détermination optimale de D_{k+1} et Δ_{k+1} à chaque itération est un gage de bonne convergence de l'algorithme. C'est pourquoi, *J.J. More* [Mor78] a établi des relations précises qui permettent d'évaluer ces paramètres et de les modifier à chaque itération [Per88], [Lec00]. Ainsi, en analysant le degré de non-linéarité au voisinage du point courant, la détermination du minimum global s'effectue de façon rapide et avec une convergence quasi-absolue.

D'une façon générale, lorsque la condition (a) est remplie, l'algorithme se situe en fin d'itérations au voisinage du minimum global où la linéarité est suffisante pour appliquer la méthode de *Raphson-Newton*.

2.3. Synthèse des réseaux d'adaptation

L'optimisation des réseaux d'adaptation est réalisée à partir d'expressions polynomiales qui déterminent les paramètres de répartitions de ces égaliseurs (expressions III.3 à III.5). Ainsi, lorsque la procédure arrive à son terme, il faut réaliser l'extraction des éléments distribués à partir des expressions optimales.

Cette extraction est accomplie à partir de l'impédance d'entrée des égaliseurs. En effet, lorsque la résistance de fermeture du réseau d'adaptation est égale à la résistance de normalisation (figure III.8), l'impédance d'entrée $Z_e(t)$ de ce réseau s'exprime à l'aide de la relation (III.45).

$$Z_e(t) = \frac{g(t) + b(t)}{g(t) - b(t)} \quad (III.45)$$

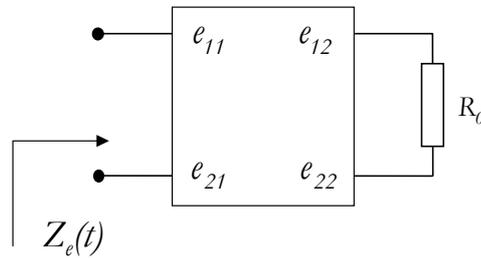


Figure III.8 : Réseau d'adaptation fermé sur une impédance normalisée

Dans le cas des circuits localisés, l'impédance d'entrée de ce même quadripôle est de forme identique, à ceci près qu'il suffit de remplacer, dans l'expression (III.45), la variable de Richards t par la variable de Laplace p . Par contre, la procédure d'extraction des capacités et des selfs, dans le cas d'une synthèse en éléments localisés, serait différente de la procédure d'extraction des éléments unitaires ou des stubs dans le cas d'une synthèse en éléments distribués [Olo92].

Extraction des éléments unitaires

L'extraction des éléments unitaires repose sur le théorème de Richards [Ric48] qui spécifie que, étant donnée une fonction impédance positive réelle $Z_1(t)$ de degré n , alors il est possible d'extraire de $Z_1(t)$ un élément unitaire d'impédance caractéristique $Z_1(1)$. L'impédance en cascade restante $Z_2(t)$ est alors elle-même une fonction positive réelle, mais de degré $n-1$ et son expression est donnée par la relation (III.46) :

$$Z_2(t) = Z_1(1) \cdot \frac{Z_1(t) - Z_1(1)t}{Z_1(1) - tZ_1(t)} \quad (III.46)$$

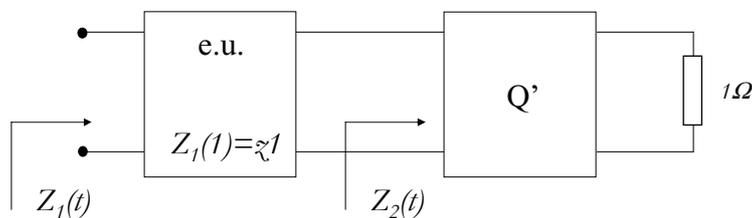


Figure III.9 : Extraction d'un élément unitaire

Cette relation est à la base de la synthèse d'un réseau constitué d'éléments unitaires en cascade. En effet, la procédure d'extraction peut être répétée jusqu'à l'obtention finale de tous les éléments. Nous allons donc présenter le formalisme général.

Formalisme :

Considérons un égaliseur constitué de n éléments unitaires en cascade (figure III.10).

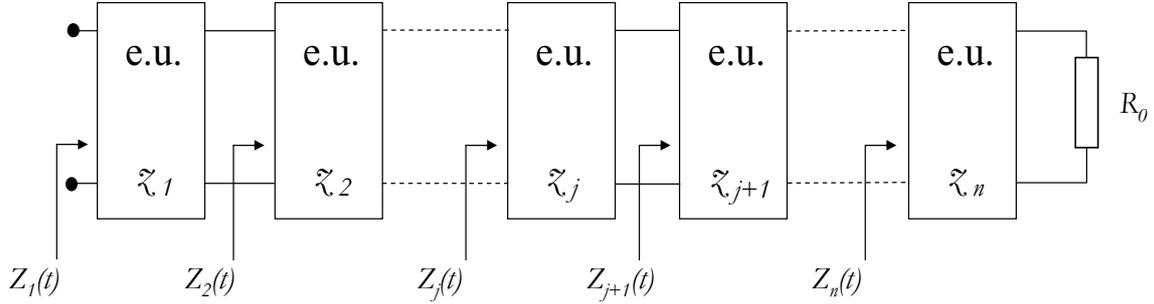


Figure III.10 : Extraction de n éléments unitaires

La synthèse générale du réseau consiste à déterminer les impédances caractéristiques normalisées ξ_j de chaque élément unitaire à partir des polynômes $h(t)$ et $g(t)$ (et plus particulièrement de leurs coefficients h_i et g_i obtenus après optimisation).

Nous avons précédemment exprimé l'impédance d'entrée du quadripôle à synthétiser à l'aide de la relation :

$$Z_i(t) = \frac{g(t) + h(t)}{g(t) - h(t)} \quad (III.47)$$

En posant maintenant :

$$Z_i(t) = \frac{v^1(t)}{u^1(t)} = \frac{v_0^1 + v_1^1 t + v_2^1 t^2 + \dots + v_i^1 t^i + \dots + v_n^1 t^n}{u_0^1 + u_1^1 t + u_2^1 t^2 + \dots + u_i^1 t^i + \dots + u_n^1 t^n} \quad (III.48)$$

Nous avons par identification :

$$\begin{cases} v^1(t) = g(t) + h(t) \\ u^1(t) = g(t) - h(t) \end{cases} \quad (III.49)$$

L'impédance caractéristique normalisée ξ_i du premier élément unitaire s'obtient en donnant la valeur 1 à t dans l'expression (III.47) :

$$\xi_i = Z_i(1) = \frac{g(1) + h(1)}{g(1) - h(1)} = \frac{g_0 + g_1 + \dots + g_i + \dots + g_n + h_0 + h_1 + \dots + h_i + \dots + h_n}{g_0 + g_1 + \dots + g_i + \dots + g_n - h_0 - h_1 - \dots - h_i - \dots - h_n} \quad (III.50)$$

La détermination de ξ_i nous permet d'obtenir l'expression de $Z_2(t)$ grâce au théorème de Richards :

$$Z_2(t) = \xi_i \cdot \frac{Z_i(t) - \xi_i t}{\xi_i - t Z_i(t)} = \frac{x^2(t)}{y^2(t)} \quad (III.51)$$

Ce théorème nous permet également d'affirmer que la fonction rationnelle $Z_2(t)$ est de degré $(n-1)$, alors même que l'expression (III.51) nous montre que les polynômes $x^2(t)$ et $y^2(t)$ sont de degré $(n+1)$.

Cette indétermination disparaît dès que l'on s'aperçoit qu'il est possible de mettre en facteur le terme $(1-t^2)$ à la fois au numérateur et au dénominateur de $Z_2(t)$:

$$Z_2(t) = \frac{x^2(t)}{y^2(t)} = \frac{(1-t^2) \cdot v^2(t)}{(1-t^2) \cdot u^2(t)} \quad (III.52)$$

Par identification entre les relations (III.51) et (III.52), nous pouvons déterminer les expressions des polynômes $x^2(t)$ et $y^2(t)$, à savoir :

$$\begin{cases} x^2(t) = \xi_i \cdot v^1(t) - t \cdot \xi_i^2 u^1(t) \\ y^2(t) = \xi_i \cdot u^1(t) - t \cdot u^1(t) \end{cases} \quad (III.53)$$

Et par suite, celles de $u_2(t)$ et $v_2(t)$:

$$\begin{cases} v^2(t) = \frac{x^2(t)}{(1-t^2)} \\ u^2(t) = \frac{y^2(t)}{(1-t^2)} \end{cases} \quad (III.54)$$

Ainsi, de la même façon que nous avons déterminé l'impédance caractéristique ξ_i du premier élément unitaire, nous pouvons établir celle du deuxième en remplaçant $t=1$ dans l'expression suivante :

$$\xi_{i,2} = Z_2(1) = \left. \frac{v^2(t)}{u^2(t)} \right|_{t=1} \quad (III.55)$$

Et, de proche en proche, en adoptant la même procédure, l'ensemble des impédances caractéristiques réduites ξ_i de l'égaliseur peuvent être calculées :

$$\xi_i = Z_i(1) = \frac{\sum_{j=0}^{n-i} v_j^i}{\sum_{j=0}^{n-i} u_j^i} \quad (III.56)$$

où v_j^i et u_j^i représentent les coefficients des polynômes $v^i(t)$ et $u^i(t)$.

Il est alors possible de construire un algorithme d'extraction des éléments unitaires afin de l'intégrer dans le logiciel de conception *RfCAD*. Un tel algorithme, permettant à la fois l'extraction d'éléments unitaires et de stubs, a déjà été mis en œuvre et intégré de façon optimum dans le cadre de ce logiciel [Olo92], [Ker94].

2.4. Organigrammes du programme *Rfcad*

Nous présentons, sur les deux figures suivantes, deux organigrammes qui permettent de mettre en exergue la trame générale du programme *Rfcad*.

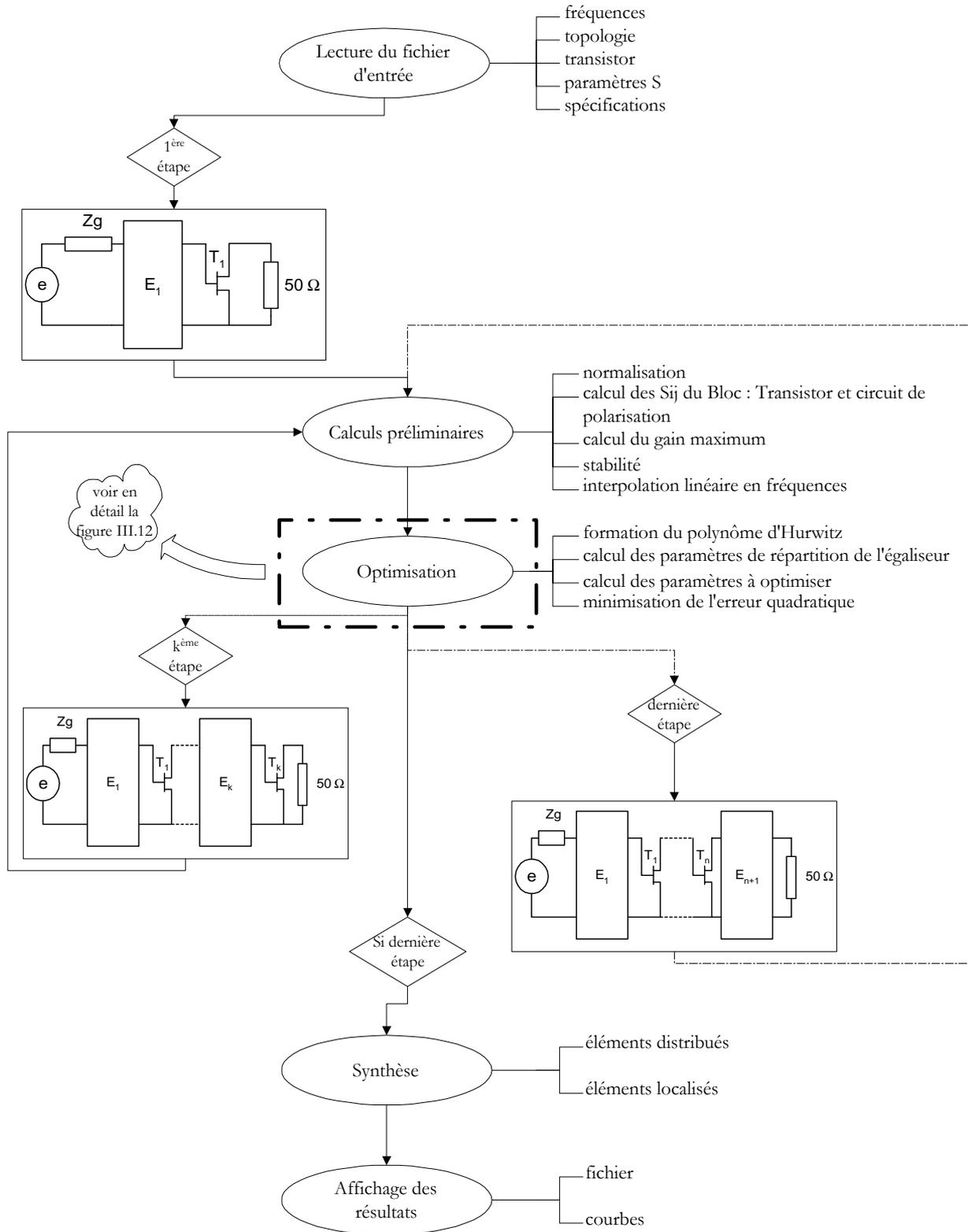


Figure III.11 : *Organigramme de RFCAD*

La figure III.11 expose les grandes étapes du programme :

- Tout d'abord, la lecture des données nécessaires au bon déroulement du programme (bande de fréquences, cahier des charges à remplir,...) est effectuée par l'intermédiaire d'un fichier d'entrée,
- Puis, à chaque étape principale (ajout d'un nouvel égaliseur et d'un nouveau transistor), différents calculs intermédiaires (stabilité, gain maximum,...) précèdent la phase d'optimisation (détaillée plus spécifiquement sur la figure III.12).
- Enfin, lorsque la dernière étape est achevée (optimisation du $n+1^{ème}$ égaliseur), la synthèse des différents réseaux est effectuée ainsi que l'écriture des résultats dans un fichier et leur affichage.

La figure III.12 détaille la procédure d'optimisation :

- Après la génération aléatoire d'un vecteur $b(t)$, le calcul du polynôme $G(t)$ et de ses racines, le calcul des erreurs relatives, de la matrice jacobienne J , de sa transposée J^T et du produit de ses matrices $J^T \cdot J$ sont réalisés dans une première boucle.
- Dans un deuxième temps, après le calcul de l'erreur quadratique, un test sur la variable d'optimisation permet ou non de relancer une nouvelle itération de l'algorithme.
- La dernière étape consiste à calculer, à partir des coefficients déterminés lors de l'optimisation, les polynômes $b(t)$ et $g(t)$ et de réaliser la synthèse de l'égaliseur prédéterminé.

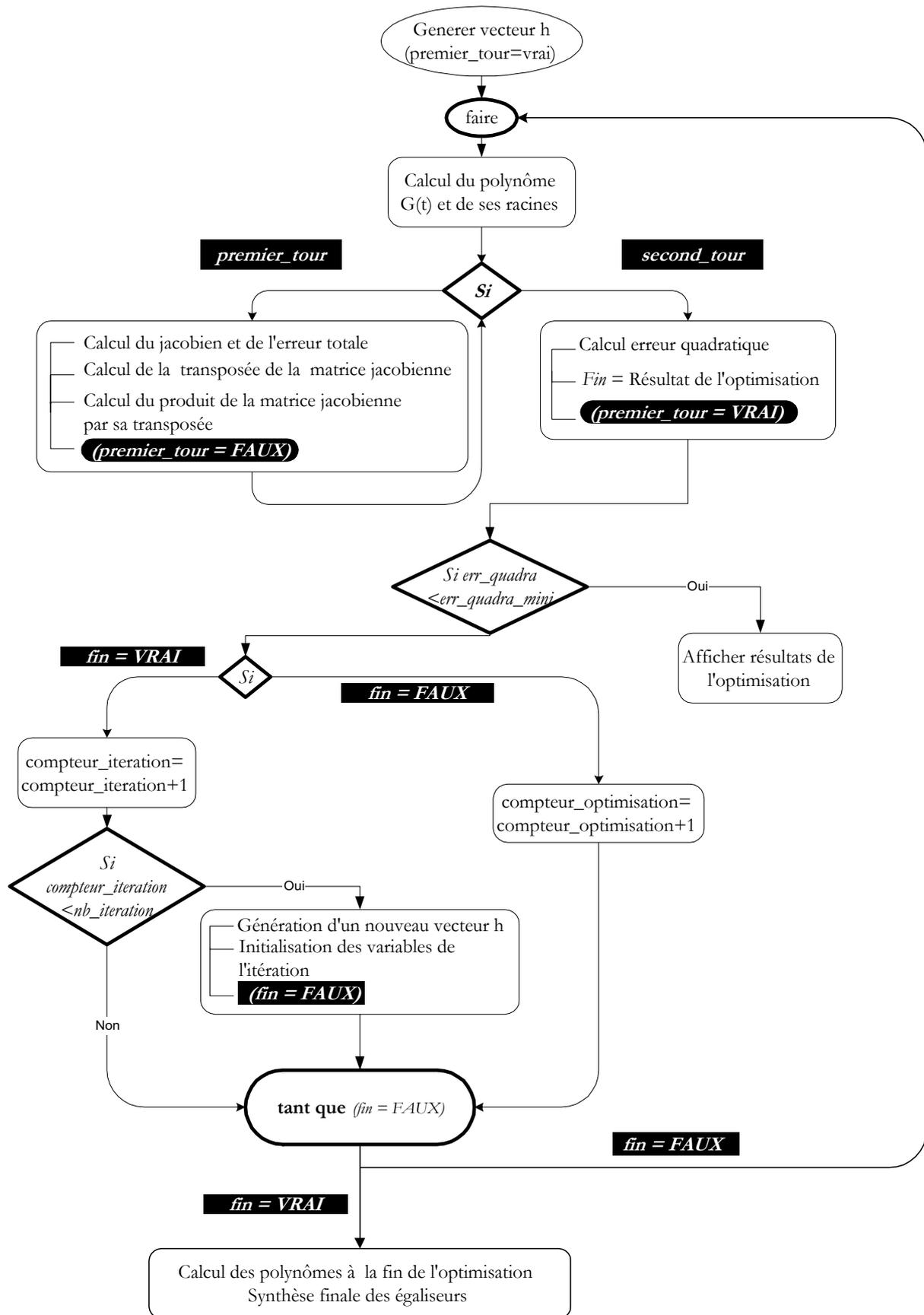


Figure III.12 : Organigramme de la procédure d'optimisation

III. APPLICATION A LA CONCEPTION DE CIRCUITS ACTIFS NON-LINEAIRES

Dans le paragraphe précédent, nous avons présenté la méthode des fréquences réelles appliquée aux circuits linéaires.

Nous allons à présent décrire les principales évolutions du logiciel *Rf cad*, afin de l'adapter à la conception d'amplificateurs non-linéaires de puissance et donner naissance au logiciel *Rf cad_power*. Il s'agit dans ce cas, de prendre en compte la variation des paramètres S des transistors en fonction de la puissance, d'intégrer l'importance de la charge présentée à ces transistors et de mettre en œuvre l'optimisation de la puissance ajoutée.

Ces trois évolutions font l'objet des paragraphes suivants.

3.1. Variation des paramètres S en fonction de la puissance

Dans le cadre de la conception d'amplificateurs non-linéaires, la variation du gain, dès le début de la saturation, est liée aux variations des paramètres de répartition du transistor. Donc cette variation n'est plus seulement dépendante de la fréquence, mais également de la puissance d'entrée.

Or, pour la conception d'amplificateurs de puissance sans utiliser de modèle équivalent, il est primordial de connaître les paramètres S en tout point de fréquence et de puissance de fonctionnement. Par conséquent, nous devons intégrer le programme d'interpolation bidimensionnelle (présenté au chapitre II) au logiciel existant.

Ceci entraîne une modification nécessaire, à la fois de la structure du fichier d'entrée, mais également de la procédure de lecture de ce fichier.

3.1.1. Fichier d'entrée

La transmission du cahier des charges au logiciel de simulation se fait par l'intermédiaire d'un fichier d'entrée qui contient les renseignements suivants :

- nombre d'étages de l'amplificateur,
- type de la synthèse : éléments distribués ou localisés,
- bande passante,
- nombre de points d'optimisation,
- paramètres S du (ou des) transistor(s).

Nous présentons un exemple de fichier d'entrée, à l'Annexe II, tel qu'il est appelé par le logiciel *Rfcad*.

Dans ce type de conception de circuits actifs linéaires, la phase d'optimisation (présentée par l'organigramme III.12) consiste à minimiser l'erreur quadratique totale sur toute la plage de travail considérée. L'optimisation est réalisée en plusieurs points de fréquence séparés par un pas constant (figure III.13).

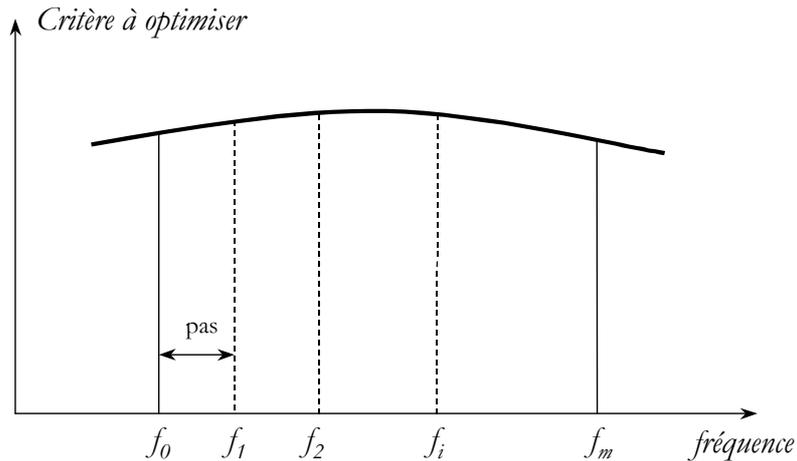


Figure III.13 : Optimisation sur la bande de fréquence dans *Rfcad*

La démarche à adopter dans le cadre de la conception de circuits actifs non-linéaires est différente. En effet, il nous faut disposer de l'information sur les paramètres S pour chaque puissance d'entrée, puisque ces paramètres sont dépendants du niveau d'excitation.

Le processus d'optimisation s'en trouve ainsi modifié, car la phase unique d'optimisation sur toute la bande de fréquence (présentée à la figure III.13) se transforme en n phases où n représente le nombre de puissances d'entrée spécifiées. En effet, de la même façon que nous cherchions à optimiser les paramètres (gain, adaptation) uniquement sur la bande de fréquence dans le cadre de la conception linéaire, il nous faut maintenant déterminer, pour chaque puissance d'entrée, et toujours sur la totalité de la bande passante, une puissance ajoutée optimale.

Le tableau III.1 résume la procédure.

	<i>Puissance d'Entrée</i>	<i>Plage de fréquences</i>	<i>Résultats après optimisation</i>
<i>1^{ère} optimisation</i>	P_{e_1}	Bande passante $[f_{inf}, f_{sup}]$	Puissance ajoutée $P_{add_{opt1}}$
<i>2^{ème} optimisation</i>	P_{e_2}	Bande passante $[f_{inf}, f_{sup}]$	Puissance ajoutée $P_{add_{opt2}}$
⋮	⋮	⋮	⋮
<i>n^{ème} optimisation</i>	P_{e_n}	Bande passante $[f_{inf}, f_{sup}]$	Puissance ajoutée $P_{add_{optn}}$

Tableau III.1 : Détermination de la puissance de fonctionnement

⇒ Nous pouvons alors déterminer la puissance d'entrée nominale de fonctionnement par comparaison des différents fichiers de sortie générés pour chaque puissance d'entrée. En effet, il nous suffit de rechercher la puissance d'entrée qui conduit à l'optimum de la puissance ajoutée.

Ainsi, la trame globale de notre logiciel dédié à la conception de circuits actifs non-linéaires peut se résumer en 3 grands points explicités par le tableau suivant :

①	Mesure des paramètres S pour chaque puissance d'entrée (en réalité, les valeurs proches de la compression seront les plus intéressantes).
②	Pour chaque puissance d'entrée, nous disposons d'un fichier de paramètres S. Utilisation alors de <i>Rfcd_power</i> pour n'importe quelle puissance d'entrée appartenant à la plage de puissance de mesures. Nous obtenons, après optimisation, la puissance ajoutée optimale pour la fréquence centrale de la bande passante.
③	Détermination de la puissance nominale de fonctionnement qui correspond aux meilleures performances, parmi les différents optima trouvés à l'étape 2. Synthèse des circuits d'adaptation pour cette configuration.

Tableau III.2 : Processus général de *Rfcd_power*

Afin de tenir compte du nouveau paramètre qu'est la puissance d'entrée, il nous a fallu modifier les fichiers d'entrée de *Rfcd* qui servent d'interface entre l'utilisateur et la machine. Nous avons donc choisi de réorganiser le mode de lecture des données en créant un nouveau type de fichier d'entrée, qui comprend les données générales, ainsi que plusieurs fichiers "*satellites*" contenant chacun les paramètres S pour chaque puissance de mesure (figure III.14).

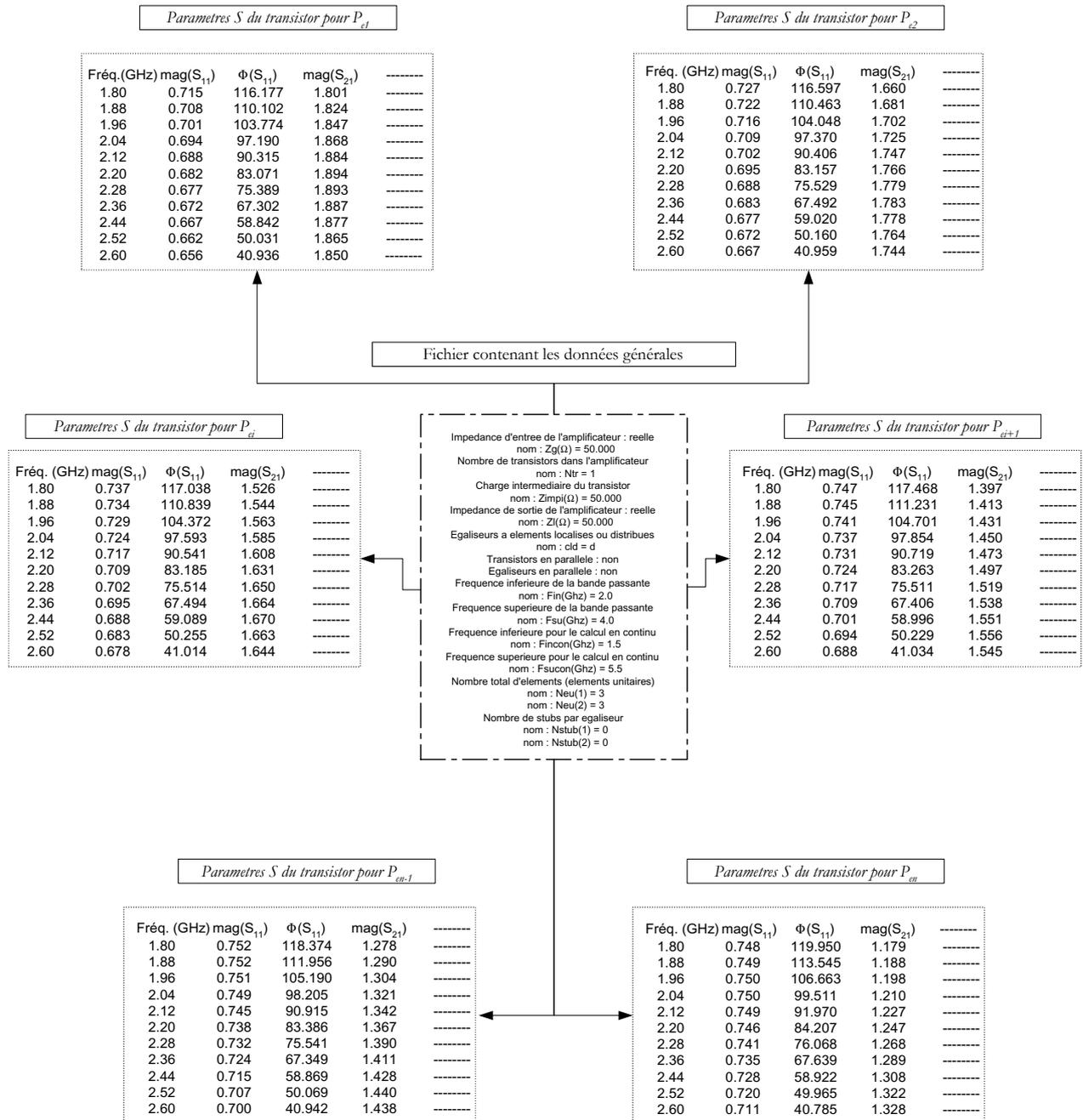


Figure III.14 : Nouvelle présentation des fichiers d'entrée

Le logiciel *RfCAD_power* laisse le choix à l'utilisateur de la puissance d'entrée souhaitée pour effectuer l'optimisation. La difficulté est alors de déterminer les paramètres S des transistors pour cette puissance. En effet, soit cette puissance de fonctionnement correspond à une des puissances de mesures et les paramètres S sont alors connus, soit les paramètres S n'ont pas été mesurés à cette puissance et il nous faut mettre en œuvre l'interpolation bidimensionnelle décrite au chapitre précédent.

3.1.2. Mise en œuvre de l'interpolation bidimensionnelle

3.1.2.1. Reconstitution du fichier de paramètres S

L'interpolation bidimensionnelle des paramètres S va permettre de réaliser l'optimisation et la synthèse d'un amplificateur pour n'importe quelle puissance d'entrée, et particulièrement pour celle où les paramètres S ne sont pas connus empiriquement.

La méthode d'interpolation bidimensionnelle par splines cubiques a été choisie pour sa bonne représentativité du phénomène étudié. En effet, elle permet de maîtriser la continuité des dérivées successives.

Bien évidemment, une bonne précision engendre inévitablement une complexité accrue et un outil de développement plus lourd à gérer. C'est pourquoi, au moins quatre fichiers de paramètres S sont nécessaires afin que l'algorithme d'interpolation puisse assurer ses calculs.

Concrètement, lorsque l'utilisateur choisit la puissance d'entrée pour laquelle l'optimisation doit être réalisée, le processus d'interpolation est appelé.

Le logiciel commence alors par balayer l'ensemble des fichiers de paramètres S qui correspondent chacun à une puissance d'entrée prédéfinie. Ensuite, le calcul des paramètres S se déroule de façon systématique et progressive. En effet, dans un premier temps, le module de S_{11} est interpolé pour toute la plage de fréquence de la bande passante, et ce pour la puissance choisie. Ensuite, le calcul se poursuit par la détermination de la phase de S_{11} . Enfin, la démarche est répétée pour S_{21} , S_{12} et S_{22} .

L'annexe III présente la procédure de façon plus détaillée.

3.1.2.2. Organigramme

Le synoptique du logiciel *RfCAD* modifié dans sa procédure de lecture des paramètres d'entrée est présenté à la figure III.15.

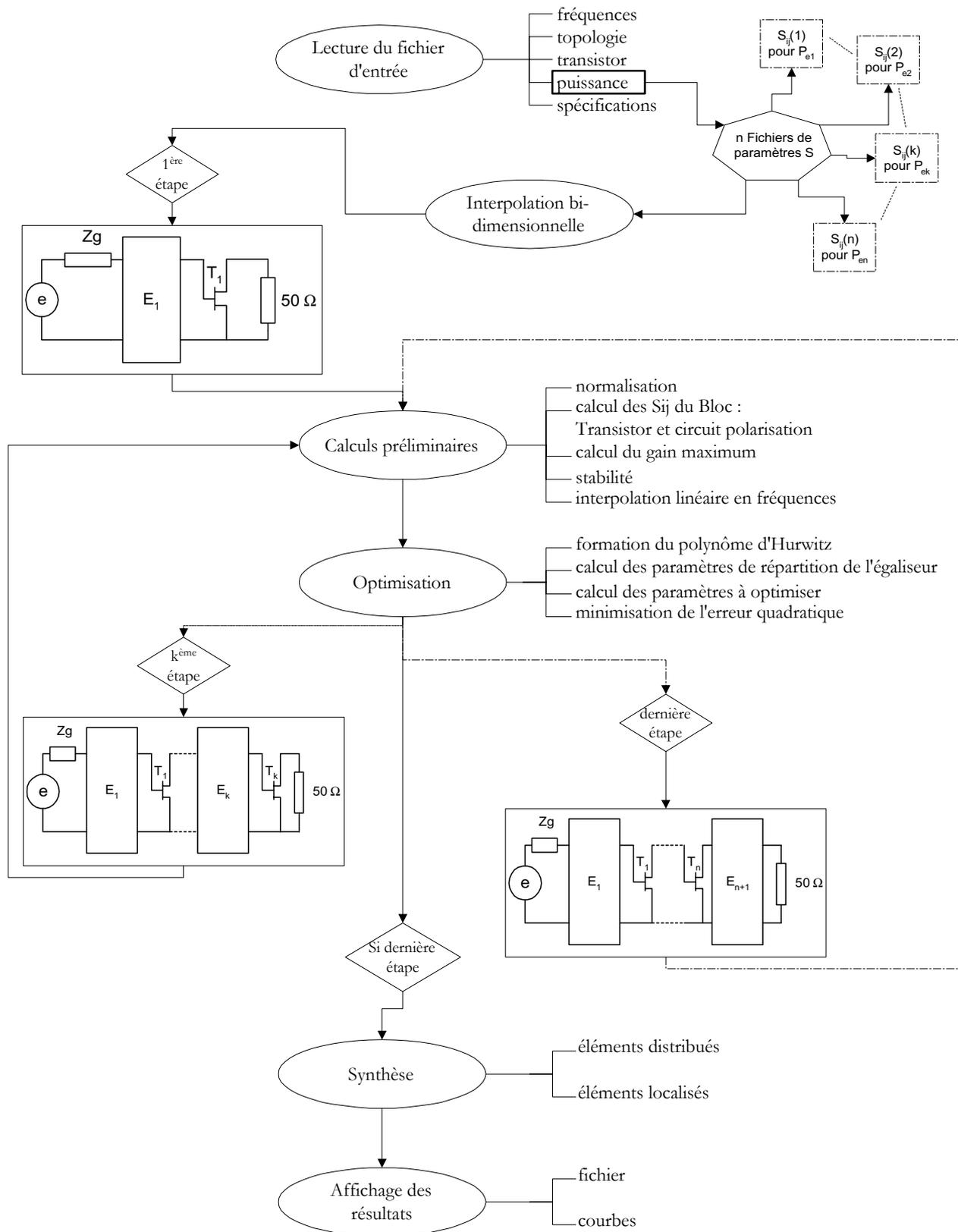


Figure III.15 : Organigramme de RFCAD modifié

3.2. Optimisation de la puissance ajoutée

Nous nous sommes attachés à déterminer les conditions qui permettent d'obtenir une puissance ajoutée maximum. En effet, dans le cadre de la conception d'amplificateurs de puissance, nous ne chercherons pas à optimiser le gain de l'étage actif, mais plutôt la différence linéaire entre la puissance de sortie et la puissance d'entrée : $P_{add} = P_{out} - P_{in}$. Notre choix s'est porté sur ce critère puisque la puissance ajoutée peut s'exprimer directement en fonction des paramètres S .

Nous nous sommes appuyés sur les travaux de *Gilmore* et *Rosenbaum* [Gil83]. Ils ont présenté une approche qui leur permet d'obtenir une puissance maximum en sortie d'un oscillateur, en décrivant la puissance ajoutée ($P_{out} - P_{in}$) comme une fonction du paramètre $\Gamma_{in} = b_1/a_1$ (figure III.16).

Leur démarche s'applique tout d'abord au cas des paramètres S *petit signal*. Notre objectif est alors de constater dans quelle mesure il est possible d'utiliser leur approche dans le cas d'amplificateurs faiblement non-linéaires à l'aide des paramètres S *large signal*.

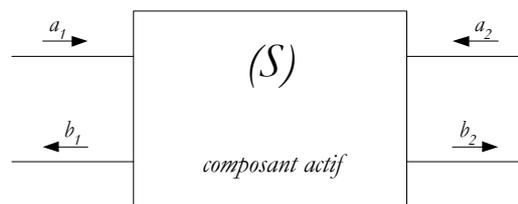


Figure III.16 : Paramètres S d'un composant actif 2-ports

A partir de la conception classique des paramètres S ,

$$\begin{aligned} b_1 &= S_{11} \cdot a_1 + S_{12} \cdot a_2 \\ b_2 &= S_{21} \cdot a_1 + S_{22} \cdot a_2 \end{aligned} \quad (III.57)$$

nous définissons les puissances d'entrée et de sortie comme suit :

$$\begin{aligned} P_{in} &= |a_1|^2 - |b_1|^2 \\ P_{out} &= |b_2|^2 - |a_2|^2 \end{aligned} \quad (III.58)$$

Ces puissances sont liées au coefficient de réflexion d'entrée par :

$$\Gamma_{in} = \frac{b_1}{a_1} \quad (III.59)$$

Nous proposons alors de déterminer la valeur algébrique de Γ_{in} , qui permet d'obtenir le maximum de puissance ajoutée délivrée à la charge :

$$P_{add} = P_{out} - P_{in} \quad (III.60)$$

A l'aide de (III.58), cette équation est donnée par :

$$P_{add} = |b_2|^2 - |a_2|^2 + |b_1|^2 - |a_1|^2 \quad (III.61)$$

ou :

$$P_{add} = |a_1|^2 \cdot \left[\frac{1}{|S_{12}|^2} \cdot (|S_{22} \cdot \Gamma_{in}|^2 + |\Delta|^2 - 2 \operatorname{Re}((S_{22} \cdot \Gamma_{in})^* \cdot \Delta)) - |\Gamma_{in}|^2 - |S_{11}|^2 + 2 \operatorname{Re}(\Gamma_{in}^* \cdot S_{11}) + |\Gamma_{in}|^2 - 1 \right] \quad (III.62)$$

avec : $\Delta = S_{11}S_{22} - S_{12}S_{21}$.

Finalement, avec l'expression de $\Gamma_{in} = A + jB$, la puissance ajoutée P_{add} atteint un maximum quand $\frac{\partial P_{add}}{\partial A} = 0$ et $\frac{\partial P_{add}}{\partial B} = 0$.

Ceci conduit aux équations suivantes :

$$2A \cdot \left[1 + \frac{|S_{22}|^2 - 1}{|S_{12}|^2} \right] - \frac{1}{|S_{12}|^2} [2 \cdot \operatorname{Re}(S_{22}^* \cdot \Delta) + 2 \cdot \operatorname{Re}(S_{11})] = 0 \quad (III.63)$$

et

$$2B \cdot \left[1 + \frac{|S_{22}|^2 - 1}{|S_{12}|^2} \right] - \frac{1}{|S_{12}|^2} [2 \cdot \operatorname{Im}(S_{22}^* \cdot \Delta) + 2 \cdot \operatorname{Im}(S_{11})] = 0 \quad (III.64)$$

En conclusion, la valeur optimum pour Γ_{in} est :

$$\Gamma_{in_{opt}} = \frac{S_{11} - \Delta \cdot S_{22}^*}{1 - |S_{22}|^2 - |S_{12}|^2} \quad (III.65)$$

Et en se référant à l'équation (III.62), la puissance ajoutée optimum délivrée à la charge est donnée par :

$$P_{add_{opt}} = |a_1|^2 \cdot \left(\frac{|S_{11}|^2 + |S_{12}|^2 + |S_{21}|^2 + |S_{22}|^2 - |\Delta|^2 - 1}{1 - |S_{22}|^2 - |S_{12}|^2} \right) \quad (III.66)$$

Cette méthode d'optimisation de la puissance ajoutée a été insérée au logiciel de conception d'amplificateurs non-linéaires basée sur la méthode des fréquences réelles.

En outre, au niveau d'un circuit actif de puissance, l'importance de l'impédance de charge présentée à l'étage final n'est plus à démontrer. C'est pourquoi, nous avons décidé d'inverser notre méthode de conception en commençant par le dernier étage. La détermination de la puissance optimale de fonctionnement est alors réalisée par la maximisation de la puissance ajoutée, comme nous venons de le décrire.

3.3. Adaptation de Rfcad_power : inversion Entrée/Sortie

La figure III.17 nous présente le schéma classique de conception d'un amplificateur micro-onde par la résolution du problème de la double adaptation qui permet de maximiser le transfert de puissance entre l'entrée et la sortie.

Comme nous l'avons déjà exposé au paragraphe II de ce même chapitre, l'une des originalités de la méthode des fréquences réelles est son caractère itératif. En effet, nous commençons par déterminer les caractéristiques d'un premier étage constitué du premier égaliseur et du transistor (figure III.5). Ensuite ces calculs sont étendus aux k premiers étages de l'amplificateur (figure III.6). Enfin, pour se placer dans la configuration de la double adaptation, il faut ajouter un dernier égaliseur (figure III.7).

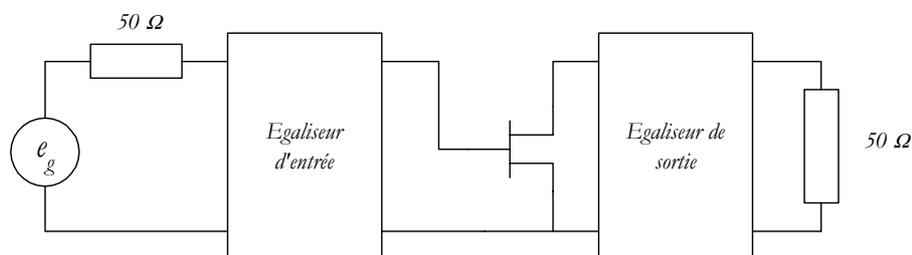


Figure III.17 : Principe de la double adaptation

Les schémas des figures III.5 à III.7 montrent qu'il est possible de réaliser, de manière récursive, la conception d'un amplificateur par la synthèse des différents égaliseurs.

Or, du fait de l'importance de l'impédance de sortie présentée au transistor dans la conception des amplificateurs de puissance, la synthèse a été réalisée, non plus de la source vers la charge, mais de la charge vers la source.

A partir de cette idée, il nous a fallu reconsidérer les différents calculs de la version originale du logiciel Rfcad, en particulier ceux des gains et des T.O.S. Ces expressions ont été déterminées au paragraphe II de ce même chapitre (formules III.16 à III.28). Nous allons expliquer ici la démarche de calcul des nouvelles expressions.

Dans un premier temps, nous avons entrepris une simple inversion de la démarche de conception d'amplificateurs linéaire. En effet, il nous fallait pouvoir vérifier que cette nouvelle procédure conduisait aux mêmes résultats que dans le cas linéaire. Nous avons donc comparé les performances issues d'une démarche de conception inversée à d'autres performances que nous avons déjà obtenues dans le cadre d'une conception classique [Ker94].

3.3.1. Version modifiée (Rfcad_power) [Haz00] [Haz01]

Dans la conception classique par la méthode des fréquences réelles, l'étape initiale consiste à déterminer le gain du premier étage de l'amplificateur constitué d'un égaliseur et d'un transistor.

Puisque le problème a été considéré par la sortie, il nous faut maintenant effectuer les modifications relatives à cette nouvelle méthode de conception.

3.3.1.1. Calcul des gains

Nous verrons par la suite que, dans la nouvelle version, le dernier égaliseur E_{k+1} permet d'obtenir le maximum de puissance ajoutée pour une puissance d'entrée déterminée. Il ne s'agit donc pas d'optimiser le gain transducique, ni de réduire les pertes par réflexion en sortie. Par contre, dans le cadre de la conception simplement inversée de la démarche linéaire, il nous faut trouver une relation entre les gains des différents étages afin de vérifier la validité des modifications engendrées.

Nous allons donc déterminer le gain du premier étage qui n'est plus constitué d'un égaliseur placé en amont de l'élément actif mais d'un égaliseur placé entre le dernier transistor et la charge (figure III.18).

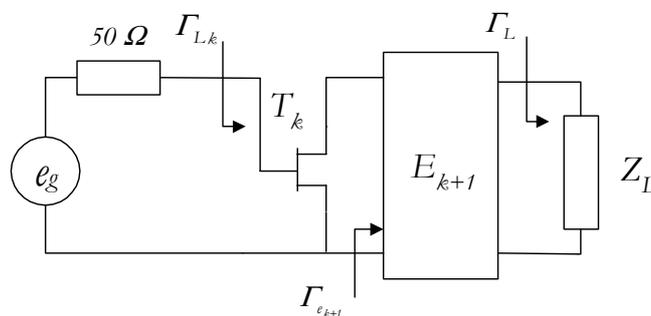


Figure III.18 : Premier étage de l'amplificateur de puissance

De la même façon que nous avons calculé le gain pour le premier étage de l'amplificateur classique, nous pouvons donner l'expression du nouveau gain :

$$G_{T_{k+1}} = \frac{|e_{2l_{k+1}}|^2 |S_{2l_k}|^2}{|1 - S_{22_k} \Gamma_{e_{k+1}}|^2 |1 - \Gamma_{L_k} e_{22_{k+1}}|^2} (1 - |\Gamma_{L_k}|^2) \quad (III.67)$$

avec :

$$\Gamma_{e_{k+1}} = e_{1l_{k+1}} + \frac{e_{2l_{k+1}}^2 \Gamma_{L_k}}{1 - e_{22_{k+1}} \Gamma_{L_k}} \quad (III.68)$$

et :

$$\Gamma_{L_k} = S_{1l_k} + \frac{S_{12_k} S_{2l_k} \Gamma_{e_k}}{1 - S_{22_k} \Gamma_{e_k}} \quad (III.69)$$

Comme dans le cadre de la conception des amplificateurs linéaires, la démarche est itérative, mais l'introduction des différents étages est réalisée en se déplaçant de la charge vers la source, et non plus l'inverse. A l'avant-dernière étape, la totalité des transistors est prise en compte (figure III.19).

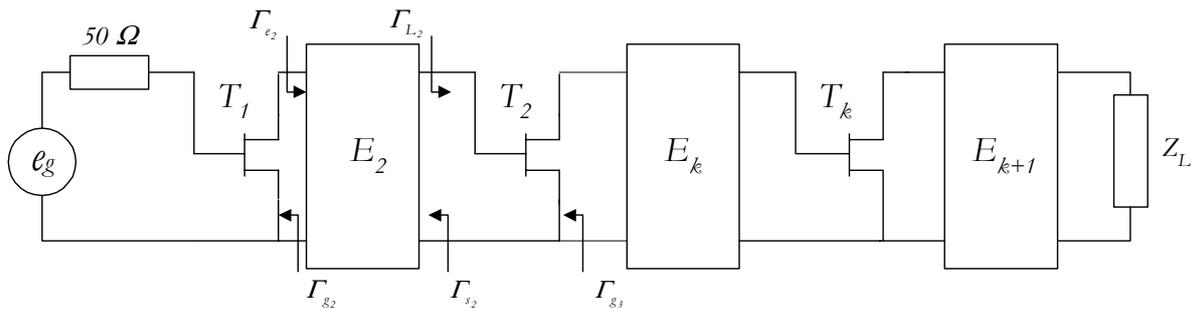


Figure III.19 : Amplificateur de puissance à k étages

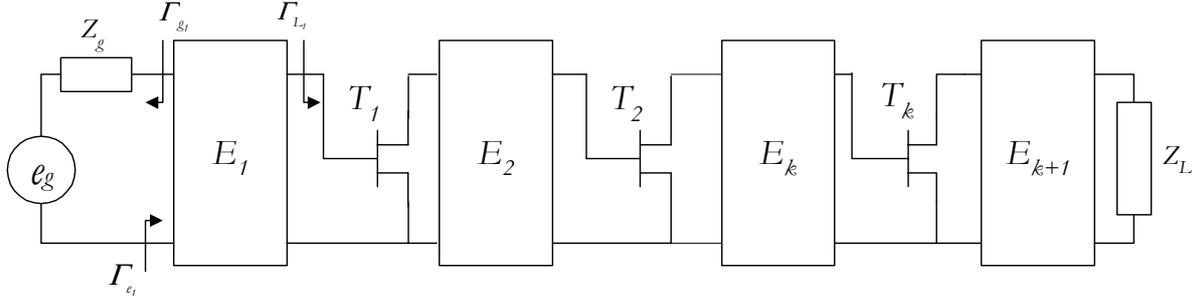
Il est alors possible de déterminer l'expression du gain en fonction de celui trouvé à l'étape précédente :

$$G_{T_2} = G_{T_1} \cdot \frac{|e_{2l_2}|^2 |S_{2l_1}|^2}{|1 - S_{22_1} \Gamma_{e_2}|^2 |1 - \Gamma_{L_2} e_{22_2}|^2} \quad (III.70)$$

avec :

$$\Gamma_{e_2} = e_{1l_2} + \frac{e_{2l_2}^2 \Gamma_{L_2}}{1 - e_{22_2} \Gamma_{L_2}} \quad (III.71)$$

Enfin, dans une dernière étape, l'ultime égaliseur est inséré entre la source et le premier transistor (figure III.20).


 Figure III.20 : *Amplificateur de puissance complet*

Le gain transducique total est alors le suivant :

$$G_T = G_{T_2} \frac{|e_{2T_1}|^2 (1 - |\Gamma_{g1}|^2)}{|1 - \Gamma_{g1} \Gamma_{e1}|^2 |1 - e_{22T_1} \Gamma_{L1}|^2} \quad (III.72)$$

3.3.1.2. Calcul des T.O.S.

Les T.O.S. d'entrée et de sortie sont évalués avec la même démarche itérative et parallèlement aux calculs des gains.

Ainsi, pour les k derniers étages (figure III.19), l'expression du $T.O.S._{out}$ est obtenue en évaluant, de proche en proche, les coefficients de réflexion Γ_s en sortie de chaque égaliseur et Γ_g en sortie de chaque transistor.

Nous avons, par exemple, les relations suivantes :

$$\Gamma_{g3} = S_{22_2} + \frac{S_{12_2} S_{21_2} \Gamma_{s_2}}{1 - S_{11_2} \Gamma_{s_2}} \quad (III.73)$$

$$\Gamma_{s_2} = e_{22_2} + \frac{e_{21_2}^2 \Gamma_{g_2}}{1 - e_{11_2} \Gamma_{g_2}} \quad (III.74)$$

et :
$$\Gamma_{g_2} = S_{22_2} \quad (III.75)$$

Ainsi, l'expression du T.O.S. de sortie pour les k derniers étages est donnée par la relation III.76 :

$$TOS_{out} = \frac{1 + |\Gamma_{s_{k+1}}|}{1 - |\Gamma_{s_{k+1}}|} \Bigg|_{k \text{ étages}} \quad (III.76)$$

Le T.O.S. d'entrée est évalué uniquement lorsque le premier égaliseur est optimisé (figure III.20).

Finalement, l'adaptation finale, en entrée et en sortie, de l'amplificateur dans son entier peut être calculé à l'aide des relations suivantes :

$$TOS_{out} = \frac{1 + \left| \Gamma_{s_{k+1}} \right|}{1 - \left| \Gamma_{s_{k+1}} \right|} \Bigg|_{k+1 \text{ étages}} \quad (III.77)$$

$$TOS_{in} = \frac{1 + \left| \Gamma_{e_1} \right|}{1 - \left| \Gamma_{e_1} \right|} \quad (III.78)$$

3.3.1.3. Comparaisons des gains transduciques

A partir des calculs précédents, il nous a semblé important de vérifier la validité de la synthèse en "sens inverse", en particulier de vérifier que les caractéristiques d'un amplificateur linéaire conçu par notre méthode sont identiques avec celles d'un amplificateur conçu par la méthode existante.

En effet, la méthode classique des fréquences réelles donne, pour un amplificateur à k étages, la formule du gain suivante, en fonction des paramètres de répartition des différents égaliseurs et transistors :

$$G_T = (1 - \left| \Gamma_{g_i} \right|^2) \frac{\prod_{i=1}^k \left| S_{2i} \right|^2 \prod_{i=1}^{k+1} \left| e_{2i} \right|^2}{\prod_{i=1}^{k+1} \left| 1 - e_{1i} \Gamma_{g_i} \right|^2 \prod_{i=1}^k \left| 1 - \Gamma_{s_i} S_{1i} \right|^2} \frac{(1 - \left| \Gamma_L \right|^2)}{\left| 1 - \Gamma_{s_{k+1}} \Gamma_L \right|^2} \quad (III.79)$$

Par contre, notre nouvelle méthode conduit à une expression du gain différente :

$$G_T = (1 - \left| \Gamma_L \right|^2) \frac{\prod_{i=1}^k \left| S_{2i} \right|^2 \prod_{i=1}^{k+1} \left| e_{2i} \right|^2}{\prod_{i=1}^{k+1} \left| 1 - e_{22_i} \Gamma_{L_i} \right|^2 \prod_{i=1}^k \left| 1 - \Gamma_{e_{i+1}} S_{22_i} \right|^2} \frac{(1 - \left| \Gamma_g \right|^2)}{\left| 1 - \Gamma_{e_1} \Gamma_{g_i} \right|^2} \quad (III.80)$$

Il nous faut donc montrer que ces deux formules sont équivalentes. Nous sommes partis du cas général d'un quadripôle Q (figure III.21) afin d'établir une relation intéressante.

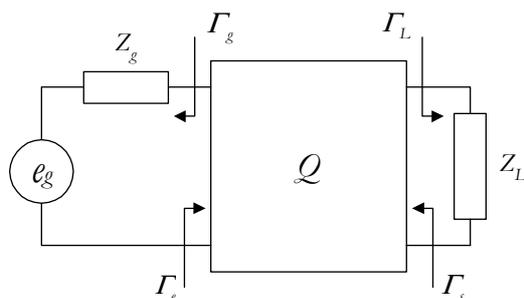


Figure III.21 : Quadripôle

A partir des expressions des coefficients de réflexion en entrée et en sortie du quadripôle :

$$\Gamma_e = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{11}\Gamma_L} \quad (III.81)$$

$$\Gamma_s = S_{22} + \frac{S_{12}S_{21}\Gamma_g}{1 - S_{11}\Gamma_g} \quad (III.82)$$

il est possible d'établir la relation suivante :

$$(1 - \Gamma_e\Gamma_g)(1 - S_{22}\Gamma_L) = (1 - S_{11}\Gamma_g)(1 - \Gamma_L\Gamma_s) \quad (III.83)$$

Ainsi, en appliquant cette relation à chaque étage de l'amplificateur complet (figure III.20 par exemple), et après multiplication membre à membre, nous obtenons :

$$\prod_{i=1}^{k+1} (1 - e_{22_i}\Gamma_{L_i}) \cdot (1 - S_{22_{i-1}}\Gamma_{e_i}) = \prod_{i=1}^{k+1} (1 - e_{11_i}\Gamma_{g_i}) \cdot (1 - S_{11_i}\Gamma_{s_i}) \quad (III.84)$$

A l'aide de la relation (III.84), et en tenant compte du fait que $\Gamma_{L_{k+1}} = (S_{11_{k+1}})$, que $\Gamma_{g_1} = (S_{22_0})$, nous pouvons en déduire l'égalité des deux formules de gain transducique.

3.3.2. Valeurs-objectifs de l'optimisation

Après avoir introduit les différentes modifications sur le gain et les T.O.S., il convient de définir dans un second temps les objectifs de l'optimisation, c'est à dire les valeurs que le concepteur désire obtenir pour le gain et les T.O.S. d'entrée et de sortie. Ces deux dernières valeurs seront définies par l'utilisateur et seront transmises au programme par l'intermédiaire du fichier d'entrée. Par contre, le calcul du gain de référence est inhérent au logiciel.

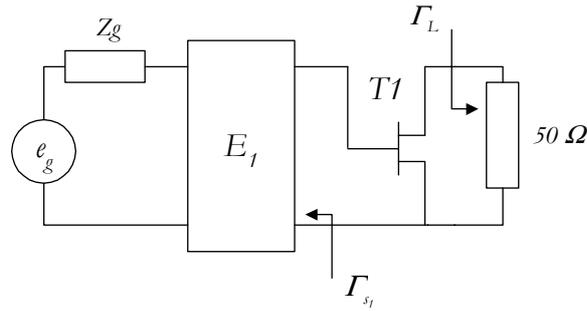
Gain de référence

Le gain de référence de l'amplificateur n'est pas une donnée que l'utilisateur va définir en tant que paramètres d'entrée puisque le logiciel *RfCAD* permet de calculer le gain disponible maximum en fonction des paramètres S du transistor. Ce gain sera donc considéré comme la valeur à atteindre. Par contre, l'expression de ce gain va être différente selon le type de synthèse utilisée.

Conception classique

- Premier étage :

A partir des notations de la figure III.22, la condition d'adaptation nous permet d'affirmer que le gain maximum est obtenu lorsque l'égaliseur E_1 permet de ramener un coefficient $\Gamma_{s_1} = S_{11}^*$.


 Figure III.22 : Gain de référence du premier étage

Ainsi, alors que l'expression du gain transductique du transistor T_1 est donnée par l'expression (III.85), nous obtenons, pour chaque fréquence d'optimisation, avec l'entrée adaptée ($\Gamma_{s_i} = S_{11}^*$) et la sortie chargée sur 50Ω , une expression du gain maximum donnée par la relation (III.86).

$$G_T = \frac{(1 - |\Gamma_{s_i}|^2)}{|1 - S_{11}\Gamma_{s_i}|^2} |S_{21}|^2 \frac{(1 - |\Gamma_L|^2)}{|1 - S_{22}\Gamma_L|^2} \quad (III.85)$$

$$G_{T_{max}} = \frac{|S_{21}|^2}{1 - |S_{11}|^2} \quad (III.86)$$

Afin d'obtenir un gain plat sur toute la plage de fréquence, le gain de référence sera choisi tel que : $G_{0_i} = \min(G_{T_{max}})$.

- k étages :

Afin de déterminer la valeur du gain de l'amplificateur, il nous faut chercher la valeur du coefficient de Rollett [Rol62] :

$$K = \frac{|\Delta|^2 + 1 - |S_{11}|^2 - |S_{22}|^2}{2|S_{12}S_{21}|} \quad (III.87)$$

avec : $\Delta = S_{11}S_{22} - S_{12}S_{21}$.

En effet, dans le cas où $K > 1$, la stabilité inconditionnelle est assurée et le gain maximum disponible de l'amplificateur vaut :

$$G_{d_{max}} = \left| \frac{S_{21}}{S_{12}} \right| (K \pm \sqrt{K^2 - 1}) \quad (III.88)$$

Par contre, si $K < 1$, il n'est pas possible de réaliser simultanément la stabilité inconditionnelle en entrée et en sortie.

Le gain maximum non unilatéral vaut alors :

$$G_{d_{max}} = \frac{|S_{21}|^2}{(1-|S_{11}|^2)(1-|S_{22}|^2)} \cdot \frac{1}{\left(1 - \frac{S_{12}S_{21}S_{11}^*S_{22}^*}{(1-|S_{11}|^2)(1-|S_{22}|^2)}\right)} \quad (III.89)$$

Le gain de référence du deuxième étage sera donc :

$$G_{0_2} = \min \left(G_{d_{max1}} \frac{|S_{21_2}|^2}{1-|S_{11_2}|^2} \right) \quad (III.90)$$

En généralisant aux k premiers égaliseurs, le gain de référence est fourni par l'expression suivante :

$$G_{0_k} = \min \left(G_{d_{max1}} G_{d_{max2}} \dots G_{d_{maxk-1}} \frac{|S_{21_k}|^2}{1-|S_{11_k}|^2} \right) \quad (III.91)$$

- Amplificateur complet :

En plaçant le dernier égaliseur E_{k+1} , qui permet d'effectuer l'adaptation en sortie de l'amplificateur, le gain de référence vaut finalement :

$$G_{0_{k+1}} = \min(G_{d_{max1}} G_{d_{max2}} \dots G_{d_{maxk-1}} G_{d_{maxk}}) \quad (III.92)$$

Conception inversée

- Dernier étage :

Dans la nouvelle version, le dernier égaliseur E_{k+1} permet d'obtenir le maximum de puissance ajoutée pour une puissance d'entrée déterminée. Il ne s'agit donc pas de réaliser l'adaptation en gain. Par contre, afin de vérifier notre démarche itérative, nous donnons la formule du gain de référence lorsque l'égaliseur E_{k+1} permet de réaliser l'adaptation en sortie : $\Gamma_{\ell_{k+1}} = S_{22}^*$.

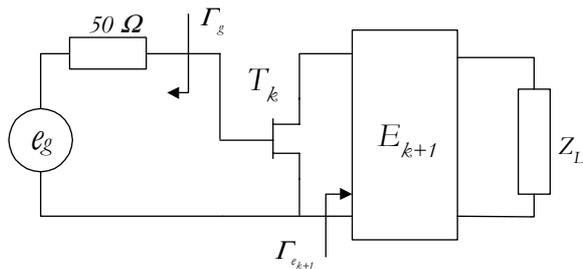


Figure III.23 : Nouveau gain de référence

Ainsi, alors que l'expression du gain transducique du transistor T_k est :

$$G_{T_{k+1}} = \frac{(1 - |\Gamma_{s1}|^2)}{|1 - S_{11} \Gamma_g|^2} |S_{21k}|^2 \frac{(1 - |\Gamma_{e_{k+1}}|^2)}{|1 - S_{22k} \Gamma_{e_{k+1}}|^2} \quad (III.93)$$

nous obtenons, pour chaque fréquence d'optimisation, avec la sortie adaptée ($\Gamma_{e_{k+1}} = S_{22}^*$) et une impédance d'entrée de 50Ω :

$$G_{T_{k+1}max} = \frac{|S_{21k}|^2}{1 - |S_{22k}|^2} \quad (III.94)$$

Enfin, afin d'obtenir un gain plat sur la bande de travail considérée, le gain de référence sera choisi tel que : $G_{0_{k+1}} = \min(G_{T_{k+1}max})$.

- k étages :

De la même façon que pour la conception classique, il nous faut chercher la valeur du coefficient de Rollett à l'aide de la formule (III.87) afin de déterminer la valeur du gain de l'amplificateur. Selon les valeurs de K , le gain transducique sera déterminé à l'aide des formules (III.88) ou (III.89).

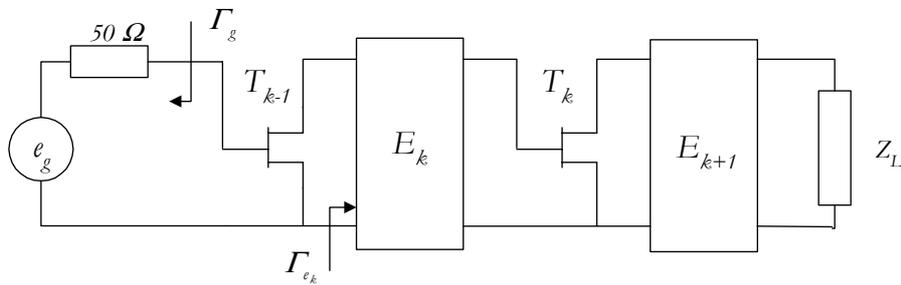


Figure III.24 : Gain de référence pour deux étages

Le gain de référence des deux étages est alors donné par l'expression :

$$G_{0_k} = \min \left(\frac{|S_{21_{k-1}}|^2}{1 - |S_{11_{k-1}}|^2} G_{d_{max_k}} \right) \quad (III.95)$$

En généralisant aux k premiers égaliseurs, le gain de référence est alors fourni par l'expression suivante :

$$G_{0_2} = \min \left(\frac{|S_{21_1}|^2}{1 - |S_{22_1}|^2} G_{d_{max_2}} G_{d_{max_3}} \dots G_{d_{max_k}} \right) \quad (III.96)$$

- Amplificateur complet :

En plaçant le premier égaliseur E_1 , qui permet d'effectuer l'adaptation en entrée de l'amplificateur de puissance, le gain de référence vaut finalement :

$$G_{0_1} = \min(G_{d_{max_1}} G_{d_{max_2}} \dots G_{d_{max_{k-1}}} G_{d_{max_k}}) \quad (III.97)$$

Ces valeurs de référence sont utilisées dans la procédure d'optimisation que nous présentons dans le paragraphe suivant.

3.3.3. Optimisation

L'organigramme de la procédure d'optimisation présentée sur la figure III.12 nous montre la complexité de cette étape.

En particulier, la phase de calculs des erreurs relatives, des erreurs quadratiques et de la matrice jacobienne n'est pas triviale. Or, dans la mesure où nous avons modifié la procédure de conception par rapport à la version originelle, il nous a fallu réécrire également la phase d'optimisation.

Avant de poursuivre, il nous faut faire un rappel : l'une des originalités de la méthode des fréquences réelles repose sur la synthèse d'éléments égaliseurs dont les paramètres de répartition e_{ij} sont donnés par la représentation de *Belevitch* [Bel56].

Ces paramètres e_{ij} sont simplement décrits à l'aide de deux polynômes : $g(t)$ et $h(t)$, et d'une fonction $f(t)$. Les expressions de ces paramètres (formules III.3 à III.5) ont été données au premier paragraphe de ce chapitre.

L'optimisation est réalisée sur les coefficients de $h(t)$. C'est à dire qu'à chaque passage dans la boucle d'optimisation, les coefficients b_0, b_1, \dots, b_n sont modifiés afin de trouver le minimum global de la fonction multi-objectif (formule III.29).

L'algorithme de *J.J. More* [Mor78] nous permet de converger rapidement vers le minimum global de cette fonction.

Par conséquent, pour la réalisation de l'optimisation, il nous faut calculer les différentes erreurs relatives des paramètres ainsi que les matrices jacobienes.

3.3.3.1. Définition du jacobien

Si nous considérons les vecteurs $\vec{X} = (x_1, x_2, \dots, x_n)$ et $\vec{b} = (b_1, b_2, \dots, b_m)$, où chaque composante x_i dépend des coefficients b_1, b_2, \dots, b_m , la matrice jacobienne du vecteur \vec{X} est définie comme suit :

$$J = \begin{bmatrix} \frac{\partial x_1}{\partial b_1} & \frac{\partial x_1}{\partial b_2} & \dots & \frac{\partial x_1}{\partial b_m} \\ \frac{\partial x_2}{\partial b_1} & \ddots & & \vdots \\ \vdots & & \frac{\partial x_i}{\partial b_j} & \vdots \\ \frac{\partial x_n}{\partial b_1} & \dots & \dots & \frac{\partial x_n}{\partial b_m} \end{bmatrix} \quad (III.98)$$

Où $\frac{\partial x_i}{\partial b_j}$ est la dérivée partielle de la composante x_i par rapport à la $j^{ème}$ composante du vecteur b .

3.3.3.2. Conception classique (générateur vers charge)

La méthode d'optimisation mise en œuvre dans notre logiciel de conception d'amplificateurs a été détaillée au paragraphe 2.2 de ce chapitre. Nous rappellerons simplement ici qu'afin de trouver le minimum global de la fonction multi-objectif, il nous faut déterminer la matrice jacobienne totale, qui prend en compte les erreurs relatives des différents paramètres à optimiser.

Le calcul du jacobien du gain demande une attention particulière. En effet, si le vecteur erreur relative du gain s'écrit : $\vec{e} = (e_1, e_2, \dots, e_{N_f})$ où N_f est le nombre de fréquences discrètes choisies dans la bande passante, l'expression du jacobien du gain est la suivante :

$$J = \begin{bmatrix} \frac{\partial e_1}{\partial b_1} & \frac{\partial e_1}{\partial b_2} & \dots & \frac{\partial e_1}{\partial b_n} \\ \frac{\partial e_2}{\partial b_1} & \dots & & \\ \vdots & & \frac{\partial e_i}{\partial b_j} & \\ \frac{\partial e_{N_f}}{\partial b_1} & & & \frac{\partial e_{N_f}}{\partial b_n} \end{bmatrix} \quad (III.99)$$

n est le nombre de composantes du vecteur d'optimisation, c'est à dire le nombre d'éléments unitaires de l'égaliseur. $\partial e_j / \partial b_i$ est la dérivée partielle de l'erreur relative à la j^{me} fréquence par rapport à la i^{me} composante du vecteur b .

$$\text{Or,} \quad e_j = \frac{G_k(\omega_j, b)}{G_{0k}} - 1 \quad (III.100)$$

$$\text{Donc} \quad \frac{\partial e_j}{\partial b_i} = \frac{1}{G_{0k}} \frac{\partial G_k(\omega_j)}{\partial b_i} \quad (III.101)$$

$$\text{Où :} \quad G_k = G_{k-1} \frac{|e_{2l_k}|^2 |S_{2l_k}|^2}{|1 - e_{1l_k} \Gamma_{gk}|^2 |1 - \Gamma_{sk} S_{1l_k}|^2} \quad (III.102)$$

Par conséquent, l'élément $\partial e_j / \partial b_i$ de la matrice jacobienne du gain a pour expression :

$$\frac{\partial e_j}{\partial b_i} = \frac{1}{G_{0k}} \left[\frac{\partial G_{k-1}(\omega_j)}{\partial |e_{2l_k}|^2} \frac{\partial |e_{2l_k}|^2}{\partial b_i} + \frac{\partial G_{k-1}(\omega_j)}{\partial |1 - e_{1l_k} \Gamma_{gk}|^2} \frac{\partial |1 - e_{1l_k} \Gamma_{gk}|^2}{\partial b_i} + \frac{\partial G_{k-1}(\omega_j)}{\partial |1 - \Gamma_{sk} S_{1l_k}|^2} \frac{\partial |1 - \Gamma_{sk} S_{1l_k}|^2}{\partial b_i} \right] \quad (III.103)$$

L'expression (III.94) met en évidence la difficulté du calcul. En effet, même si trois termes peuvent être calculés relativement facilement, dans la mesure où :

$$\frac{\partial G_{k-1}(\omega_j)}{\partial |e_{2l_k}|^2} = \frac{G_{k-1}(\omega_j)}{|e_{2l_k}|^2} \quad (III.104)$$

$$\frac{\partial G_{k-1}(\omega_j)}{\partial |1 - e_{1l_k} \Gamma_{gk}|^2} = - \frac{G_{k-1}(\omega_j)}{|1 - e_{1l_k} \Gamma_{gk}|^2} \quad (III.105)$$

$$\frac{\partial G_{k-1}(\omega_j)}{\partial |1 - \Gamma_{sk} S_{1l_k}|^2} = - \frac{G_{k-1}(\omega_j)}{|1 - \Gamma_{sk} S_{1l_k}|^2} \quad (III.106)$$

les trois autres termes demandent de nombreux calculs supplémentaires, car e_{2l_k} , Γ_{gk} , e_{1l_k} et Γ_{sk} dépendent du vecteur b .

3.3.3.3. Conception inversée (charge vers générateur)

Le principe du calcul du jacobien ne diffère pas de la méthode précédente. Par contre, la formule itérative qui permet de calculer le gain d'un amplificateur à k étages en fonction du gain des $k-1$ étages précédents n'est plus la même.

En effet, elle s'écrit :

$$G_{T_k} = G_{T_{k+1}} \frac{|e_{2l_k}|^2 |S_{2l_{k-1}}|^2}{|1 - S_{22_{k-1}} \Gamma_{e_k}|^2 |1 - \Gamma_{L_k} e_{22_k}|^2} \quad (III.107)$$

Nous avons toujours :
$$\frac{\partial e_j}{\partial h_i} = \frac{1}{G_{0_k}} \frac{\partial G_k(\omega_j)}{\partial h_i},$$

donc :

$$\frac{\partial e_j}{\partial h_i} = \frac{1}{G_{0_k}} \left[\frac{\partial G_{k+1}(\omega_j)}{\partial |e_{2l_k}|^2} \frac{\partial |e_{2l_k}|^2}{\partial h_i} + \frac{\partial G_{k+1}(\omega_j)}{\partial |1 - S_{22_{k-1}} \Gamma_{e_k}|^2} \frac{\partial |1 - S_{22_{k-1}} \Gamma_{e_k}|^2}{\partial h_i} + \frac{\partial G_{k+1}(\omega_j)}{\partial |1 - \Gamma_{L_k} e_{22_k}|^2} \frac{\partial |1 - \Gamma_{L_k} e_{22_k}|^2}{\partial h_i} \right] \quad (III.108)$$

A l'issue du calcul de la formule (III.108), la nouvelle procédure du jacobien du gain a été implémenté dans le logiciel *RfCAD_Power*.

3.3.4. Version finale

A cette étape, le logiciel *RfCAD_Power* effectue une conception d'amplificateurs linéaire, de la charge vers le générateur, selon un processus itératif que nous venons de développer.

Ainsi, afin d'envisager la conception d'amplificateurs non-linéaires, nous avons intégré la procédure d'optimisation de la puissance ajoutée réalisée par l'étage de sortie.

Ces dernières modifications ont été intégrées au logiciel *RfCAD_Power* [Haz01].

En conclusion, l'organigramme de la figure III.25 résume les différentes étapes de notre méthode de conception dédiée à la réalisation d'amplificateurs de puissance, en prenant en compte les trois principales évolutions : la variation des paramètres S large signal en fonction de la puissance, l'optimisation de la puissance ajoutée et la démarche itérative progressant de la charge vers la source.

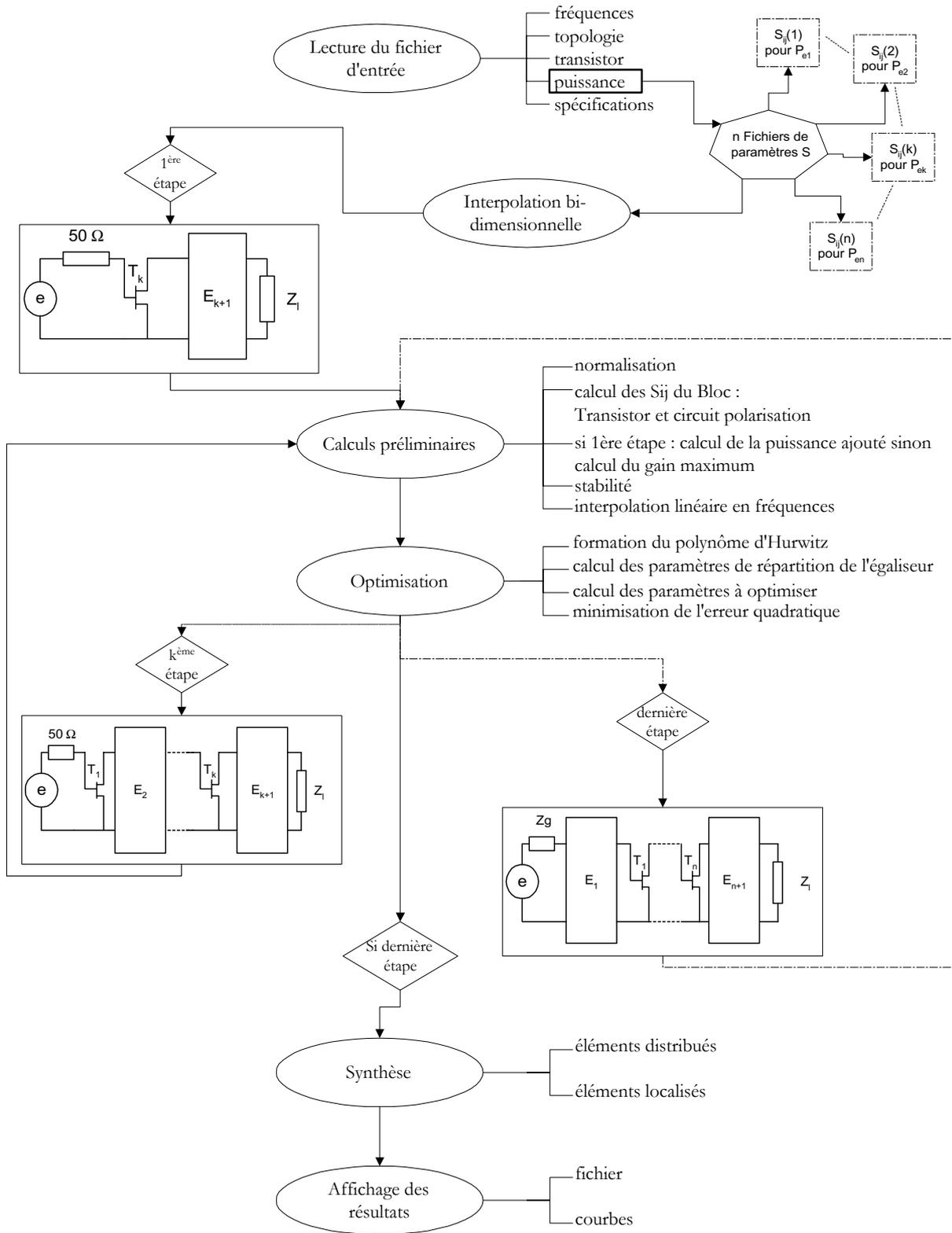


Figure III.25 : Organigramme de Rfcad_power

CONCLUSION

Le formalisme de base de la méthode des fréquences réelles, proposée par *Yarman* et *Carlin* [Yar82], a été présenté dans la première partie de ce chapitre. L'intérêt de cette technique a conduit à de nombreuses applications comme la réalisation d'amplificateurs linéaires, de filtres actifs ou l'adaptation d'antenne au point que deux logiciels de conception (*RfCAD* et *Acad*) sont disponibles au laboratoire *IXL*.

Dans une première partie, les avantages de la méthode des fréquences réelles ont été démontrés dans le cadre de la conception d'amplificateurs linéaires multi-étages ; son caractère itératif, la représentation de *Belevitch* pour les réseaux d'adaptation, une procédure d'optimisation basée sur l'algorithme de *Levenberg-Marquardt* font de cette méthode un outil performant dans le cadre de la conception de circuits. En outre, puisqu'elle s'appuie sur une caractérisation des transistors par les paramètres de répartition, aucun modèle équivalent n'est nécessaire.

Enfin, la dernière partie de ce chapitre a été consacrée à l'extension de la méthode originelle des fréquences réelles à la conception d'amplificateurs non-linéaires. L'interpolation bidimensionnelle, qui permet de prendre en compte la variation des paramètres S en fonction de la puissance, a été mise en œuvre. En outre, l'optimisation de la puissance ajoutée alliée à une nouvelle démarche de conception (de la charge vers la source) prenant en compte la primauté de l'impédance à présenter à l'étage de puissance, ont conduit à l'écriture, en langage *C-ANSI*, d'un nouveau logiciel d'aide à la conception d'amplificateurs non-linéaires.

Ce logiciel a été appliqué à la conception de deux amplificateurs en bande S présentés dans le chapitre suivant.

REFERENCES BIBLIOGRAPHIQUES

- [Bel56] Belevitch V., "Elementary application of the scattering formalism to network design", *IRE Trans. on Circuit theory, CT-Vol. 3, June 1956*.
- [Car71] Carlin H.J., "Distributed circuit design with transmission line elements", *Proceedings of the IEEE, Volume 59, Issue 7, Jul. 1971, pp. 1059-1081*.
- [Gil83] Gilmore R.J., Rosenbaum F.J., "An analytic approach to optimum oscillator design using S-parameters", *IEEE Trans. on Microwave Theory and Techniques, Volume MTT-31, Issue 8, Aug. 1983, pp. 633-639*.
- [Gup81] K. J. Gupta, R. Garg, R. Chadha, "CAD of Microwave Circuits", *John Wiley & Sons, New York, 1973*.
- [Haz00] Hazouard M., Kerhervé E., Jarry P., "An Alternative Method For SSPA Computer-Aided Design", *Microwave Symposium 2000, Tetuan, Morocco, May 2000*.
- [Haz01] Hazouard M., Kerhervé E., Jarry P., "New Solid State Power Amplifiers Design using Large Signal S parameters", *31st European Microwave Conference 2001, September 2001, London, pp. 381-383*.
- [Hen91] El Hendaoui E., Perennec A., Jarry P., "The simplified real frequency method applied to the active filters synthesis", *1991 IEEE MTT-S International Microwave Symposium Digest, 1991, pp. 455-457, Volume 2*.
- [Hen92] El Hendaoui E., "Synthèse et optimisation de filtres actifs microondes par la méthode des fréquences réelles simplifiée", *Thèse de doctorat, Université Bordeaux 1, Octobre 1992*.
- [Jar96] Jarry P., Kerhervé E., El Hendaoui H., Tertuliano H., "CAD of microwave integrated active filters by the real frequency-computer program FREELCD", *Annals of Telecommunications, vol.51, n°5-6, May-June 1996, pp. 191-205*.
- [Jar98] Jarry P., Kerhervé E., Hazouard M., Pham J.M., "CAD of microwave integrated multistage active filters by the real frequency method ", *Proceedings RAWCON 98, 1998 IEEE Radio and Wireless Conference , pp. 339-342, Colorado Springs, CO, USA, 9-12 August 1998*.
- [Ker94] Kerhervé E., "Conception et réalisation d'amplificateurs micro-ondes faible bruit à éléments distribués par la méthode simplifiée des fréquences réelles", *Thèse de doctorat, Université Bordeaux 1, Septembre 1994*.
- [Ker97] Kerhervé E., Jarry P., Tronche C., "A New Approach to the Design of Microwave Amplifiers", *Chapitre "CAD and Modeling" de l'ouvrage "Directions for the Next Generation of MMIC", Plenum Press, pp. 351-360, Dec. 1997*.
- [Ker98] Kerhervé E., Jarry P., Martin P.M., "Efficient numerical CAD technique for RF and microwave amplifiers", *International Journal of RF and Microwave Computer-Aided Engineering, Volume 8, Issue 2, 1998, pp. 131-141*.
- [Kerh98] Kerhervé E., Jarry P., Martin P.M., "Design of broad-band matching network with lossy junctions using the real-frequency technique", *IEEE Trans. on Microwave Theory and Techniques, Volume 46, Issue 3, 1998, pp. 242-249*.
- [Ker99] Kerhervé E., Naud P., Germain G., Pham J.M., Jarry P., "Adaptation d'une antenne cornet RF pour les mesures de SER", *11èmes Journées Nationales Micro-ondes, 1D6, Arcachon, 5-7 Mai 1999*.

- [Ker01] Kerhervé E., Hazouard M., Jarry P., "The real frequency technique applied to a narrow band MMIC active filter with transmission zeros at finite frequencies", *8th IEEE International Conference on Electronics, Circuits and Systems ICECS 2001*, pp. 161-164, Malte, 2-5 Sept. 2001.
- [Lec00] Lecouvé M., "Conception et réalisations de filtres microondes à modes évanescents à l'aide d'un algorithme génétique - Egalisation d'amplitude par l'algorithme de Levenberg-Marquardt", *Thèse de doctorat, Université Bordeaux 1, Octobre 2000*.
- [Lev44] K. Levenberg, "A Method for the solution of certain nonlinear problems in least squares", *Qty. Appl. Math.*, v.2, 1944, pp. 164-168.
- [Lin56] J.G. Linvill and L.G. Schimpf, "The design of tetrode transistor amplifiers", *Bell Syst. Tech. Journal*, 1956, Vol. 35, pp. 813-840.
- [Mar63] D. W. Marquardt, "An algorithm for the estimation of non-linear parameters", *SLAM Journal*, vol.11, 1963, pp. 431-441.
- [Mar93] Martin P.M., "Synthèse de réseaux d'adaptation distribués et résistifs par la méthode des fréquences réelles modifiée. Application à la conception et à la réalisation d'amplificateurs micro-ondes ultra-large bande en technologie micro-ruban", *Thèse de doctorat, Université de Bretagne Occidentale, Décembre 1993*.
- [Mok77] Mokari-Bolhassan M.E., Ku W.H., "Transfer function approximations for a new class of bandpass distributed network structures", *IEEE Trans. on Microwave Theory and Techniques*, Volume MTT-25, Issue 10, Oct. 1977, pp. 837-847.
- [Mor78] More J.J., "The Levenberg-Marquardt algorithm : implementation and theory", *Lectures notes in mathematics 630, Springer Verlag, 1978*.
- [Olo92] Olomo Ngongo A., "Synthèse et réalisation d'amplificateurs micro-ondes faible bruit et transimpédance par la méthode des fréquences réelles", *Thèse de doctorat, Université de Bretagne Occidentale, Octobre 1992*.
- [Per88] Perennec A., "Synthèse et réalisations d'amplificateurs micro-ondes par la méthode des fréquences réelles", *Thèse de doctorat, Université de Bretagne Occidentale, Juillet 1988*.
- [Ric48] Richards P.I., "Resistor Transmission-Line Circuits", *Proceedings IRE*, vol. 36, Feb. 1948, pp. 217-220.
- [Rol62] Rollett J.M., "Stability and power-gain invariants of linear twoports", *IRE Trans. On Circuit Theory*, vol. CT-9, pp. 29-32, March 1962.
- [Yar82] Yarman B. S., Carlin H. J., "A simplified real frequency technique applied to broadband multistage microwave amplifiers", *IEEE Trans. on Microwave Theory and Techniques*, Volume 30, Issue 12, Dec. 1982, pp. 2216-2222.

CHAPITRE IV

REALISATION

D'AMPLIFICATEURS DE

PUISSANCE EN BANDE S A L'AIDE

DE LA METHODE DES

FREQUENCES REELLES

INTRODUCTION.....	159
I. REALISATION D'AMPLIFICATEURS DE PUISSANCE EN BANDE S.....	160
II. AMPLIFICATEUR DE PUISSANCE UN ETAGE.....	167
III. AMPLIFICATEUR DE PUISSANCE TROIS ETAGES.....	183
CONCLUSION.....	196
REFERENCES BIBLIOGRAPHIQUES.....	197

INTRODUCTION

Nous avons présenté au chapitre précédent le formalisme de l'extension de la méthode des fréquences réelles dans le but de concevoir des amplificateurs non-linéaires de puissance. Nous avons ainsi pu détaillé les différentes étapes de cette méthode, de l'optimisation à la synthèse. L'objet de ce chapitre est de déterminer les perspectives que peut offrir cette démarche quant à la réalisation expérimentale d'amplificateurs de puissance.

Dans une première partie, nous insistons sur le choix du transistor, le choix du substrat ou encore sur la technologie utilisée, avant d'entreprendre la réalisation de deux amplificateurs de puissance en bande S . Ces premières considérations permettent d'envisager, pour une classe de fonctionnement déterminée, une structure globale d'amplificateur qui prend en compte les circuits de polarisation, de stabilisation ou encore d'adaptation.

La méthodologie de conception que nous avons mise en œuvre est basée sur la caractérisation du fonctionnement non-linéaire des transistors à l'aide des paramètres S large signal. Nous ne disposons pas, à l'heure actuelle, au laboratoire *IXL* de moyens techniques qui nous permette d'obtenir de façon expérimentale ces paramètres. Ainsi, nous avons opté pour l'alternative proposée par *Rizzoli* [Riz88] qui consiste à déterminer les paramètres S large signal à l'aide d'un outil de simulation et du modèle non-linéaire du transistor. Par conséquent, nous décrivons également, dans cette première partie, les paramètres du modèle *Statz* utilisé pour le transistor *CLY5* de chez *Infineon*.

Une fois la structure de base déterminée, la réalisation de deux amplificateurs a été engagée : l'objectif du premier module, comportant un unique transistor, est de parvenir à optimiser la puissance ajoutée en sortie de l'amplificateur à l'aide de l'algorithme des fréquences réelles. Une comparaison entre les résultats de simulation et de mesures est présentée.

La caractérisation expérimentale d'un deuxième module doit permettre de vérifier à nouveau la validité de notre démarche. La réalisation de cet amplificateur trois étages permet de combiner à la fois l'aspect puissance du dernier étage et l'approche linéaire dans l'optimisation des deux premiers étages. La comparaison des résultats issus de la simulation et de la mesure permet d'apporter des explications quant aux écarts de performances relevés.

I. REALISATION D'AMPLIFICATEURS DE PUISSANCE EN BANDE S

1.1. Objet des réalisations

La conception et la réalisation de deux amplificateurs sont proposées dans cette partie. La bande de fréquence choisie correspond à une application satellite d'observation de la terre. Un premier module a été développé avec un seul transistor afin de rechercher les performances en puissance optimales. Un deuxième amplificateur, comportant trois étages, permet d'envisager une réalisation qui correspond à des conditions de fonctionnement proches des considérations industrielles. Ces études ont été menées en collaboration avec le Centre National d'Etudes Spatiales.

Nous nous attachons tout d'abord à décrire le transistor de puissance retenu pour nos réalisations avant d'expliquer la mise en œuvre de notre démarche de conception.

1.1.1. Présentation du transistor de puissance utilisé

Le transistor de puissance que nous avons choisi pour la réalisation des deux amplificateurs est le transistor *CLY5* de chez *Infineon*. Deux raisons principales ont conduit à son utilisation. Tout d'abord, l'étude présentée au chapitre I nous a permis de déterminer quel type de transistor présentait des performances intéressantes en bandes S. Plusieurs technologies se dégagent comme les *MESFET*, les *HEMT*, les *JFET* ou encore les *HBT*. Enfin même si, à terme, l'objectif est de développer au sein du laboratoire *IXL*, un banc de mesures en puissance qui nous permette de profiter pleinement de notre méthode de conception et de s'affranchir du modèle non-linéaire du transistor, il nous fallait disposer d'un modèle afin de réaliser une étude de paramètres S Large Signaux simulés.

Ainsi, la société *Infineon* nous a fourni un modèle non-linéaire du transistor *MESFET CLY5*, réalisé en technologie *AsGa*, qui correspond à nos besoins.

Ce transistor est disponible en boîtier de type *SOT223*. Il possède 16 doigts de grille d'une largeur de 250 μm chacun, pour un développement total de grille de 4 mm.

Les différentes caractérisations, statique, en régime linéaire ou en régime de fort signal, de ce transistor ont été réalisées au sein même de la société *Infineon* à Munich en Allemagne. Des échanges très constructifs avec *Jürgen Luginsland*, responsable de la caractérisation non-linéaire

chez *Infineon*, nous ont permis d'obtenir un modèle que nous espérons proche de la réalité. Ce modèle est décrit au paragraphe suivant.

1.1.2. Caractéristiques du transistor *CLY5* intrinsèque

1.1.2.1. Modèle non-linéaire

Le modèle grand signal du transistor *CLY5* a été développé à l'aide de la méthodologie et des équations régissant les non-linéarités proposées par *Statz* [Sta87]. Nous avons eu l'occasion au 1.2.2 du chapitre II d'aborder la modélisation *grand signal* en général, et en particulier de présenter les différentes équations mathématiques qui rendent compte des principaux phénomènes non-linéaires que sont les capacités de déplétion C_{gs} et C_{gd} , la source de courant de drain $i_d(t)$, le passage de la grille en direct et le phénomène d'avalanche drain-grille (figure IV.1).

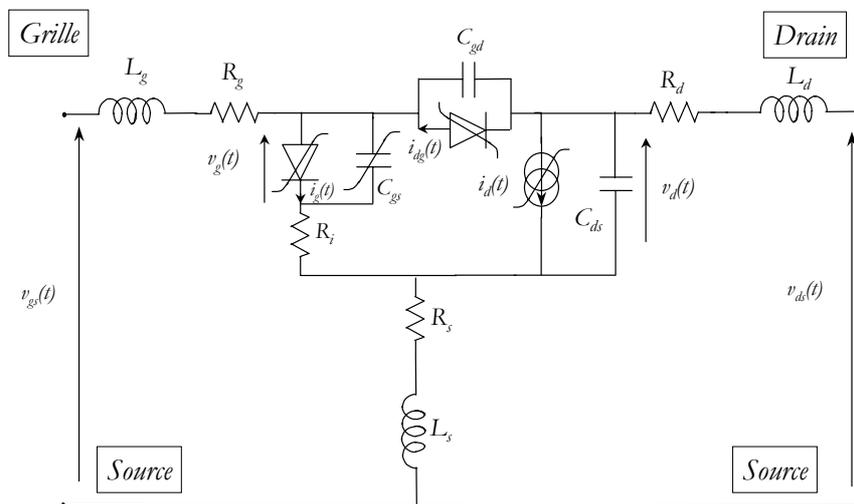


Figure IV.1 : Schéma équivalent grand signal d'un FET

Le tableau IV.1 contient les paramètres du modèle *Statz* tels que le logiciel *HP-ADS d'Agilent Technologies* nous demande de les intégrer. Il s'agit aussi bien des éléments extrinsèques (L_g , L_s , L_d , R_g , R_s et R_d) que des différentes valeurs des paramètres choisis par *Statz* pour représenter les non-linéarités. Ces valeurs ont été déterminées expérimentalement à l'aide de mesures de paramètres S et de mesures statiques effectuées en mode impulsionnel.

Modèle pour I_{ds}	β	V_{to}	α	λ	b	τ	Modèle avalanche	V_{br}	N	I_s	
	0.254	-3.12V	6.26	0.0013	0.3	$14.23 \cdot 10^{-12}s$		16V	1.135	$0.64 \cdot 10^{-12}A$	
Modèle pour la grille	Δ_1		Δ_2		C_{gs}		C_{gd}	V_{bi}	F_c	R_i	
	0.187		0.005		$7.736 \cdot 10^{-12}F$		$0.416 \cdot 10^{-12}F$	0.969 V	0.948	1.923 Ω	
Éléments Parasites	$R_g(\Omega)$	$R_d(\Omega)$	$R_s(\Omega)$	$L_g(H)$		$L_d(H)$	$L_s(H)$	$C_{ds}(F)$		$R_c(\Omega)$	$C_{jf}(F)$
	0.896	0.446	0.273	$203.8 \cdot 10^{-12}$		$113.2 \cdot 10^{-12}$	$69.18 \cdot 10^{-12}$	$1.256 \cdot 10^{-12}$		28.82	$1 \cdot 10^{-12}$

Tableau IV.1 : Paramètres du modèle non-linéaire de type Statz pour le transistor CLY5

En règle générale, les transistors sont disponibles soit sous forme de puce nue, soit montés à l'intérieur d'un boîtier. L'avantage des transistors encapsulés est la protection apportée par le boîtier. Par contre, il n'est plus possible d'avoir accès directement à la puce. Or, les techniques d'amélioration du rendement nécessitent de pouvoir maîtriser les harmoniques directement à l'accès drain de la puce. Ceci rend donc plus difficile le réglage optimum de ces transistors. Il faut en outre disposer d'un schéma équivalent du boîtier le plus fiable possible.

Il est à noter, qu'aujourd'hui, de nombreux constructeurs proposent des transistors préalablement adaptés. C'est à dire qu'ils disposent en interne de circuits qui réalisent l'adaptation sur 50 Ω pour une plage de fréquences et une classe de fonctionnement déterminées.

Dans le cas des transistors en puce nue, les réglages sont facilités, mais la caractérisation de tels transistors demandent un équipement important et sophistiqué (banc de mesures sous pointes).

1.1.2.2. Modèle du transistor encapsulé et caractéristiques statiques

Le transistor CLY5 est disponible sous la forme encapsulée dans un boîtier de type SOT223. La figure IV.2 présente le schéma de base du transistor avec son boîtier. La validité du modèle s'étend sur toute la plage de fréquence 0 à 3 GHz.

Le schéma équivalent du boîtier SOT223 est constitué de capacités de faibles valeurs et de lignes de transmission idéales. Pour chaque ligne de transmission, l'impédance caractéristique est précisée ainsi que la longueur électrique E en degré pour une fréquence de référence de 10 GHz.

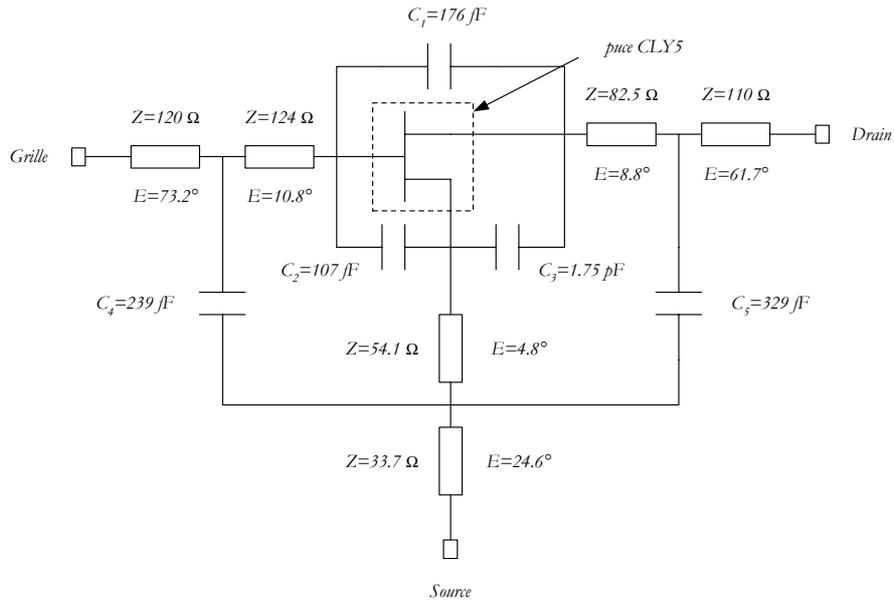


Figure IV.2 : Schéma équivalent du boîtier SOT223 et du transistor CLY5 en puce nue

La figure IV.3 présente, quant à elle, les caractéristiques statiques simulées du transistor CLY5 encapsulé.

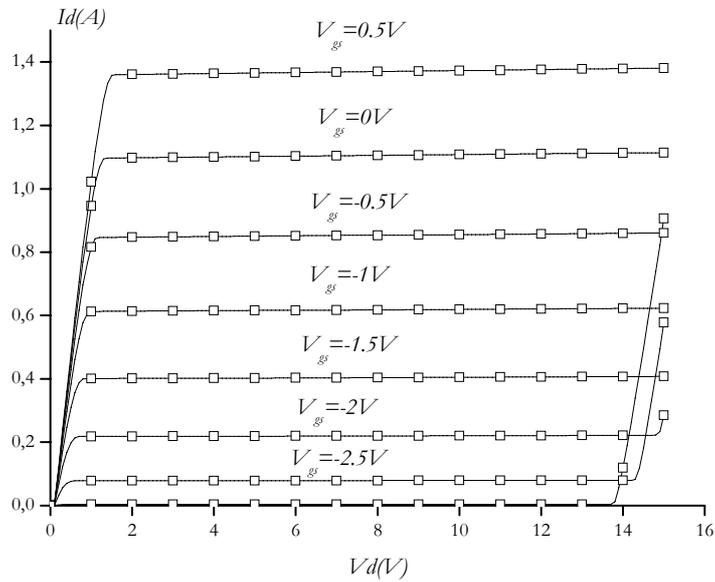


Figure IV.3 : Caractéristiques statiques simulées du transistor CLY5

1.2. Principe de réalisation

1.2.1. Choix propres à la conception

Deux grandes familles de circuits existent à l'heure actuelle : les circuits monolithiques nommés *MMIC* pour "*Monolithic Microwave Integrated Circuit*" et les circuits hybrides.

Dans le cas des circuits *MMIC*, l'ensemble des composants actifs et passifs est intégré sur un même substrat diélectrique. Des connexions entre les différentes couches permettent la réalisation de transistors intégrés, d'inductances, de capacités ou encore des lignes de transmission. Le principal avantage de cette technologie est son faible encombrement et son fort degré d'intégration. Elle permet également d'éviter les difficultés d'assemblage hybride en hautes fréquences. Par contre, elle n'offre plus de possibilités de réglage une fois la réalisation effectuée. En outre, les pertes des circuits passifs sont généralement plus importantes pour les circuits *MMIC* que dans le cas des circuits hybrides.

Ces circuits hybrides offrent une relative souplesse, puisque les éléments localisés, les transistors sont constitués de composants discrets que l'on vient déposer sur les lignes de transmission. Ainsi, ces composants sont facilement remplaçables dans une optique d'optimisation de performances mesurées. En outre, des pavés de réglage peuvent être réalisés le long des lignes de transmission afin d'offrir un autre degré de liberté : la modification de l'impédance caractéristique des ces lignes.

De plus, dans le cadre de la réalisation de circuits *MMIC*, chaque technologie développée par un fondeur a ses propres caractéristiques. Il est donc nécessaire d'obtenir de la part de ce fondeur un "*design kit*" qui diffère également selon le logiciel de conception utilisé.

Différentes études préliminaires sont nécessaires à la conception d'amplificateurs de puissance. En effet, plusieurs alternatives existent quant à la classe de fonctionnement choisie ou encore quant au substrat retenu.

Nous allons décrire les différents paramètres retenus pour la réalisation des amplificateurs en bande S .

➤ **La classe de fonctionnement :**

Plusieurs paramètres rentrent en ligne de compte dans le choix de la classe de fonctionnement. Tout d'abord, nous pouvons éliminer les classes à commutation étant donnée la bande de fréquences choisie. Ensuite, parmi les classes dites statiques, la classe A permet d'obtenir le maximum de gain du transistor. Par contre, le rendement en puissance ajoutée est

relativement faible. La classe *B* offre alors de meilleures perspectives quant à la valeur finale de ce rendement, mais pour des valeurs de gain moins élevées.

La classe *AB* offre alors le meilleur compromis entre gain et rendement en puissance ajoutée. Ainsi, les amplificateurs réalisés durant notre étude fonctionneront en classe *AB*.

En outre, la méthode de conception, qui consiste à utiliser les paramètres *S large signal* et donc à ne prendre en compte en compte que l'information à la fréquence fondamentale, conduit à des approximations qui ne sont valides qu'en régime de fonctionnement faiblement non-linéaire. Ainsi, la classe *AB* permet de rester dans un domaine qui justifie ces approximations.

➤ **Le substrat** : [Lav00]

Le choix du substrat est conditionné par plusieurs facteurs. Tout d'abord, la notion de constante diélectrique est très importante, puisqu'elle est liée à la fréquence d'utilisation. En effet, la longueur des lignes de transmission est déterminée par la constante diélectrique et la fréquence de fonctionnement. Ainsi, un choix correct de la constante diélectrique conduira à des tailles de circuits acceptables.

En outre, pour réaliser l'adaptation de faibles impédances, un substrat à forte constante diélectrique permet d'obtenir des lignes de largeur plus faibles à impédance caractéristique constante.

Ensuite, le facteur de dissipation, qui rend compte des pertes dans le matériau, est un critère de choix supplémentaire. Ainsi, les circuits, que nous avons réalisés en technologie hybride, l'ont été sur substrat verre-téflon.

Ce substrat possède une épaisseur de $254 \mu\text{m}$. Les métallisations, quant à elles, sont constituées d'une couche de cuivre d'épaisseur $35 \mu\text{m}$. La finition est réalisée à l'aide d'une couche très fine d'Or afin de pallier les problèmes d'oxydation et de corrosion. Une couche de Nickel permet d'augmenter les propriétés mécaniques tout en évitant le mélange du Cuivre et de l'Or. Les caractéristiques du substrat sont résumées dans le tableau IV.2.

	<i>Épaisseur du substrat</i>	<i>Permittivité relative</i>	<i>Conductivité du Cuivre</i>	<i>Épaisseur du conducteur</i>	<i>Tangente de l'angle de perte</i>
<i>Substrat verre-téflon</i>	$254 \mu\text{m}$	$\epsilon_r=2.55$	$\rho=5.9 \cdot 10^7 \Omega^{-1} \text{m}^{-1}$	$35 \mu\text{m}$	$1.7 \cdot 10^{-3}$

Tableau IV.2 : Paramètres du substrat verre-téflon

Dans le cadre de la conception de circuits hyperfréquences, ces paramètres du substrat peuvent être intégrés à un logiciel de simulation (type *HP-Advanced Design System*) afin de modéliser le comportement réel des lignes de transmission.

Nous serons ainsi amenés à utiliser des lignes quart d'onde dans la réalisation de notre amplificateur. A ce propos, les dimensions d'une ligne $\lambda/4$ d'impédance caractéristique 50Ω à la fréquence centrale 2.245 GHz sont les suivantes :

$$\text{Longueur : } L=23,14\text{ mm et Largeur : } W=0,67\text{ mm.}$$

Ces grandeurs nous permettent d'avoir une première idée des dimensions futures de l'amplificateur.

1.2.2. Méthodologie de conception

La mise en œuvre de la méthode des fréquences réelles appliquée à la conception des amplificateurs de puissance nécessite la connaissance des paramètres S large signaux. Le chapitre III nous a permis de décrire dans son ensemble le logiciel *Rfcad_power* développé au sein du laboratoire *IXL*.

Ne disposant pas, à l'heure actuelle, de moyens nous permettant d'obtenir de manière expérimentale les paramètres S large signaux, l'alternative proposée par *Rizzoli et al.* [Riz88] est des plus intéressantes. Elle consiste à calculer les paramètres S large signaux à partir du modèle non-linéaire du transistor et à l'aide d'un logiciel de simulation

La procédure est présentée sur la figure IV.4 et correspond à l'implémentation de la méthode de simulation dans la version 1.5 du logiciel *HP-ADS*.

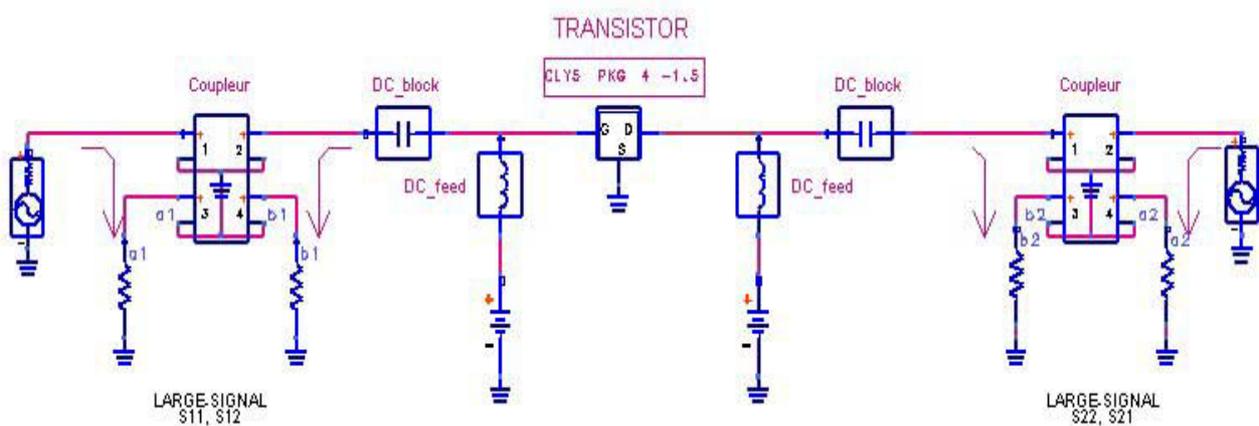


Figure IV.4 : Méthode de mesure des paramètres S large signaux

Un signal d'entrée de fréquence f_1 et de puissance réglable est appliqué. Pendant ce temps, un signal est envoyé à la sortie, mais à une fréquence f_2 telle $f_2 f_1 = 10^{-4} f_1$. Le composant fonctionne alors en régime quasi périodique dont le spectre est composé des harmoniques et des produits d'intermodulation de f_1 et f_2 .

Une analyse "two-tone" nous donne les tensions et courants aux ports d'entrée et de sortie pour toutes les fréquences du spectre (harmoniques et produits d'intermodulation compris).

Ainsi, S_{11} et S_{21} sont obtenus respectivement par les rapports b_1/a_1 et b_2/a_1 à la fréquence f_1 et S_{22} , S_{12} par les rapports b_2/a_2 et b_1/a_2 à la fréquence f_2 .

Puisque f_2 est très proche de f_1 , Rizzioli fait l'hypothèse suivante : $S_{22}(f_1) = S_{22}(f_2)$ et $S_{12}(f_1) = S_{12}(f_2)$.

Xuebang [Xue98] a montré la pertinence de la méthode en réalisant un amplificateur de puissance simple étage sur la bande de fréquence 5.75-6.25 GHz à l'aide de paramètres S large signaux simulés par le logiciel MDS d'Agilent Technologies.

Nous venons d'aborder, dans cette première partie, différents préliminaires qui permettent d'appréhender maintenant la réalisation de deux amplificateurs de puissance. Une première réalisation comportera un unique transistor alors que la deuxième sera composée de trois étages.

II. AMPLIFICATEUR DE PUISSANCE UN ETAGE ^[Haz01]

2.1. Circuit de polarisation et de stabilisation

La structure intrinsèque d'un amplificateur de puissance, décrite à la figure IV.5, est composée de circuits de polarisations, d'un circuit de contre-réaction si nécessaire, et d'éléments de stabilisation.

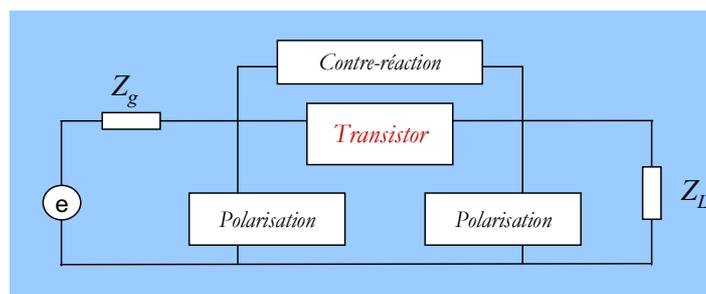


Figure IV.5 : Schéma de principe d'un amplificateur

En règle générale, le processus de stabilisation est réalisé par l'ajout de composants aux circuits de polarisation. Si cela ne s'avère pas suffisant, un circuit de contre-réaction permet de résoudre généralement les dernières difficultés, au détriment d'une baisse du gain.

Plusieurs types de circuit de polarisation existent : leur rôle est d'apporter l'alimentation continue au composant sans perturber le fonctionnement dynamique hyperfréquence du montage. Ainsi, un composant à haute impédance doit être utilisé afin que le signal hyperfréquence traverse le composant actif et non pas le circuit de polarisation : une inductance de forte valeur ou une ligne $\lambda/4$ fermée par une capacité possèdent ces caractéristiques.

Le circuit présenté à la figure IV.6 intègre aussi bien le circuit de polarisation que les éléments de stabilisation.

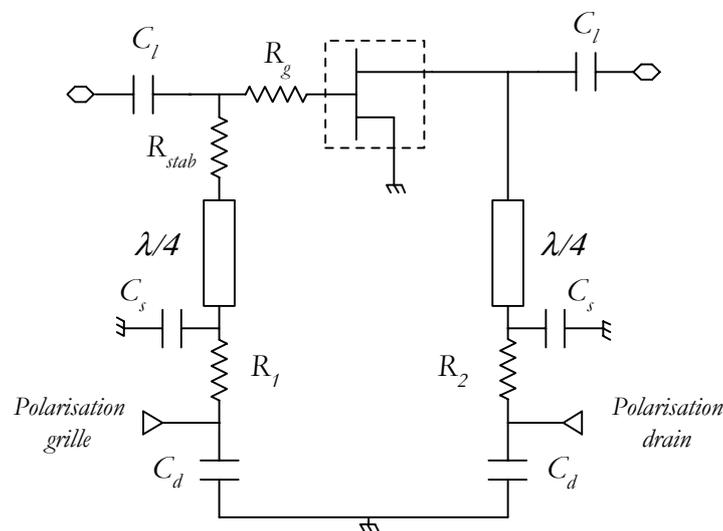


Figure IV.6 : *Circuit de polarisation et de stabilisation*

Les circuits de polarisation de grille et de drain sont constitués d'une ligne de transmission en $\lambda/4$ et d'une capacité "court-circuit" C_s . Sur la bande de travail, cette capacité doit avoir une faible impédance afin que la ligne $\lambda/4$ présente une forte impédance à son autre extrémité. Une des solutions est de choisir une capacité dont la fréquence de résonance série est proche de la fréquence de fonctionnement. De telles données sont, à l'heure actuelle, facilement disponibles : des constructeurs, tels que *ATC* ou *Murata*, fournissent même des logiciels qui permettent d'optimiser le choix des capacités (en fonction du type de la capacité, de sa taille,...).

L'impédance caractéristique de la ligne $\lambda/4$ de polarisation peut être déterminée en fonction de la largeur de bande désirée. En effet, l'augmentation de l'impédance caractéristique entraîne une diminution de la largeur de la ligne. Cela permet d'étendre sur une plage de fréquence plus

importante le comportement de très forte impédance présentée par la ligne $\lambda/4$ aux accès grille et drain. Par contre, la précision de gravure des lignes limitera la dimension minimale possible pour la largeur. Nous avons opté pour des lignes d'impédance caractéristiques de 70Ω , qui donne lieu à des largeurs de lignes de $370 \mu m$.

Les capacités C_d sont des capacités de découplage. En règle générale, il est conseillé [Cri99], d'un point de vue pratique, de déconnecter les points de polarisation des points de découplage RF, afin d'éviter tout risque d'oscillation. Ainsi, des résistances R_1 et R_2 de faible valeur, sont placées entre les capacités C_s et C_d . En outre, afin de pallier la chute de tension due à R_2 , il est possible de placer une perle de ferrite en parallèle avec cette résistance.

Enfin, les résistances R_{stab} et R_g constituent le circuit de stabilisation. Elles permettent de se placer dans les conditions de stabilité inconditionnelle pour une plage de fréquence s'étendant du continu à au moins $3f_0$, où f_0 est la fréquence centrale de fonctionnement. En particulier, la faible résistance R_g , placée directement à l'accès grille du transistor, permet d'obtenir la stabilité dans la bande de travail.

La stabilité du circuit global de la figure IV.6 a été vérifiée par le calcul des coefficients K et B , dont les valeurs sont présentées à la figure IV.7.

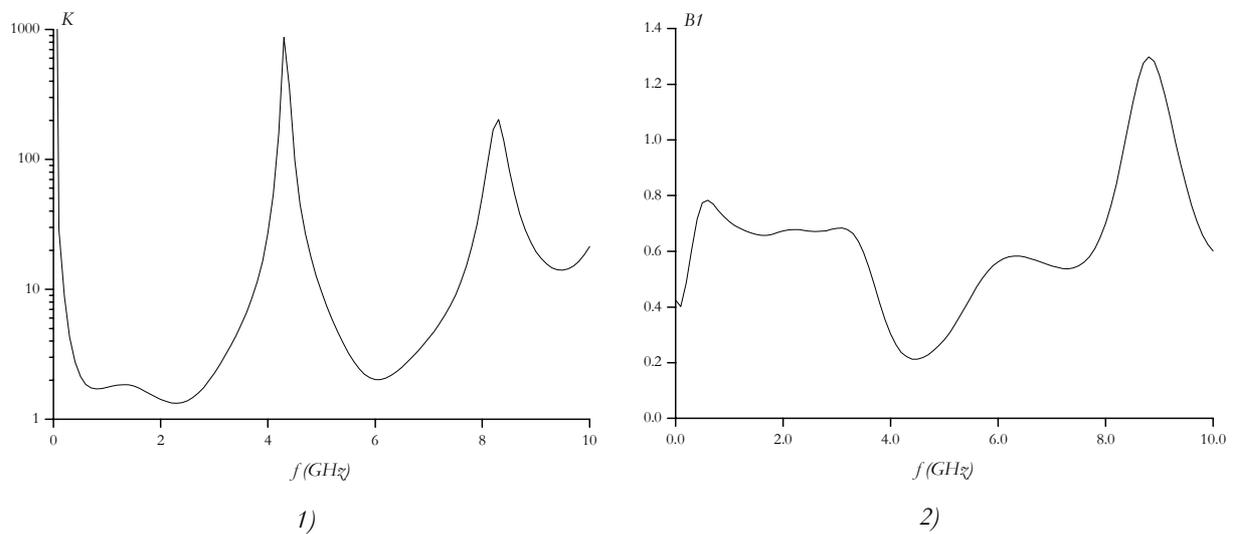


Figure IV.7 : Vérification de la stabilité de l'amplificateur à un étage

1) coefficient K

2) coefficient B_1

La stabilité inconditionnelle est assurée sur toute la plage de fréquence $0-10 \text{ GHz}$ dans la mesure où le coefficient B_1 est positif et le coefficient K supérieur à 1.

2.2. Circuits d'adaptation

Les circuits de polarisation et de stabilisation viennent d'être déterminés. L'étape suivante consiste à déterminer les circuits d'adaptation qui permettent d'optimiser les performances de l'amplificateur de puissance à un étage.

La figure IV.8 présente la structure globale de l'amplificateur.

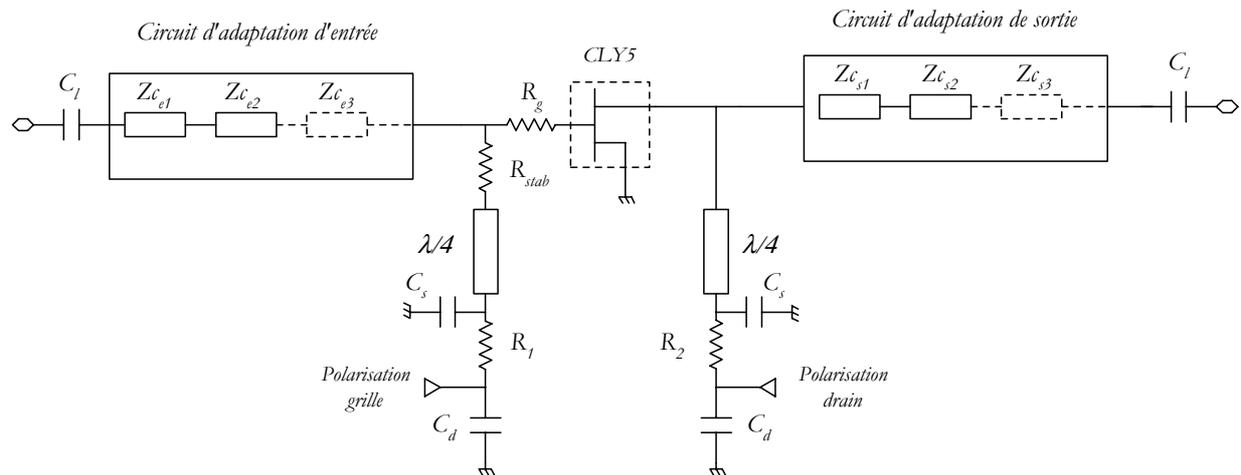


Figure IV.8 : Structure globale de l'amplificateur un étage

Deux circuits d'adaptation d'entrée et de sortie constituent les structures à optimiser. Ces structures seront composées de lignes de transmission, dont les impédances caractéristiques et les fréquences de référence pourront varier. Deux facteurs principaux conduiront à limiter le nombre de ces lignes de transmission : l'encombrement total du circuit et les pertes engendrées par les circuits d'adaptation.

2.3. Démarche de conception

Nous venons, dans les deux précédents paragraphes, de poser les principes généraux de la conception de l'amplificateur un étage. Il nous reste maintenant à décrire la démarche de conception envisagée et à présenter les résultats de simulation et expérimentaux.

Le transistor *CLY5* a été polarisé en classe de fonctionnement *AB*, avec une tension de drain : $V_{ds} = 4 \text{ volts}$ et un courant de drain continu : $I_{ds} = I_{dss}/3$.

La plage de fréquence de fonctionnement s'étend de $2,2 \text{ GHz}$ à $2,29 \text{ GHz}$ avec une fréquence centrale de $2,245 \text{ GHz}$.

Les performances attendues sont :

- une puissance de sortie de $1 W$,
- un rendement en puissance ajoutée supérieur à 30% ,
- un gain linéaire supérieur à $8 dB$,
- des pertes par réflexion en entrée inférieures à $-10 dB$.

Nous allons maintenant présenter l'utilisation du logiciel *Rfcad_Power* dans l'optique d'optimiser les circuits d'adaptation d'entrée et de sortie.

2.4. Utilisation de Rfcad_power

Le chapitre *III* a été consacré à la description de l'implantation logicielle du programme de conception basée sur la méthode des fréquences réelles. L'organigramme de la figure *III.25* en résume les différentes étapes. Nous allons maintenant nous pencher sur les phases d'interaction avec l'utilisateur, et en particulier sur la phase initiale.

Dans un premier temps, nous devons générer un fichier d'entrée qui contient le cahier des charges de l'amplificateur.

Il nous faut ainsi préciser les pertes par réflexion recherchées en entrée. En outre, le fichier d'entrée contient les informations concernant la bande passante, les impédances d'entrée et de sortie ou encore le nombre d'éléments par circuit d'adaptation.

Enfin, il faut joindre au fichier d'entrée de données principales, les fichiers "satellites" qui comprennent les paramètres S large signaux pour chaque puissance d'entrée désirée. Ces paramètres S sont déterminés à l'aide de la méthode décrite au paragraphe 1.2.2 de ce même chapitre.

Dans un deuxième temps, le programme détermine la puissance de fonctionnement en entrée et réalise l'optimisation du circuit d'adaptation de sortie afin de maximiser la puissance ajoutée. Cette optimisation est effectuée grâce à la méthode présentée au chapitre *III* en utilisant une fonction type "moindres carrés", couplée à l'algorithme de *Levenberg-Marquardt*.

La synthèse de cet égaliseur en éléments distribués est réalisée à partir des paramètres de répartition e_{ij} obtenus sous une forme polynomiale.

Dans une dernière étape, l'optimisation du circuit adaptateur d'entrée est réalisée afin de minimiser les pertes par réflexion en entrée.

Nous allons maintenant présenter les résultats obtenus en simulation et expérimentalement pour l'amplificateur de puissance un étage.

2.5. Résultats de simulation

Le logiciel *Rfcad_power* a été utilisé pour la conception d'un amplificateur à un étage sur la plage de fréquence 2,2-2,29 GHz.

Les simulations ont été effectuées en limitant volontairement le nombre d'éléments des circuits d'adaptation d'entrée et de sortie ; afin de diminuer l'encombrement et les pertes, deux ou trois lignes de transmission en cascade constituent ces égaliseurs.

Enfin, la fréquence de référence des lignes de transmission est un autre paramètre ajustable.

Nous présentons tout d'abord les résultats de simulation obtenus avec le programme *Rfcad_Power*. Les circuits d'adaptation sont composés de lignes supposées idéales. Par contre, lors des simulations, les impédances caractéristiques de ces lignes ont été limitées à $100\ \Omega$, afin d'obtenir des largeurs au moins égale à $100\ \mu\text{m}$.

Dans un deuxième temps, l'utilitaire *Linecalc*, intégré au logiciel *HP-ADS*, permet de calculer, en fonction des paramètres du substrat défini au tableau IV.2, les longueurs et largeurs physiques des lignes de transmission. De nouvelles simulations à l'aide de *HP-ADS* permettent de prendre en compte les pertes dans les circuits d'adaptation.

2.5.1. Performances obtenues avec le programme *Rfcad_power*

Les figures IV.9 et IV.10 présentent les performances obtenues lors de la simulation à l'aide du programme *Rfcad_power*. Les courbes ont été tracées à la fréquence centrale de fonctionnement égale à 2,245 GHz. Pour chacune d'entre elle, les résultats sont présentés en fonction de la puissance d'entrée P_e du montage.

La puissance ajoutée et le rendement en puissance ajoutée ont été tracés sur la même figure IV.9. Nous observons un maximum de la puissance ajoutée de $0,9\ \text{W}$ pour une puissance d'entrée de $26,5\ \text{dBm}$. Cette puissance constitue alors la puissance de fonctionnement. Un maximum de rendement en puissance ajoutée de $47,7\%$ est obtenu à $26\ \text{dBm}$.

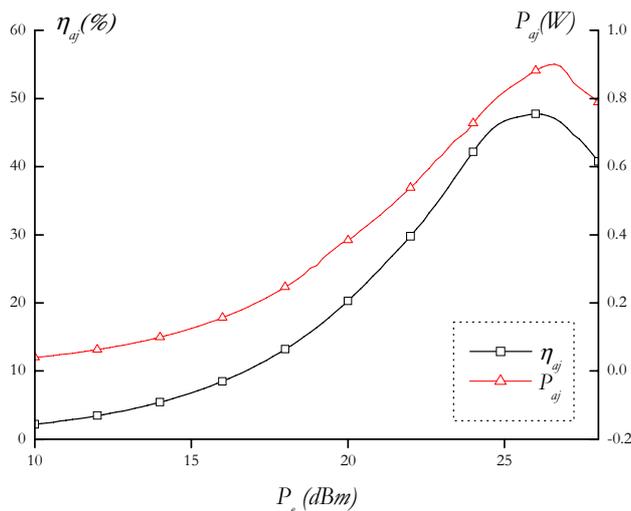


Figure IV.9 : Résultats de simulation avec RfCAD power : Puissance ajoutée et PAE

La figure IV.10 propose les courbes de gain G et de puissance de sortie P_s en fonction de la puissance d'entrée P_e . Nous pouvons observer que, pour la puissance d'entrée de fonctionnement déterminée pour un maximum de puissance ajoutée ($P_e = 26,5 \text{ dBm}$), la puissance de sortie est supérieure à 31 dBm . Ce point correspond également à une compression de gain de 2 dB .

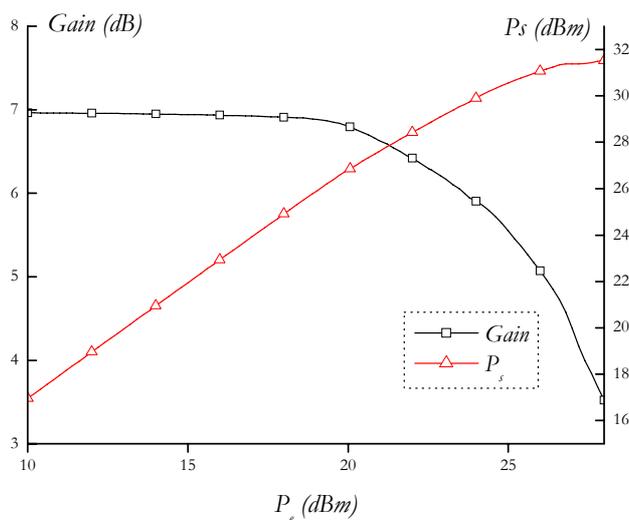


Figure IV.10 : Résultats de simulation avec RfCAD power : Gain et Puissance de sortie

Pour comparaison, nous avons utilisé une méthode qui se rapproche de la caractérisation expérimentale de type *load pull* afin de déterminer les performances idéales en rendement de l'amplificateur décrit à la figure IV.6. Il s'agit (figure IV.11) de faire varier, pour chaque niveau d'excitation, les impédances d'entrée et de sortie représentées de façon idéale sous la forme d'une partie réelle et d'une partie imaginaire : $Z_s = R_s + jX_s$ et $Z_l = R_l + jX_l$. La méthode consiste alors à déterminer le maximum du critère retenu (puissance ajoutée, rendement en puissance ajoutée,...) pour chaque puissance d'entrée.

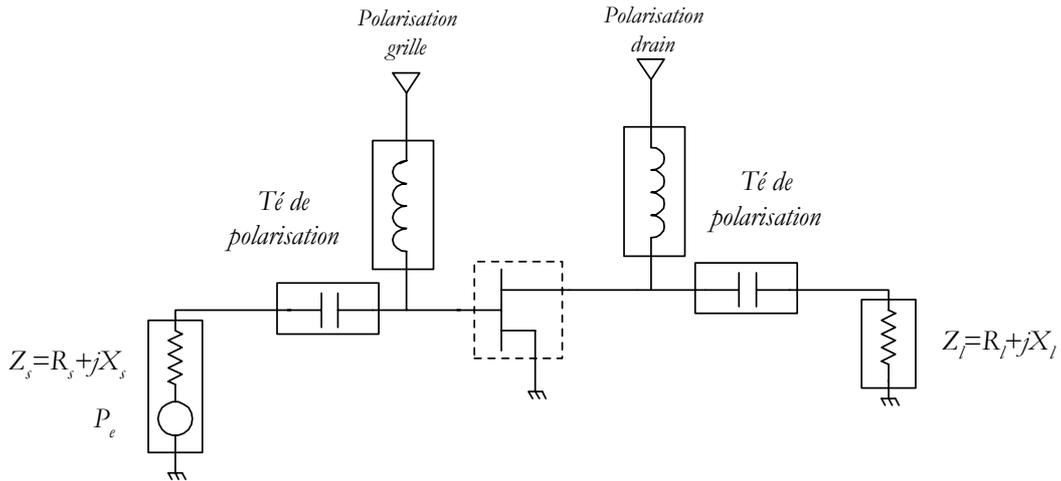


Figure IV.11 : Load pull simulé

Les figures IV.12 et IV.13 présentent les résultats de l'optimisation par la technique du *load pull* simulé, dans laquelle le rendement en puissance ajoutée était le paramètre à optimiser.

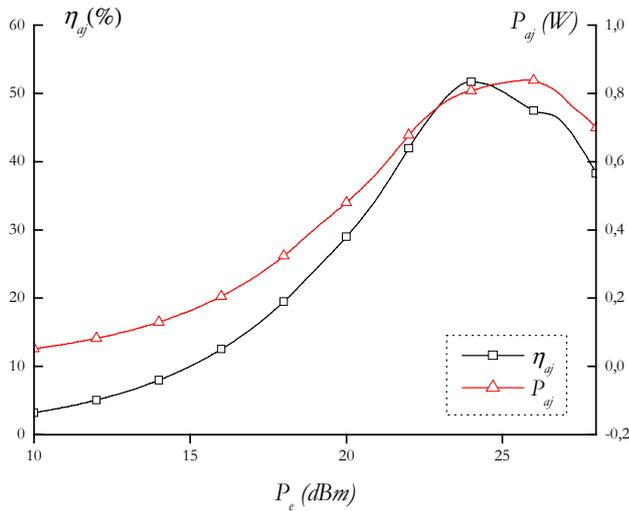


Figure IV.12 : Résultats Load pull simulé : Puissance ajoutée et rendement en puissance ajoutée

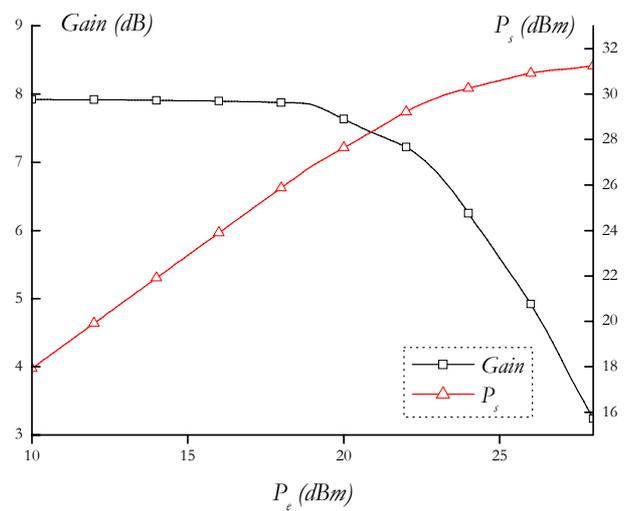


Figure IV.13 : Résultats Load pull simulé : Gain et Puissance de sortie

Ces simulations nous conduisent à un rendement en puissance ajoutée optimal s'élevant à 51% pour une puissance d'entrée de 24 dBm. Le maximum de puissance ajoutée est obtenu, pour sa part, à $P_e = 26\text{dBm}$ et vaut 0,82 W.

Nous constatons que nous obtenons, pour le *load pull* simulé, un rendement en puissance ajoutée supérieur à celui obtenu dans le cadre du programme *RfCAD_power*. Par contre, la puissance ajoutée est inférieure. Ces résultats sont logiques si nous avons à l'esprit que l'objectif de la méthode des fréquences réelles est l'optimisation de la puissance ajoutée, alors que, dans le cas du *load pull* simulé, le critère retenu est le rendement.

Au maximum de η_{aj} (24 dBm), la puissance de sortie vaut 30,3 dBm et le gain en puissance 6,3 dB (pour une compression de 1,6 dB).

2.5.2. Performances obtenues avant réalisation

Les performances présentées précédemment ont été obtenues avec des lignes de transmission considérées comme idéales. La démarche suivante a été de prendre en compte la réalité physique de ces lignes. C'est pourquoi, une nouvelle simulation à l'aide du logiciel HP-ADS nous permet de considérer les pertes intrinsèques aux circuits d'adaptation. Ces pertes sont essentiellement des pertes par effet Joule et influent sur les caractéristiques électriques des amplificateurs de puissance. C'est pourquoi, l'étage final se doit de posséder le minimum de pertes possibles afin de limiter la dégradation de la puissance de sortie. Sinon, la chute du rendement en puissance ajoutée peut s'avérer importante.

Nous avons donc simulé l'étage amplificateur avec de nouvelles considérations : tout d'abord, les caractéristiques du substrat verre-téflon ont été prises en compte dans le comportement des lignes. En outre, nous avons intégré sur notre schéma les lignes d'accès pour les connecteurs SMA ainsi que le comportement réel des capacités de liaison (qui appartiennent à la série GRH110 de Murata).

Finalement, le circuit amplificateur complet a été simulé à l'aide du logiciel HP-ADS. Les figures IV.14 et IV.15 présentent les résultats de ces simulations qui constitueront les données de référence pour la caractérisation expérimentale.

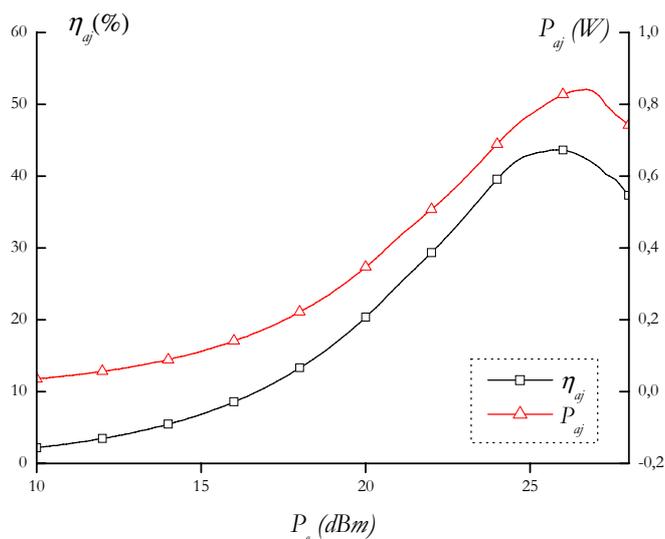


Figure IV.14 : Résultats avec lignes réelles : Puissance ajoutée et Rendement en puissance ajoutée

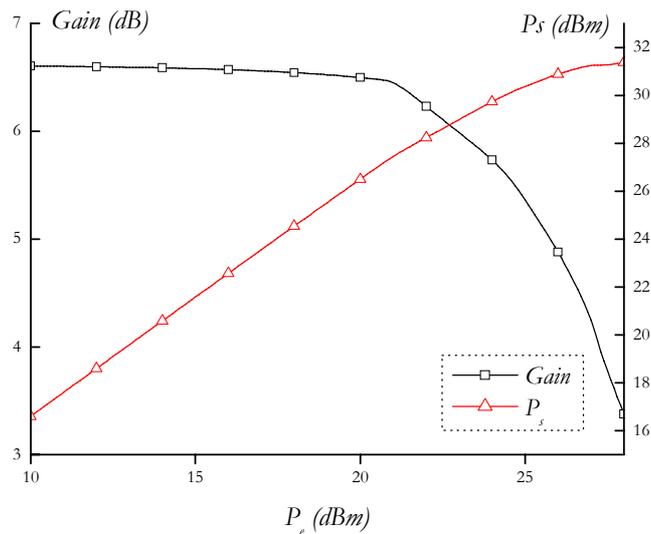


Figure IV.15 : Résultats avec lignes réelles : Gain et Puissance de sortie

La prise en compte des pertes dans les réseaux d'adaptation a conduit logiquement à une diminution des performances en puissance de l'amplificateur.

Le maximum de puissance ajoutée correspond toujours à une puissance d'entrée de $26,5 \text{ dBm}$. Nous obtenons alors une puissance de sortie égale à $31,1 \text{ dBm}$, ce qui conduit à une puissance ajoutée de $0,84 \text{ W}$. Pour ce même niveau d'entrée, le rendement chute à $42,3\%$, tandis que le gain vaut $4,6 \text{ dB}$.

La figure IV.16 nous présente, sur la bande de fréquence $1,5\text{-}3 \text{ GHz}$, les pertes par réflexion en entrée et le gain pour de faibles niveaux d'excitation.

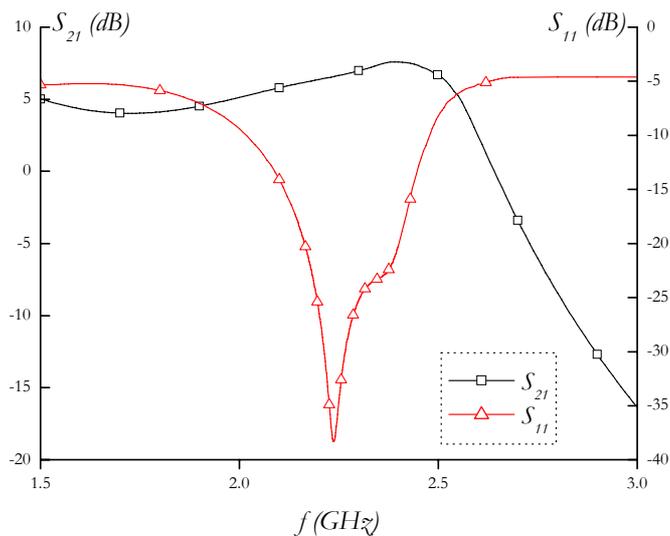


Figure IV.16 : Pertes par réflexion en entrée et gain linéaire de l'amplificateur à un étage

De la figure IV.16, nous pouvons observer que, les pertes par réflexion en entrée sont inférieures à -26 dB dans la bande de fréquence $2,2\text{--}2,29\text{ GHz}$. Par contre, en sortie, ces pertes remontent jusqu'à -8 dB .

La structure globale de l'amplificateur décrite à la figure IV.8 est maintenant déterminée. Nous avons ensuite généré le "layout" de l'ensemble afin d'entreprendre la réalisation pratique.

2.6. Résultats de mesures

La réalisation de l'amplificateur un étage a pour origine le "layout" généré à l'issue de la simulation. Par contre, afin d'être en mesure de procéder à des réglages, des plots sont ajoutés le long des lignes de transmission. Ils permettent de changer les largeurs de ces lignes sur certaines parties afin de modifier leur impédance caractéristique.

D'une manière générale, le réglage de l'étage d'entrée permet d'ajuster le gain de l'amplificateur et les pertes par réflexion en entrée, alors que les modifications sur le circuit d'adaptation de sortie influent sur les performances en puissance. La figure IV.17 propose le circuit final tel qu'il a été envoyé à la fabrication.

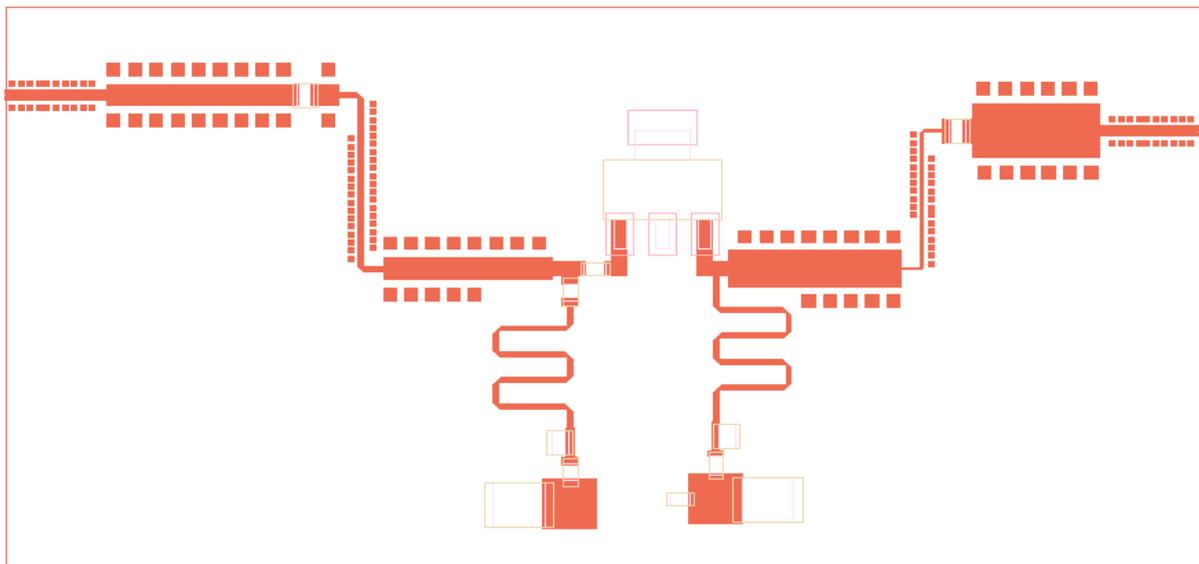


Figure IV.17 : *Dessin de l'amplificateur de puissance avec les éléments de réglage*

2.6.1. Banc de mesure

La figure IV.18 représente, de façon schématique, le banc de mesures utilisé pour la caractérisation expérimentale de l'amplificateur.

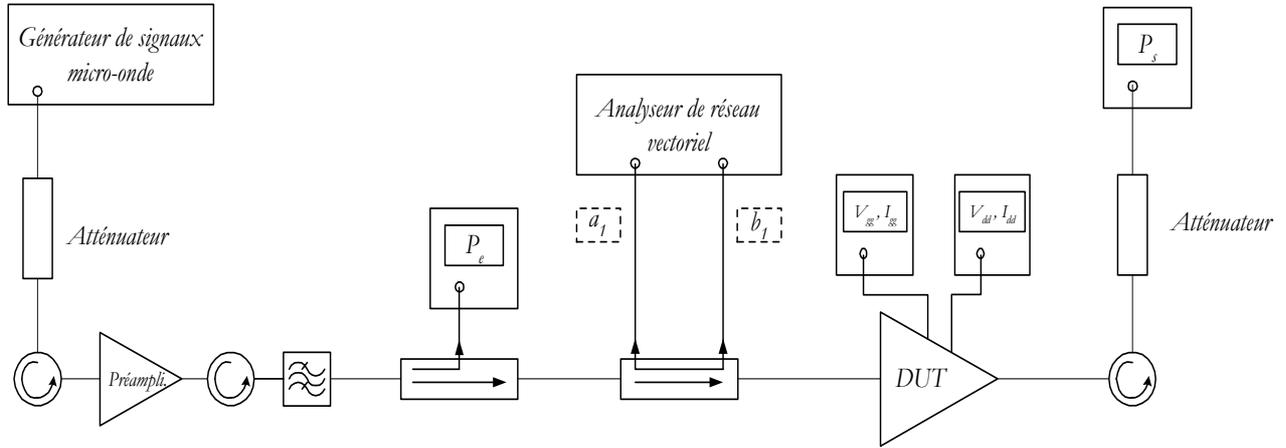


Figure IV.18 : Schéma du banc de mesures en puissance

A partir du signal produit par le générateur de signaux micro-ondes, un préamplificateur permet d'augmenter le niveau d'excitation d'entrée du composant à tester (*DUT* de l'anglais "*Device Under Test*") afin qu'il puisse fonctionner en régime non-linéaire.

La puissance fournie par le générateur est relevée à l'aide d'un premier wattmètre, tandis que le coupleur 20 dB permet de mesurer la puissance réfléchiée par le *DUT*. L'analyseur de réseau permet de mesurer le coefficient de réflexion à l'entrée de l'amplificateur et de déterminer ainsi la puissance d'entrée.

Des isolateurs permettent de protéger les éléments actifs (générateur de signaux, préamplificateur de puissance) contre les puissances réfléchiées par d'autres éléments situés plus loin dans la chaîne de mesures.

Enfin, la puissance de sortie est mesurée à l'aide d'un deuxième wattmètre.

La puissance électrique consommée par l'amplificateur est fournie par deux sources d'alimentation continue. Dans la mesure où le courant de grille est très faible en comparaison du courant de drain, la puissance délivrée par l'alimentation de grille est négligeable, et la puissance consommée peut alors se résumer au produit de la tension de drain V_{dd} par le courant de drain I_{dd} :

$$P_{al} = V_{dd} \cdot I_{dd} \quad (IV.1)$$

Une photographie de l'amplificateur de puissance un étage est présentée à la figure IV.19.

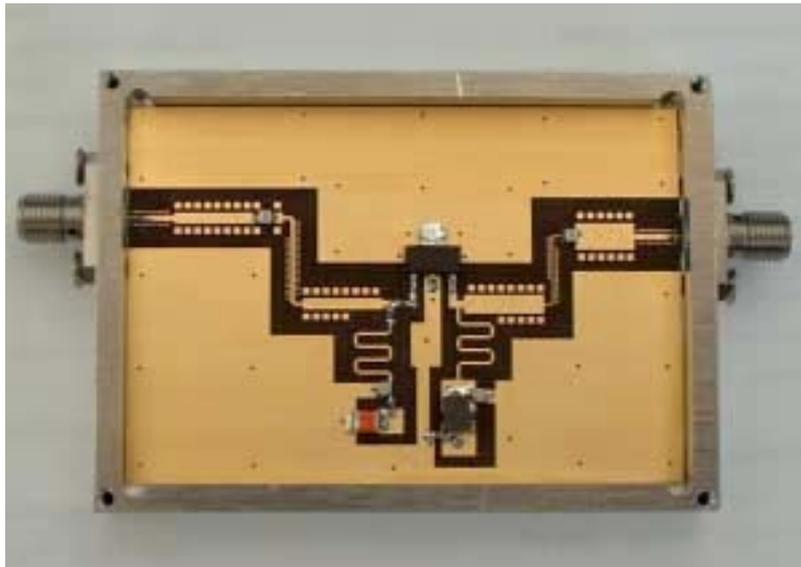


Figure IV.19 : Amplificateur de puissance un étage en bande S

2.6.2. Réglage de l'amplificateur de puissance un étage

Lorsque nous avons présenté les deux familles de circuits existantes, nous avons précisé que l'avantage des circuits hybrides par rapport aux circuits *MMIC* résidait dans les possibilités de réglage offert après la réalisation.

En effet, il n'est pas rare que les premières performances mesurées soient plus faibles que les résultats de simulation. Ainsi, lorsque des possibilités de réglage ont été prévues, il est envisageable d'atteindre les performances escomptées.

Les réglages peuvent alors être conduits selon deux directions principales :

- La modification des tensions d'alimentation de grille V_{gg} et de drain V_{dd} (nous pouvons faire remarquer que ces réglages sont applicables à la fois au circuit hybride et aux puces *MMIC*).
- La modification géométrique des lignes de transmission : des plots de réglage (figure IV.17) peuvent être reliés afin d'ajuster les largeurs des lignes.

En outre, l'approche hybride permet facilement le remplacement d'un composant discret ou d'un transistor.

Ainsi, les mesures de l'amplificateur un étage ont été réalisées en utilisant les possibilités de réglage que nous venons de décrire.

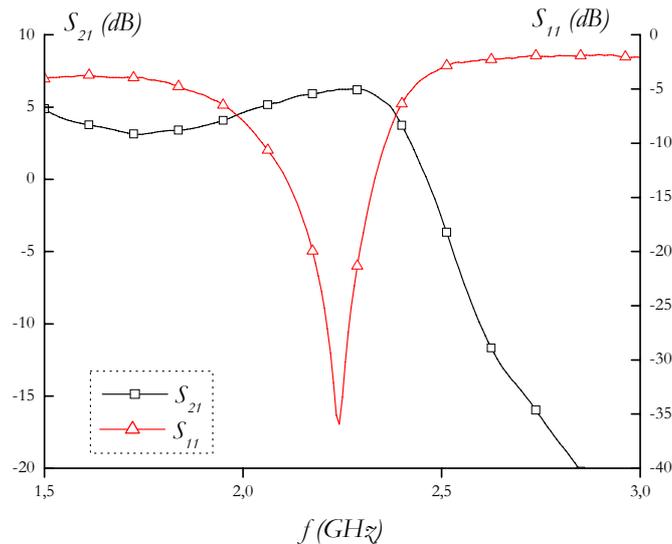


Figure IV.20 : Pertes par réflexion en entrée et gain linéaire mesurés de l'amplificateur un étage

Une première mesure a été réalisée à faible niveau d'entrée à l'aide d'un analyseur de réseau vectoriel afin de relever le gain linéaire de l'amplificateur ainsi que les pertes par réflexion en entrée. Les résultats optimaux sont présentés à la figure IV.20.

Le gain mesuré est de l'ordre de 6 dB dans la bande de travail pour des pertes par réflexion qui sont inférieures à -20 dB. En sortie, les pertes par réflexion sont inférieures à -6 dB.

Les mesures en puissance ont été réalisées à la fréquence centrale de fonctionnement en ajustant les tensions d'alimentation de grille et de drain afin d'obtenir les performances optimales.

Nous obtenons une puissance ajoutée maximale pour une tension de polarisation de grille égale à -1,1 V. A cette polarisation de grille, les performances en puissance ont été mesurées pour différentes polarisation de drain V_{dd} .

Nous pouvons remarquer qu'une puissance de sortie maximale est obtenue pour de fortes valeurs de tension de drain V_{dd} , alors qu'un rendement en puissance ajoutée optimal apparaît pour des tensions d'alimentation plus faibles.

Les performances ont été mesurées pour des valeurs de V_{dd} variant de 3,5 V à 5,5 V. Nous obtenons les résultats les plus probants en terme de puissance ajoutée et de rendement pour une tension de polarisation de drain de 5 V. Les figures IV.21 et IV.22 regroupent l'ensemble des performances.

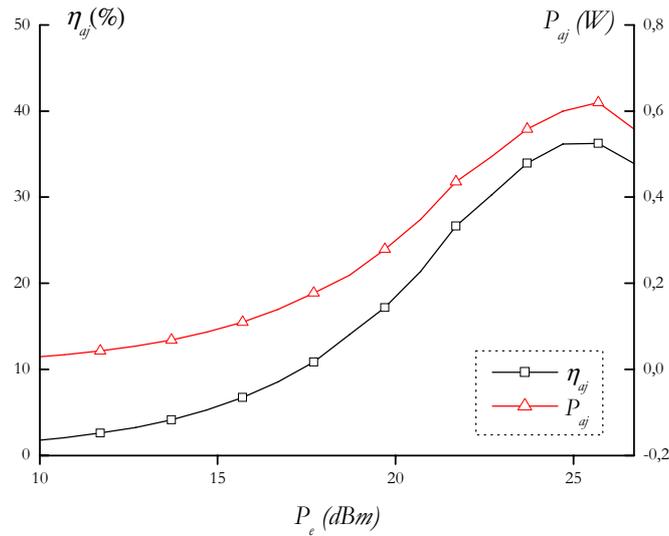


Figure IV.21 : Résultats expérimentaux : Puissance ajoutée et Rendement en puissance ajoutée

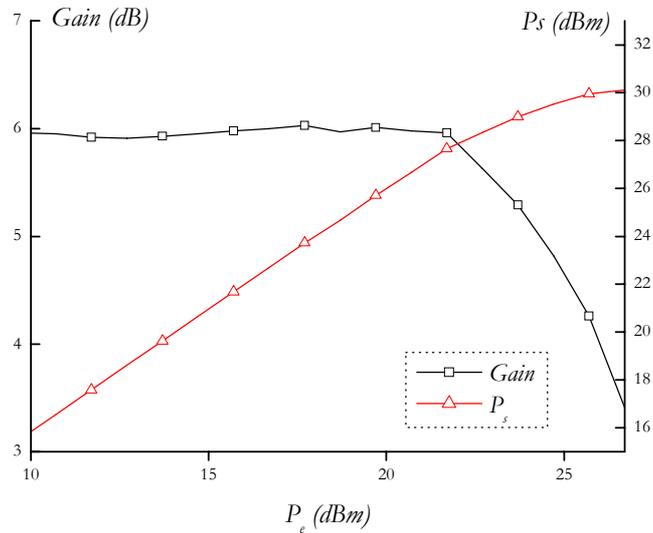


Figure IV.22 : Résultats expérimentaux : Gain et Puissance de sortie

Pour une puissance d'entrée égale à $25,7 \text{ dBm}$, la puissance de sortie est légèrement inférieure à 30 dBm , ce qui conduit à une puissance ajoutée de $0,62 \text{ W}$. A cette même puissance de fonctionnement (qui correspond à $1,7 \text{ dB}$ de compression), le rendement en puissance ajoutée est supérieur à 36% . Enfin, nous retrouvons une valeur du gain linéaire de 6 dB , comme nous l'avions déjà constaté à l'aide de l'analyseur de réseaux vectoriel.

2.6.3. Comparaison des performances simulées et mesurées

Nous pouvons maintenant comparer les performances relevées de façon expérimentale à celles obtenues lors de la simulation. Le tableau comparatif IV.3 nous permet de présenter l'ensemble de ces résultats.

	Puissance d'entrée P_e (dBm)	Puissance ajoutée P_{aj} (W)	Rendement en Puissance ajoutée η_{aj} (%)	Puissance de sortie P_s (dBm)	Gain linéaire (dB)
Simulation	26,5	0,84	42,3	31,1	6,7
Mesure	25,7	0,62	36	30	5,9

Tableau IV.3 : Comparaison des performances simulées et mesurées de l'amplificateur un étage

La présentation de ces résultats nous conduit à faire plusieurs commentaires et à proposer différentes interprétations quant aux différences obtenues.

Tout d'abord, nous avons pu relever de façon expérimentale qu'une tension de polarisation de grille égale à $-1,1V$ conduisait à des performances en puissance optimale. En simulation, les performances présentées par ce circuit avaient été déterminées pour une tension de polarisation égale à $-1,5V$. De même, nous obtenons les performances expérimentales les plus probantes pour une tension de polarisation de drain égale à $5V$, alors que les simulations ont été effectuées à $4V$. Ces remarques sur la polarisation nous permettent de proposer une première interprétation des résultats obtenus, basée sur la modélisation du transistor de puissance.

En effet, nous savons, tout d'abord, que la détermination expérimentale des éléments du schéma équivalent, ainsi que le choix des équations représentatives des phénomènes non-linéaires n'est pas chose évidente. En outre, le modèle grand signal utilisé pour la simulation a été issu des informations fournies par la société *Infineon*. Elles ne correspondent donc pas à la caractérisation expérimentale réelle du transistor intégré à l'amplificateur et constituent donc un premier facteur d'erreurs.

Une sensibilité des performances à une variation des éléments électriques du schéma équivalent a pu être également observées en simulation.

Les valeurs des gains linéaires obtenus en simulation et de façon expérimentale présentent une différence de $0,8\text{ dB}$. Ces écarts s'expliquent principalement par les pertes existantes entre les ports d'entrée et de sortie de l'amplificateur, qui constituent les plans de référence pour les mesures, et les accès réels du transistor. Ces pertes peuvent être attribuées aux éléments localisés, tels que les capacités de liaisons et de découplage, aux lignes de transmission, mais également aux connecteurs, même si elles restent difficilement quantifiables.

Ainsi, la chute du gain expérimental provoque une diminution de la puissance de sortie, pour laquelle nous observons une différence de $1,1\text{ dBm}$, et également une dégradation du rendement de plus de 6% . La valeur de la puissance d'entrée pour laquelle les performances optimales ont été mesurées est, en outre, plus faible que la valeur simulée. Cet écart peut expliquer également les différences de performances.

Enfin, nous avons déjà eu l'occasion, au cours de ce manuscrit, de préciser que les impédances présentées par les circuits d'adaptation aux harmoniques supérieures avaient une influence sur le rendement en puissance ajoutée. Ainsi, il faut éviter que des erreurs de réalisation conduisent à présenter des impédances aux harmoniques 2 et 3 qui entraîneraient une dégradation des performances.

Finalement, malgré les différences observées entre les simulations et les mesures, les performances obtenues correspondent au cahier des charges que nous nous étions fixé. Nous obtenons en effet une puissance de sortie de 1 W pour un rendement supérieur à 30% . Les pertes par réflexion en entrée sont inférieures à -10 dB . Seule la condition sur le gain n'a pas été respectée.

III. AMPLIFICATEUR DE PUISSANCE TROIS ETAGES

A l'issue de la conception de l'amplificateur un étage en bande S, deux directions étaient envisageables pour poursuivre nos travaux : la conception d'un amplificateur multi-étages en bande S ou la conception d'un amplificateur à des fréquences plus élevées.

En effet, la réalisation d'un amplificateur pour une fréquence de fonctionnement plus élevée nous permettrait de vérifier la validité de notre méthode dans deux bandes de fréquence relativement éloignées. Des simulations sont envisagées, pour l'avenir, avec le transistor *LP3000* de chez *Filtronic Solid State* en bande C.

En outre, une conception multi-étages a l'intérêt de mettre en pratique les deux approches de la méthode de conception basée sur la méthode des fréquences réelles : l'approche non-linéaire permet l'optimisation de la puissance ajoutée et vient d'être justifiée par la réalisation d'un amplificateur un étage ; ensuite, l'approche linéaire permet de minimiser les pertes par réflexion en entrée et de rechercher le gain maximum disponible des étages précédant l'étage de puissance.

Nous présentons donc la conception d'un amplificateur trois étages en bande S.

3.1. Structure globale de l'amplificateur de puissance trois étages

Les paragraphes 1.1 et 1.2 de ce chapitre nous ont permis d'introduire des paramètres communs à la conception des deux amplificateurs en bande S .

Ainsi, de la même façon que le transistor *CLY5* de chez *Infineon* constituait le transistor de puissance dans le cadre de la conception un étage, il sera également le cœur de l'étage final de l'amplificateur trois étages. Puisque ce transistor a été présenté en détail précédemment, nous rappellerons simplement qu'il s'agit d'un *Mesfet* qui possède un développement total de grille de 4 mm et qui se présente sous la forme encapsulée dans un boîtier de type *SOT223*.

Le modèle non-linéaire de type *Statz*, dont les paramètres sont présentés dans le tableau *IV.1*, a été conservé. Ainsi, les paramètres S larges signaux obtenus par simulation sont identiques.

Ensuite, puisque la fréquence de fonctionnement de l'amplificateur trois étages est analogue à celle de l'amplificateur un étage, le substrat verre-téflon a été reconduit. Ses caractéristiques sont mentionnées dans le tableau *IV.2*.

Enfin, la polarisation en classe *AB* de l'étage de puissance est conservée.

3.1.1. Structure des premiers étages

Une fois la structure de puissance déterminée, il nous faut choisir les transistors qui vont constituer les deux premiers étages.

En effet, l'objectif de la réalisation de l'amplificateur trois étages est d'obtenir des propriétés de puissance intéressantes tout en présentant un fort gain. Ainsi, le rôle des deux premiers étages est de fournir à l'étage final la puissance nécessaire à un fonctionnement optimal. Nous choisirons donc des transistors avec un fort gain linéaire.

Dans la gamme du constructeur *Infineon*, notre choix s'est porté sur le transistor *CLY2* puisqu'il présente plusieurs avantages : il est tout d'abord le pendant du transistor *CLY5* dans la technologie *Mesfet GaAs*. Ensuite, il présente un gain linéaire supérieur à 13 dB dans la bande de travail considéré.

Ce transistor est disponible en boîtier de type *MW-6*. Il possède 8 doigts de grille d'une largeur de $250\text{ }\mu\text{m}$ chacun, pour un développement total de grille de 2 mm .

Les circuits de polarisation et de stabilisation ont été construits autour de ce composant actif de puissance.

3.1.2. Circuit de polarisation et de stabilisation

La structure générale d'un amplificateur a été présentée à la figure IV.5. Le circuit de polarisation permet d'apporter la puissance continue au composant sans perturber le fonctionnement dynamique hyperfréquence du montage, tandis que le circuit de stabilisation permet de prévenir contre tout risque d'oscillations de l'amplificateur.

La configuration retenue a été mise en évidence à la figure IV.6. Nous avons conservé cette topologie pour les deux premiers étages. Seules les valeurs des éléments de stabilisation ont été ajustées.

3.1.3. Structure globale de l'amplificateur trois étages

Après avoir déterminé la structure des premiers étages ainsi que celle de l'étage de puissance, il nous reste à présenter la composition générale de l'amplificateur trois étages. Des réseaux passifs constituent les circuits d'adaptation inter-étages. Ils permettent d'obtenir à la fois un gain maximum des deux premiers étages, et des performances en puissance optimales du dernier étage.

Ces structures seront constituées de tronçons de lignes dont le nombre et l'impédance caractéristique pourront varier.

La figure IV.23 fait état de la structure globale de l'amplificateur de puissance trois étages.

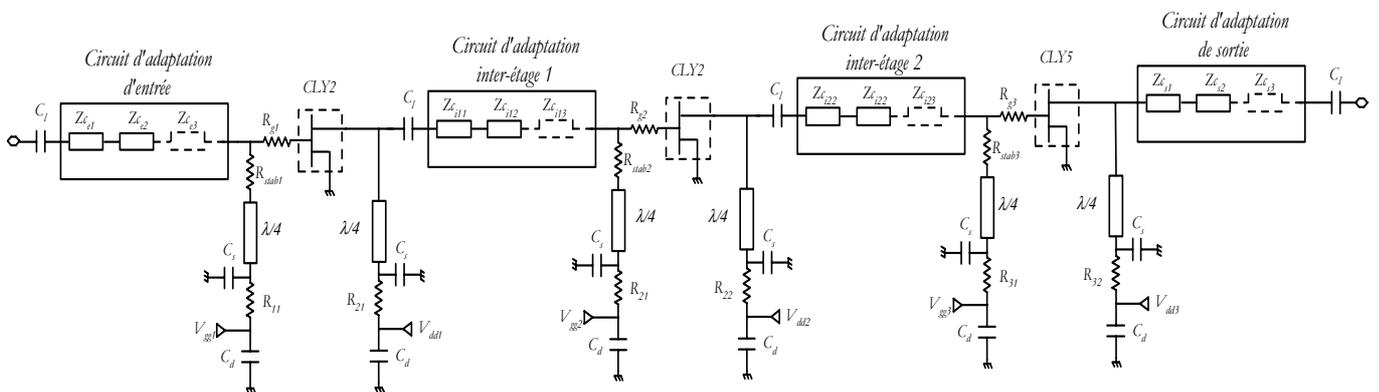


Figure IV.23 : Structure globale de l'amplificateur trois étages

Cette structure constitue le point de départ de la réalisation que nous présentons au paragraphe suivant.

3.2. Démarche de conception

La polarisation du transistor *CLY5* est identique à celle préconisée dans le cas de l'amplificateur un étage. La tension de drain V_{ds} vaut 4 volts avec un courant de drain continu $I_{ds} = I_{dss} / 3$, pour une polarisation en classe de fonctionnement *AB*.

Les transistors *CLY2* seront alimentés à $V_{ds} = 3$ volts.

La plage de fréquence de fonctionnement s'étend de 2,2 GHz à 2,29 GHz avec une fréquence centrale de 2,245 GHz.

Les performances souhaitées sont :

- une puissance de sortie de 1 W,
- un rendement en puissance ajoutée supérieur à 30 %,
- un gain linéaire supérieur à 30 dB,
- des pertes par réflexion en entrée inférieures à -10 dB.

Nous avons donc utilisé le logiciel *RfCAD_power* pour déterminer, *a priori*, les performances de l'amplificateur trois étages.

La démarche est la suivante : comme dans le cadre de l'amplificateur un étage, la première étape consiste à optimiser la puissance ajoutée à l'aide du circuit d'adaptation de sortie. Le fonctionnement en régime non-linéaire de l'étage de puissance est pris en compte, durant cette phase d'optimisation, à l'aide de la caractérisation en paramètres *S* Large signaux.

Ensuite, le deuxième étage est optimisé afin de fournir la puissance d'entrée optimale à l'étage de puissance. Il doit également être peu consommateur d'énergie afin de ne pas dégrader le rendement total de l'amplificateur et ne pas rentrer en régime de saturation.

Enfin, le premier étage doit réaliser l'adaptation sur 50 Ω tout en présentant un gain important et tout en limitant les pertes par réflexion en entrée.

Nous présentons les résultats de la simulation par cette méthode dans le paragraphe suivant.

Auparavant, il faut noter que le deuxième étage est paradoxalement l'étage qui sera le moins maîtrisable durant la conception. En effet, la structure actuelle du logiciel *RfCAD_power* est telle qu'elle ne permet de prendre en compte le fonctionnement en régime non-linéaire que du dernier étage. Or, avec les transistors dont nous disposons, il est possible que le transistor du deuxième étage commence à saturer, modifiant ainsi les performances établies (en particulier, le gain du deuxième étage). Cet aspect sera à prendre en compte dans l'interprétation final des résultats.

3.3. Utilisation de Rfcad_power

Un nouveau fichier d'entrée a été généré en vue de définir le cahier des charges de l'amplificateur trois étages. Les paramètres S petits signaux du transistor *CLY2* ont ainsi été intégrés à ce fichier en fonction des informations fournis par le constructeur *Infineon*.

Ensuite, la plage de fréquences de fonctionnement, les impédances d'entrée et de sortie sur lesquelles est réalisée l'adaptation, les pertes par réflexion en entrée à minimiser, sont autant d'informations introduites dans le fichier d'entrée.

Par contre, les poids attribués à chaque objectif en fonction de leurs priorités, le nombre d'éléments par circuit d'adaptation sont des paramètres que l'utilisateur a la possibilité d'ajuster durant les phases d'optimisation.

Les figures *IV.24* et *IV.25* présentent les performances obtenues lors de la simulation à l'aide du programme *Rfcad_power*. Les courbes ont été tracées à la fréquence centrale de fonctionnement égale à $2,245\text{ GHz}$. Pour chacune d'entre elle, les résultats sont représentés en fonction de la puissance d'entrée P_e du montage.

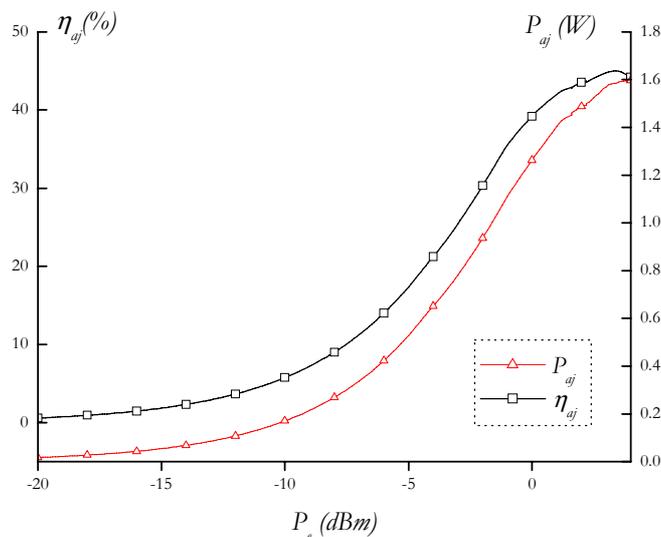


Figure IV.24 : Résultats de simulation avec Rfcad_power : Puissance ajoutée et Pae

La puissance ajoutée et le rendement en puissance ajoutée ont été tracés sur la même figure *IV.24*. Nous observons un maximum de la puissance ajoutée de $1,59\text{ W}$ pour une puissance d'entrée de $3,9\text{ dBm}$. Par contre, le maximum de rendement en puissance ajoutée est obtenu à $3,3\text{ dBm}$: il s'élève à 45% , et vaut encore $44,4\%$ à la puissance de fonctionnement déterminée de $3,9\text{ dBm}$.

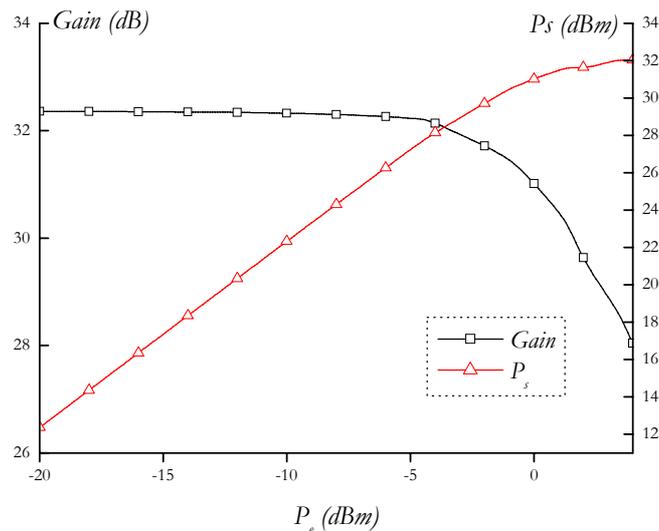


Figure IV.25 : Résultats de simulation avec *RfCAD_power* : Gain et Puissance de sortie

La figure IV.25 présente les courbes de gain et de puissance de sortie en fonction de la puissance d'excitation. Le gain linéaire à faibles puissances vaut $32,3 \text{ dB}$. Au maximum de puissance ajoutée ($P_e = 3,9 \text{ dBm}$), la compression de gain est égale à $4,1 \text{ dB}$ et la puissance de sortie est supérieure à 32 dBm .

3.4. Performances obtenues avant réalisation

A l'issue de l'optimisation à l'aide du programme *RfCAD_power*, nous avons entrepris plusieurs démarches afin d'aboutir à la réalisation de l'amplificateur. Tout d'abord, comme dans le cas du montage à un étage, nous avons pris en compte la réalité physique des lignes : les caractéristiques du substrat verre-téflon ont ainsi été intégrées afin de considérer les pertes des circuits d'adaptation.

Une première simulation a donc été faite avec ses nouveaux paramètres à l'aide du logiciel *HP-ADS*. Nous en présentons les résultats aux figures IV.26 et IV.27.

De façon logique, nous observons une dégradation des performances en puissance de l'amplificateur. Tout d'abord, les puissances d'entrée pour lesquelles les maxima en puissance ajoutée et en rendement sont relevés, sont légèrement décalés.

Ensuite, nous notons une diminution du gain linéaire à $31,9 \text{ dB}$, qui s'accompagne d'une dégradation de la puissance ajoutée et du rendement. Ainsi, un maximum de $1,4 \text{ W}$ est relevé pour la puissance ajoutée à $P_e = 3,4 \text{ dBm}$, alors que le rendement ne vaut plus que $40,7\%$ à cette puissance. Pour le même niveau d'entrée, la puissance de sortie est égale à $31,5 \text{ dBm}$ pour une compression de gain de $3,9 \text{ dB}$.

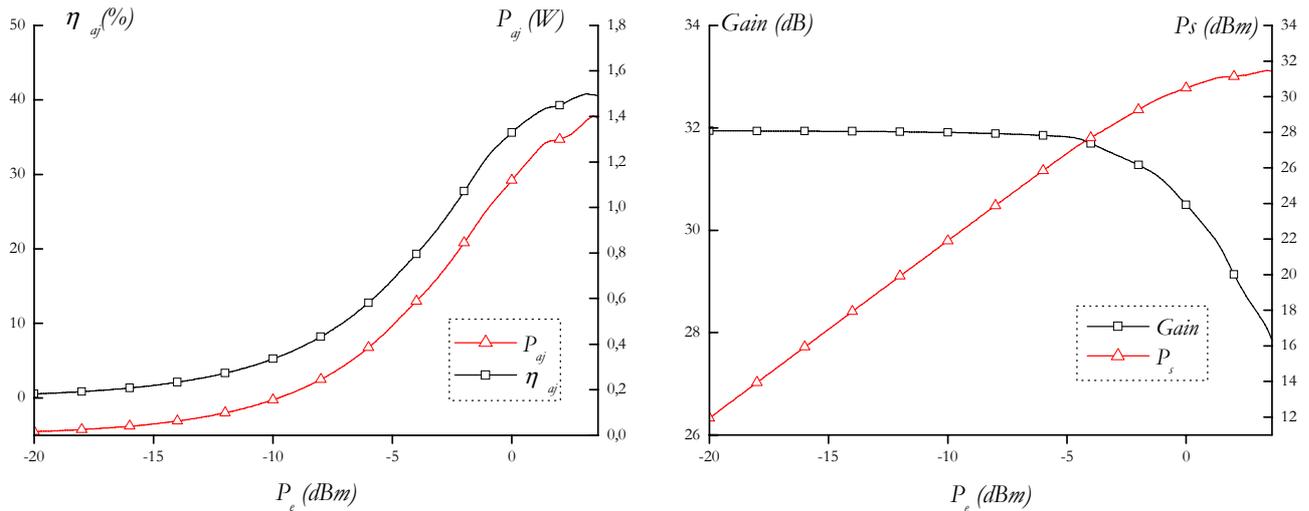


Figure IV.26 : Résultats avec lignes réelles : Puissance ajoutée et rendement en puissance ajoutée

Figure IV.27 : Résultats avec lignes réelles : Gain et Puissance de sortie

Dans un deuxième temps, afin de minimiser l'encombrement total du montage, les circuits d'adaptation ont été modifiés en courbant les lignes de transmission. Une nouvelle optimisation a été effectuée afin de prendre en compte la modification de ces lignes. En outre, la modélisation des lignes d'accès pour les connecteurs SMA ainsi que celles des capacités de liaison a aussi été effectuée.

Finalement, le montage final a été simulé à l'aide du logiciel HP-ADS et nous présentons les résultats sur les figures IV.28 et IV.29.

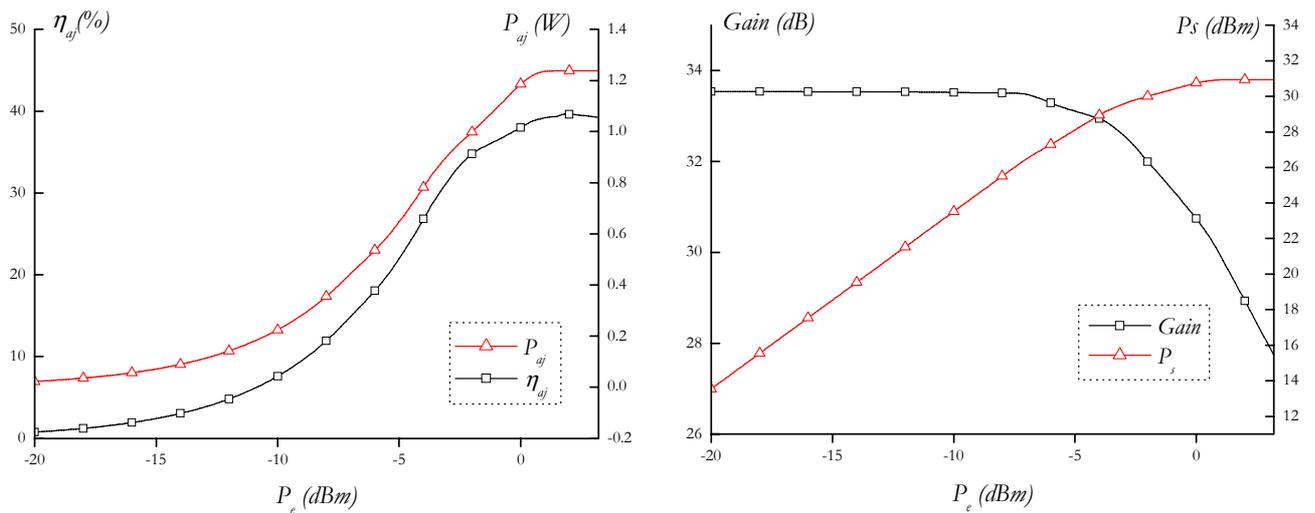


Figure IV.28 : Résultats avant réalisation : Puissance ajoutée et rendement en puissance ajoutée

Figure IV.29 : Résultats avant réalisation : Gain et Puissance de sortie

A l'issue de cette simulation, nous relevons les performances de l'amplificateur trois étages : un maximum de rendement en puissance ajoutée de $39,6\%$ apparaît pour une puissance d'entrée décalée de 1 dBm ($P_e = 2\text{ dBm}$) par rapport aux résultats précédent. Le maximum de puissance ajoutée (à $P_e = 3\text{ dBm}$) n'est plus que de $1,24\text{ W}$, ce qui s'explique par la diminution de la puissance de sortie ($P_s = 30,9\text{ dBm}$).

Nous pouvons noter que ce réajustement des longueurs des lignes a conduit à une augmentation du gain linéaire.

La figure IV.30 nous présente les pertes par réflexion en entrée obtenues lors de cette simulation.

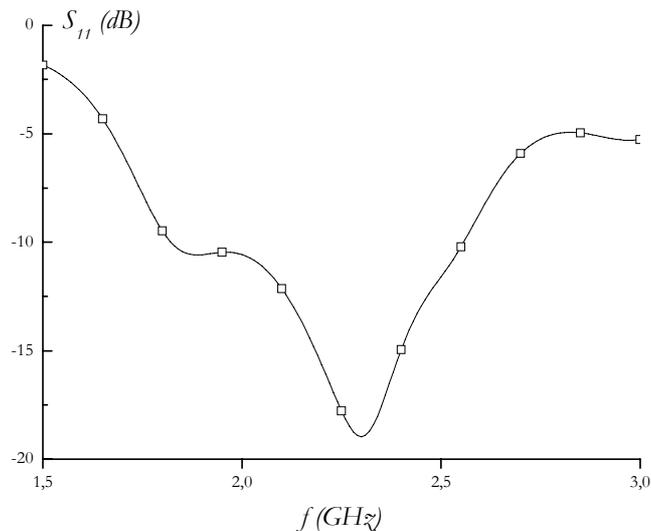


Figure IV.30 : Pertes par réflexion en entrée de l'amplificateur

Les pertes par réflexion en entrée sont inférieures à -16 dB dans la bande de fréquence 2,2-2,29 GHz. En sortie, ces pertes sont inférieures à -8 dB .

3.5. Résultats de mesure de l'amplificateur de puissance trois étages

Le processus expérimental est identique à celui mis en œuvre pour la caractérisation de l'amplificateur un étage.

Un circuit imprimé a été réalisé sur la base des dernières simulations. Des pavés de réglage ont également été placés afin d'être en mesure d'obtenir les performances optimales en ajustant les largeurs des lignes.

L'amplificateur trois étages est présenté à la figure IV.31.



Figure IV.31 : Amplificateur de puissance trois étages en bande S

Le banc de mesure est décrit à la figure IV.18. Il nous permet de relever la puissance d'entrée, la puissance de sortie ainsi que les puissances électriques délivrées par les alimentations de drain et de grille.

Des premières mesures ont été effectuées à faible niveau d'excitation d'entrée à l'aide de l'analyseur de réseau vectoriel afin de déterminer les pertes par réflexion en entrée et le gain linéaire sur la bande de fréquence 1,5-3 GHz.

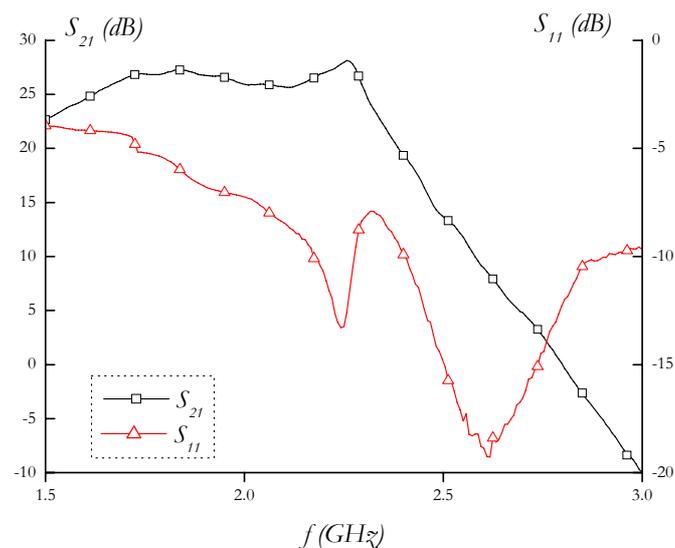


Figure IV.32 : Pertes par réflexion en entrée et gain linéaire mesurés de l'amplificateur trois étages

Le gain mesuré est de l'ordre de $27,8\text{ dB}$ dans la bande de travail pour des pertes par réflexion en entrée qui sont inférieures à -11 dB . Nous pouvons remarquer qu'un minimum global de -19 dB apparaît à $2,6\text{ GHz}$. En sortie, les pertes par réflexion sont inférieures à -6 dB .

Les mesures en puissance ont été réalisées à la fréquence centrale de fonctionnement : les deux premiers étages sont polarisés au même niveau et nous recherchons les performances optimales en ajustant les tensions d'alimentation de grille et de drain.

Comme dans le cas du premier module, nous remarquons que la puissance de sortie est d'autant plus élevée que les tensions d'alimentation de drain le sont également. Par contre, le rendement en puissance ajoutée se dégrade pour une même variation des polarisations de drain.

Finalement, les résultats présentés, en fonction de la puissance d'entrée, sur les figures IV.33 et IV.34 ont été obtenus avec des tensions d'alimentation de drain égales à $3,5\text{ V}$ pour les deux premiers étages et 5 V pour le dernier.

Le réglage de l'amplificateur s'est avéré délicat puisque quatre circuits d'adaptation composent le montage, multipliant ainsi les possibilités de réglage. En outre, la finesse des lignes de transmission de l'étage de sortie empêchait toute modification de leur impédance caractéristique.

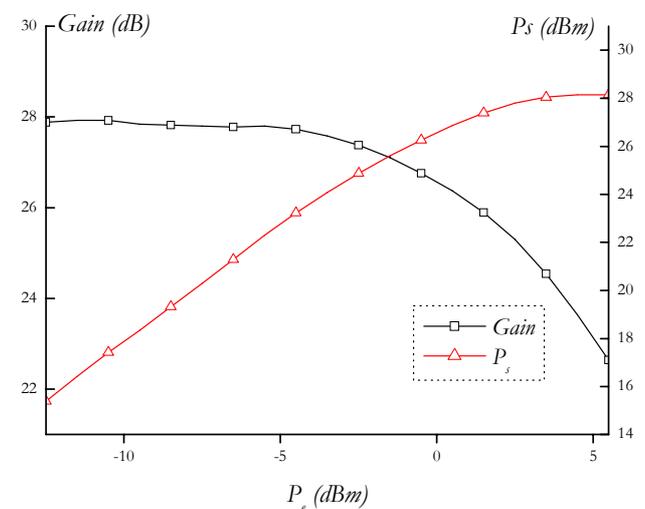
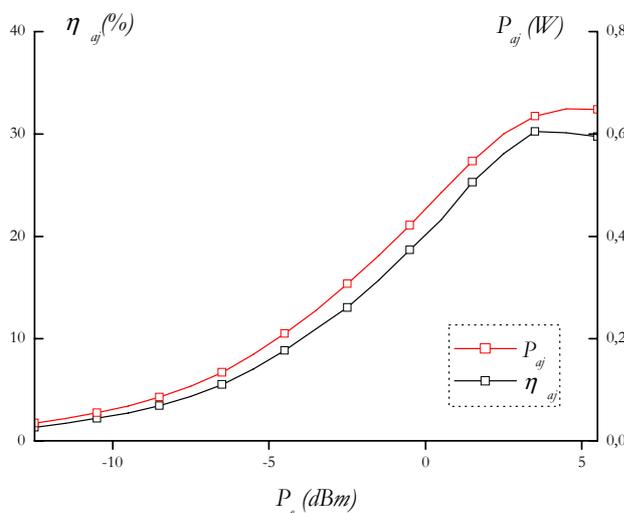


Figure IV.33 : Résultats expérimentaux : Puissance ajoutée et rendement en puissance ajoutée

Figure IV.34 : Résultats expérimentaux : Gain et Puissance de sortie

Pour une puissance d'entrée $P_e = 4,5\text{ dBm}$, la puissance de sortie est supérieure à $28,1\text{ dBm}$ (compression de $3,4\text{ dB}$), ce qui conduit à une puissance ajoutée maximum de $0,65\text{ W}$ et un rendement en puissance ajoutée de 30% .

Pour une puissance d'entrée $P_e = 3,5\text{ dBm}$, le rendement en puissance ajoutée est maximum et vaut $30,3\%$. Enfin, le gain linéaire est supérieur à $27,8\text{ dB}$.

3.6. Comparaison des performances simulées et mesurées

Les performances expérimentales et celles obtenues lors des dernières simulations sont mises en comparaison dans le tableau IV.4.

	Puissance d'entrée P_e (dBm)	Puissance ajoutée P_{aj} (W)	Rendement en Puissance ajoutée η_{aj} (%)	Puissance de sortie P_s (dBm)	Gain linéaire (dB)
Simulation	3	1,24	39,3	30,9	33,5
Mesure	4,5	0,65	30	28,1	27,9

Tableau IV.4 : Comparaison des performances simulées et mesurées de l'amplificateur trois étages

Ce tableau nous présente :

- un décalage entre les puissances d'entrée qui conduisent à un maximum de puissance ajoutée de $1,5$ dBm entre la simulation et la mesure,
- une différence de $5,6$ dB entre les gains linéaires mesuré et simulé,
- une différence entre les puissances de sortie simulée et mesurée de $2,8$ dBm,
- une différence de $0,59$ W entre les puissances ajoutées et une chute de $9,6\%$ du rendement.

Tout d'abord, la différence entre les puissances ajoutées peut sembler importante. Or, il faut savoir que les puissances d'entrée sont ici relativement faibles et que la moindre diminution de la puissance de sortie se reporte quasi identiquement sur la puissance ajoutée. Pour une puissance d'entrée plus élevée, l'influence de la diminution de la puissance de sortie sur la puissance ajoutée est moins importante.

Nous avons déjà présenté, lors de la comparaison des mesures et des simulations de l'amplificateur de puissance un étage, les différents facteurs qui pouvaient être responsables des différences entre les performances et plusieurs interprétations ont été proposées.

Les remarques que nous avons émises sont toujours valables dans le cas de l'amplificateur trois étages. En outre, la multiplication des circuits d'adaptation conduit à des pertes plus importantes pour le montage final.

Néanmoins, les différences observées nous ont conduit à rechercher d'autres causes à la diminution des performances. En effet, nous avons fait remarquer en introduction qu'en l'état actuel des choses, nous n'avons pas les moyens de prendre en compte, dans le logiciel *RfCad_Power*, le fonctionnement non-linéaire des étages intermédiaires. Nous avons donc voulu

vérifier si cet aspect n'engendrait pas une dégradation des performances. Nous présentons les résultats des nouvelles simulations dans le paragraphe suivant.

3.7. Rétro-simulations

Les deux premiers étages ont été conçus autour du transistor *CLY2* de chez *Infineon*. Afin d'établir si, pour les conditions de fonctionnement déterminées lors des simulations de l'amplificateur trois étages, le transistor de l'étage intermédiaire travaillait en régime non-linéaire, nous avons utilisé le modèle grand signal, fourni par *Infineon*, du transistor *CLY2*.

Ce modèle, de type *Statz*, a été intégré à notre schéma de l'amplificateur complet dans le logiciel *HP-ADS*, afin d'entreprendre une simulation avec les circuits d'adaptation déterminés lors de la première étape.

Les résultats de cette simulation sont présentés sur les figures *IV.35* et *IV.36*.

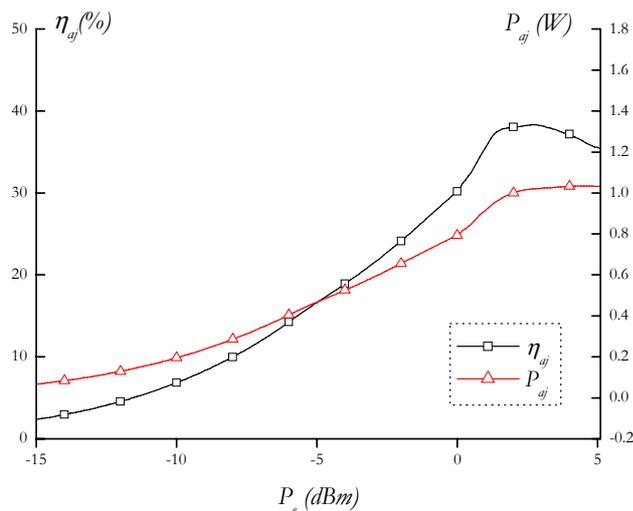


Figure IV.35 : Rétro-simulation : Puissance ajoutée et Pae

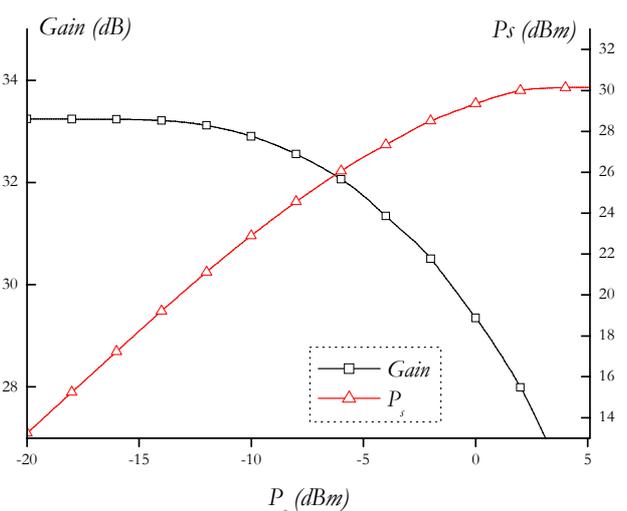


Figure IV.36 : Rétro-simulation : Gain et Puissance de sortie

Les résultats de cette simulation permettent de mettre en évidence un fonctionnement en régime non-linéaire du deuxième étage. En effet, par comparaison entre les *IV.29* et *IV.36*, nous pouvons noter que la compression de gain se produit pour des puissances moins importantes lorsque le modèle grand signal du transistor de l'étage intermédiaire est pris en compte.

Nous pouvons donc déduire que cet étage fonctionne en régime non-linéaire à partir d'un certain niveau d'entrée, alors que les simulations réalisées à partir du logiciel *RfCAD_power* ne permettaient pas de le considérer.

Le tableau IV.5 permet de comparer les performances simulées avant la réalisation de l'amplificateur et celles obtenues en prenant en compte le régime non-linéaire de l'étage intermédiaire.

	Puissance d'entrée P_e (dBm)	Puissance ajoutée P_{aj} (W)	Rendement en Puissance ajoutée η_{aj} (%)	Puissance de sortie P_s (dBm)	Gain linéaire (dB)
<i>Simulations avant réalisation</i>	3	1,24	39,3	30,9	33,5
<i>Rétro- simulations</i>	4,7	1,04	36,9	30,2	33,5

Tableau IV.5 : Comparaison des performances de l'amplificateur trois étages avant et après rétro-simulations

Du fait de l'entrée en régime de compression de l'étage intermédiaire, le fonctionnement optimal est déplacé vers des puissances d'entrée plus importantes ($P_{opt} = 4,7$ dBm), plus proche des résultats de mesure ($P_{opt} = 4,5$ dBm). Pour la même raison, la puissance de sortie et le rendement en puissance ajoutée subissent des dégradations.

Finalement, malgré les problèmes soulevés, les performances relevées expérimentalement sont proches de ce que nous souhaitons. La puissance de sortie qui s'élève à 28,1 dBm et le gain de 27,9 dB sont inférieurs aux performances attendues. Par contre, la valeur du rendement de 30% respecte le cahier des charges. De même, les pertes par réflexion en entrée sont conformes à nos attentes. Ainsi, ces résultats sont encourageants pour un développement futur de la méthode de conception.

CONCLUSION

Dans ce chapitre, nous avons présenté la conception d'amplificateurs de puissance en technologie hybride. Elle repose sur la méthode de caractérisation et d'optimisation développée au chapitre 3.

Dans un premier temps, nous nous sommes attachés à décrire les principes de réalisation des circuits hybrides en bande S . Les choix concernant le transistor, le substrat utilisé ou la classe de fonctionnement ont été justifiés. De même, nous avons présenté la méthode logicielle utilisée pour déterminer les paramètres S large signaux, lorsqu'un banc de mesures n'est pas disponible. Tous ces préliminaires nous ont permis d'aborder la conception et la réalisation de deux amplificateurs de puissance en bande S .

Le premier module, qui comporte un seul étage, polarisé en classe AB , a permis d'obtenir une puissance de sortie de 30 dBm pour un rendement de 36% et un gain linéaire de $5,9\text{ dB}$. Plusieurs interprétations quant aux différences entre les performances expérimentales et simulées ont été proposées. Un deuxième montage a été réalisé avec trois transistors. L'objectif était d'optimiser à la fois la puissance ajoutée de l'étage de puissance et le gain linéaire des deux premiers étages. Les résultats expérimentaux nous conduisent à une puissance de fonctionnement optimale de $4,5\text{ dBm}$, pour laquelle nous obtenons une puissance de sortie de $28,1\text{ dBm}$ et un rendement de 30% . Le gain linéaire expérimental s'élève, quant à lui, à $27,9\text{ dB}$.

Les résultats de simulation et de mesures obtenus lors de la caractérisation expérimentale nous permettent tout d'abord d'affirmer que la démarche utilisée pour la conception nous conduit à des résultats intéressants. Deux enseignements peuvent néanmoins en être tirés : la prise en compte des pertes des circuits d'adaptation au niveau du logiciel *RfCAD_power* permettrait d'améliorer les résultats de simulation. Enfin, lors de la conception multi-étages, le fonctionnement en régime de compression de gain d'un des étages intermédiaires, aboutit à une dégradation des performances simulées. La prise en compte de ce phénomène conduirait également à une précision plus importante au niveau de la simulation.

REFERENCES BIBLIOGRAPHIQUES

- [Cri99] Cripps Steve, "RF Power Amplifiers for Wireless Communications", *Artech House, 1999*.
- [Haz01] Hazouard M., Kerhervé E., Jarry P., " New Solid State Power Amplifiers Design using Large Signal S parameters", *31st European Microwave Conference 2001, September 2001, London, pp. 381-383*.
- [Lav00] Laverghetta T. S., "Microwave materials and fabrication techniques", *Third Edition, Artech House Publishers, Boston-London, 2000*.
- [Riz88] Rizzoli V., Lipparini A., Mastri F., "Computation of large-signal S-parameters by harmonic-balance techniques", *Electronics Letters, Volume 24, Issue 6, 1988, pp. 329-330*.
- [Sta87] Statz H. and *al.*, "GaAs FET device and circuit simulation in SPICE", *IEEE Trans. on Electron Devices, Volume 14, Issue 2, Feb. 1987, pp 160-169*.
- [Xue98] Gao Xuebang, "Large-signal S-parameters simulation of microwave power circuits", *ICMMT'98. 1998 International Conference on Microwave and Millimeter Wave Technology Proceedings, pp. 1061-1063*.

CONCLUSION GENERALE

Les travaux présentés dans ce mémoire sont une contribution à la conception d'amplificateurs micro-ondes de puissance. Depuis quelques années déjà, les tubes à ondes progressives ont laissé la place aux amplificateurs à état solide dans bon nombre d'applications. Pourtant, le développement actuel des télécommunications entraîne des besoins toujours croissants, et conduit à la recherche de performances toujours plus optimales pour ces amplificateurs. Dans ce cadre, nous avons donc mis en œuvre une démarche de conception basée sur la méthode des fréquences réelles et qui s'applique à la réalisation d'amplificateurs faiblement non-linéaires.

Les avancées technologiques dans la fabrication des transistors de puissance permettent d'obtenir aujourd'hui des structures de taille réduite et à un faible coût. Le choix de la technologie est un préliminaire indispensable à toute conception. Nous avons donc présenté dans une première partie le large spectre de transistors disponibles actuellement pour des applications de puissance. Avec les derniers progrès de la recherche, le *MESFET AsGa* ne constitue plus l'unique composant de référence. L'apparition de structures à hétérojonction comme le *HEMT* ou le *HFET* pour le transistor à effet de champ, ou le *HBT* pour le transistor bipolaire, a permis une forte amélioration des performances liées à la puissance. Nous avons donc présenté une synthèse bibliographique des meilleurs résultats obtenus actuellement pour différentes technologies de transistors. Ensuite, nous avons pu remarquer que l'utilisation de nouveaux matériaux était digne d'intérêt pour les composants de puissance micro-ondes. Enfin, nous avons proposé quelques pistes qui permettent de conduire au meilleur choix possible du transistor : un tableau comparatif a présenté les atouts et les faiblesses des composants en terme de rendement, de linéarité, de densités de puissance ou encore de coût. Il en ressort qu'aucun transistor ne peut se poser aujourd'hui comme le composant idéal pour toutes les applications et toutes les fréquences.

Le choix du transistor est généralement suivi par la mise en œuvre d'une méthode de conception qui permet de déterminer les conditions optimales de fonctionnement du composant actif. Le principe de l'équilibrage harmonique s'est imposé comme le principal outil de simulation non-linéaire à partir d'un schéma équivalent grand signal du transistor. Parallèlement, la caractérisation *load-pull* permet, d'un point de vue expérimental, de déterminer les performances optimales du composant sous test par une mise en condition réelle de fonctionnement. De notre côté, nous avons proposé l'utilisation des paramètres S large signal comme une méthode alternative. Ces paramètres S large signal sont une extension dans le domaine non-linéaire de la notion de paramètres S petit signal. Ils sont donc définis comme le rapport des ondes de

puissance à la fréquence fondamentale. L'énergie dissipée sur les harmoniques n'est alors pas prise en compte. C'est pourquoi, cette méthode nous permet d'approcher la solution optimale uniquement dans le cas d'applications faiblement non-linéaires.

Nous avons ainsi proposé une extension de la méthode des fréquences réelles, introduite à l'origine par *Yarman* et *Carlin*, à la conception d'amplificateurs de puissance. Tout d'abord, nous avons pris en compte la variation des paramètres S en fonction de la puissance grâce à l'écriture d'une procédure d'interpolation bidimensionnelle basée sur le modélisme mathématique des splines bi-cubiques. Ensuite, nous avons proposé une démarche itérative de conception d'amplificateurs multi-étages qui, dans un premier temps, optimise les performances de l'étage de puissance avant de concevoir les étages situés en amont en progressant vers le générateur.

Nous avons vérifié la validité de notre démarche par la réalisation de deux amplificateurs de puissance en bande S . Un premier module a été construit autour d'un *MESFET* de puissance *CLY5* de la société *Infineon* afin d'optimiser la puissance ajoutée. Un deuxième montage, basé sur trois transistors, avait pour objectif d'optimiser à la fois la puissance ajoutée de l'étage de puissance et le gain linéaire des deux premiers étages. Plusieurs interprétations des différences entre les résultats expérimentaux et simulés ont été proposées.

Les résultats obtenus permettent de conclure que la synthèse basée sur la méthode des fréquences réelles peut s'appliquer à la réalisation d'amplificateurs de puissance faiblement non-linéaires. En outre, des simulations supplémentaires peuvent être mises en œuvre si l'on désire trouver la solution optimale, sans que le temps consacré devienne prohibitif.

Afin de prolonger ce travail, plusieurs conclusions portées tout au long de ce mémoire pourront faire l'objet d'un développement. Tout d'abord, nous avons souligné que les pertes des circuits d'adaptation, en particulier de l'étage final, portaient préjudice aux performances. Ainsi, la prise en compte de ces pertes directement au niveau du logiciel *RfCad_Power* permettrait de s'approcher de la solution optimale. Ensuite, dans le cadre de la conception multi-étages, la prise en compte du fonctionnement en régime non-linéaire du transistor précédant l'étage de puissance apporterait également des améliorations.

En outre, la réalisation d'un amplificateur de puissance à des fréquences plus élevées permettrait d'envisager d'autres possibilités. Ainsi, des simulations vont être entreprises prochainement en bande C à partir d'un transistor *PHEMT*.

Enfin, afin de s'approcher du principe des classes de fonctionnement à haut rendement, la prise en compte de l'impédance à présenter aux harmoniques 2 et 3, par l'intermédiaire du circuit d'adaptation de sortie, pourrait être envisagée.

LISTE DES TRAVAUX PUBLIES

COMMUNICATIONS

- P. Jarry, E. Kerhervé, M. Hazouard, J.M. Pham, "CAD of microwave integrated multistage active filters by the real frequency method ", *Proceedings RAWCON 98, 1998 IEEE Radio and Wireless Conference* , pp. 339-342, Colorado Springs, CO, USA, 9-12 August 1998.
- M. Hazouard, E. Kerhervé, P. Jarry, S. Gauffre, "Conception d'un filtre actif MMIC en bande X par la méthode des fréquences réelles", *11^{èmes} Journées Nationales Micro-ondes, 2D11, Arcachon, 5-7 Mai 1999.*
- M. Hazouard, E. Kerhervé, P. Jarry, "An alternative method for SSPA computer-aided-design", *IEEE Microwaves Symposium 2000, Tetuan, Maroc, 10-12 May 2000.*
- M. Hazouard, E. Kerhervé, P. Jarry, "An alternative process for solid state power amplifiers using large S parameters", *7th IEEE International Conference on Electronics, Circuits and Systems ICECS'2K, Kaslik, Lebanon, 17-20 December 2000.*
- M. Hazouard, E. Kerhervé, P. Jarry, L. Lapiere, C. Boulanger, "Conception d'amplificateurs de puissance à l'aide de la méthode des fréquences réelles ", *12^{èmes} Journées Nationales Microondes, 2D-14, Poitiers, 16-18 mai 2001.*
- M. Hazouard, E. Kerhervé, P. Jarry, "New Solid State Power Amplifiers Design Using Large Signal S Parameters", *31st European Microwave Conference 2001, Vol. 3, pp. 381-384, ExceL, London, UK, 24-28 September 2001.*
- E. Kerhervé, M. Hazouard, P. Jarry, "The real frequency technique applied to a narrow band MMIC active filter with transmission zeros at finite frequencies", *8th IEEE International Conference on Electronics, Circuits and Systems ICECS 2001, pp. 161-164, Malte, 2-5 Sept. 2001.*

RAPPORTS

- M. Hazouard, E. Kerhervé, P. Jarry
Quatre rapports d'avancement des travaux et rapport final sur « l'étude de la méthode des fréquences réelles appliquée à la conception d'amplificateurs de puissance large bandes », CNES, marché n°714/CNES/97/7017/00, octobre 1997 à juin 1999.

ANNEXE I

***LES TRANSISTORS DE
PUISSANCE POUR APPLICATION
HYPERFREQUENCE***

A l'heure actuelle, les transistors de puissance dédiés à des applications hyperfréquences sont nombreux. Par contre, selon l'application choisie, certains, de part leurs propriétés de fort rendement, de linéarité ou encore parce qu'ils présentent de fortes densités de puissance, méritent une attention plus particulière.

Ainsi, nous présentons dans les lignes qui suivent un état de l'art des performances optimales obtenues à ce jour pour le transistor bipolaire à hétérojonction (HBT), ainsi que pour les transistors à effet de champ à hétérojonction PHEMT $AlGaAs/InGaAs$ sur $GaAs$ et HFET.

Les références citées dans cette annexe sont à consulter à la fin du chapitre I.

Le PHEMT $AlGaAs/InGaAs$ sur $GaAs$

Le tableau I nous permet de présenter, sous une forme concise, les informations suivantes :

- la plage de fréquence (*Fréq.*) exprimée en GHz,
- le type de structure d'amplificateur : *MMIC* ou *Hybride*,
- la longueur de grille L exprimée en μm ,
- le développement total de grille W_T (en mm), ou la surface totale de la puce S (en mm^2),
- la puissance de sortie P_s de l'amplificateur exprimée en W ou dBm ,
- le rendement en puissance ajouté (*PAE*) en % ,
- le gain en puissance G de l'amplificateur en dB ,
- enfin, la publication de référence : par exemple [*Pus98*]

Fréq. (GHz)	Structure	Longueur de grille (μm)	Taille (Largeur de grille et/ou surface de piste)	P_s	PAE (%)	G (dB)	Réf.
0,8	MMIC	0,4	$W_T=57 mm$ $S=1,36*1,5 mm^2$	35,5 dBm	63	30,6	[Abe01]
1,5	Hybride	0,3	$W_T=5 mm$ $W_T=2*25 mm$	2 W 20 W	72 66	15 15	[Pus98]
1,6	Hybride	0,5	$W_T=4,8 mm$ $W_T=17,6 mm$	3 W 11 W	70 65	16 15,5	[Bou96]
1,8	MMIC	0,5	$W_T=8*300 \mu m$ $S=16 mm^2$	33 dBm	54	-	[Ser00]
1,9	MMIC	1	$W_T=13,6 mm$ $S=1,02*1,84 mm^2$	29 dBm	40	30	[Wan99]
1,9	Hybride	0,6	$W_T=15,4 mm$	40.7 dBm	59.2	15,7	[Pea00]
2,45	Hybride	0,5	$W_T=19,2 mm$	12 W	62	13	[Pla95]
2,7-3,1	MMIC+ Hybride	0,5	$W_T=60 mm$ $S_{MMIC}=5*4,5 mm^2$ $S_{hybride}=5*5,5 mm^2$	48,3 dBm	32	23	[Mur00]

Fréq. (GHz)	Structure	Longueur de grille (μm)	Taille (Largeur de grille et/ou surface de piste)	P_s	PAE (%)	G (dB)	Réf.
3-6	MMIC+ Hybride	0,25	$W_T=40 \text{ mm}$ $S=4,65*6,15 \text{ mm}^2$	11W	42	17	[Kom97]
3,5	Hybride	0,6	$W_T=15,4 \text{ mm}$	40,9 dBm	52,8	10,1	[Pea00]
3,8-4,2	MMIC+ Hybride	0,25	$W_T=31,2 \text{ mm}$	40,2 dBm	46	26	[Dar00]
4	Hybride	0,25	$W_T=5,6 \text{ mm}$	2,5W	73	13,5	[Pus96]
4,5-18	MMIC	0,25	$S=7,5*3,5 \text{ mm}^2$	2W	17-30	20	[Rou00]
5-5,8	MMIC	0,25	$W_T=22 \text{ mm}$ $S=5,2*3,5 \text{ mm}^2$	38 dBm	44	28	[But00]
5-27	MMIC	0,25	$S=3,1*1,2 \text{ mm}^2$	21 dBm		20	[Jea00]
7-11	MMIC	0,3	$W_T=25,82 \text{ mm}$ $S=5*4 \text{ mm}^2$	6,1W	36	21	[Hek00]
7,4-8,4	MMIC	0,25	$W_T=8,7 \text{ mm}$ $S=5,38*3,99 \text{ mm}^2$	35 dBm	50-60	24	[Chu00]
8	Hybride	0,25	$W_T=14,4 \text{ mm}$	8,09W	55,8	12,7	[Tee95]
8-14	MMIC	0,2	$W_T=8,4 \text{ mm}$ $S=3,64*4,34 \text{ mm}^2$	3,5W	40	17	[Car96]
18 19-21	MMIC MMIC	0,25 0,25	$W_T=0,6 \text{ mm}$ $W_T=1,485 \text{ mm}$ $S=2,5*1,5 \text{ mm}^2$	0,23W 0,45W	68 40	9,2 18	[Sat99]
18-27	MMIC	0,25	$S=2,64*1,48 \text{ mm}^2$	31,5 dBm	25	14	[Bro00]
20	MMIC	0,14	$W_T=0,64 \text{ mm}$	26,7 dBm	52	9,7	[Kiz99]
24-32	MMIC	0,1	$W_T=27,32 \text{ mm}$ $S=26,3 \text{ mm}^2$	6 W	21	20,5	[Emr01]
24-38	MMIC	-	$W_T=2,44 \text{ mm}$ $S=1,5*2,55 \text{ mm}^2$	0,46W	26	14,6	[Sch99]
27,5-29,5	MMIC	0,15	$W_T=5,2 \text{ mm}$ $S=1,5*2,55 \text{ mm}^2$	1,6W	35	16	[Sid98]
28,5-30	MMIC	0,2	$S=1,94*2 \text{ mm}^2$	1W	15	20	[Kom98]
29-32	MMIC	0,15	$W_T=4,56 \text{ mm}$ $S=5,26*2,3 \text{ mm}^2$	1,6W	27	16	[Sid99]
29-33	MMIC	0,15	$W_T=8 \text{ mm}$ $S=1,94*2 \text{ mm}^2$	34,5 dBm	25-31	14	[Kom99]
34,5	MMIC+ Hybride	0,15	$S=4,8*3,1 \text{ mm}^2$ $S=35,76 \text{ mm}^2$	3,5W 6W	28 24	11,5 21,5	[Ing97]
40	MMIC	0,2	$W_T=2,56 \text{ mm}$ $S=3,8*2,5 \text{ mm}^2$	1W	28,5	15	[Kwo00]
44,5	MMIC	0,15	$W_T=6,08 \text{ mm}$	3W	25	11,8	[Les97]
94	MMIC	0,1	$W_T=15,36 \text{ mm}$ $S=2,3*1,8 \text{ mm}^2$	0,3W	10,5	8	[Hua97]

Tableau I : Amplificateurs de puissance réalisés avec des PHEMT AlGaAs/InGaAs sur GaAs

Le HFET

Les meilleurs résultats ont été obtenus pour des fréquences inférieures à 10 GHz et sont présentées dans le tableau II.

Fréq. (GHz)	Structure	Longueur de grille (μm)	Taille (Largeur de grille et/ou surface de piste)	P_s	PAE (%)	G (dB)	Réf.
1,5	Hybride Push-pull	1	$W_T=2*66 mm$	60 W	50	13,7	[Mor97]
1,6	Hybride	0,5	$W_T=86,4 mm$	50 W	58	15	[Hay00]
1,96	Hybride Push-pull	1	$W_T=86 mm$	100 W	45,7	12,6	[Sak00]
2,14	Hybride Push-pull	0,9	$W_T=380 mm$	240 W	54	11,2	[Ino00]
2,15	Hybride Push-pull	0,9	$W_T=1040 mm$	300 W	25	11	[Ebi01]
2,2	Hybride Push-pull	1	$W_T=328 mm$	140 W	42 50,5	11,5 13	[Tak99] [Tak00]
2,2	Hybride Push-pull	0,9	$W_T=436 mm$	150 W	35	12	[Tat99]
5,8-6,5	Hybride Push-pull	0,6	$W_T=28,8 mm$	50 W	44	10	[Yam01]
28	MMIC	0,35	$W_T=9,6 mm$ $S=14*6 mm^2$	4 W	17,4	6,5	[Mat99]

Tableau II : Amplificateurs de puissance réalisés avec des HFET

Le HBT

Par rapport aux tableaux précédemment présentés dans cette annexe, nous avons indiqué dans le tableau III :

- le type de l'hétérostructure utilisée : en effet, les premiers HBT ont été développés autour de l'hétérostructure $AlGaAs/GaAs$, avant que d'autres comme les HBT $InGaP/GaAs$ apparaissent, et enfin que l'utilisation du substrat InP soit envisagée.
- pour les premières lignes : l'**Adjacent Channel Power Ratio** (ACPR exprimé en dBc) qui permet de quantifier la linéarité des systèmes de communications sans fils.

Fréq. (GHz)	Structure	Taille de la puce	V_{bias} (V)	P_s	PAE (%)	ACPR (dBc)	G (dB)	Réf.
1,5	Hybride InGaP/GaAs	-	3,5	31 dBm	63,2	-52 (à 50 kHz)	28	[Ina98]
1,8	MMIC AlGaAs/GaAs	1,2 mm ²	3	2 W	62	-	33	[Mul98]
1,88	MMIC SiGe	-	3,4	30 dBm	41	-46 (à 1,25 MHz)	23	[Zha00]
1,95	MMIC InGaP/GaAs	-	3,5	26,3 dBm	50,5	-35 (à 5 MHz)	28,5	[Nis01]
2-8	MMIC InGaP/GaAs	-	14	2 W	20	-	9	[Fra00]
4,5-16	MMIC InGaP/GaAs	12,9 mm ²	8	1,5 W	20	-	10	[All00]
5,5-9,5	Hybrid AlGaAs/GaAs			1 W	48	-	10	[Sal94]
7-11	MMIC AlGaAs/GaAs		7,5	5 W	44,4	-	12,5	[Kom95]
8-14	MMIC AlGaAs/GaAs	11,04 mm ²	10	3 W	40	-	15	[Sal98]
9	MMIC InGaP/GaAs	-	10	10 W	35	-	16	[All00]
17,5-19	MMIC InGaAs/InAlAs/InP	-	-	24,8 dBm	40	-	8,2	[Yan99]
22-24	MMIC InGaAs/InAlAs/InP	1,1 mm ²	3	26 dBm	40	-	9,4	[Oka00]
30	MMIC AlGaAs/GaAs	1,98 mm ²	9	1,59 W	35	-	6,5	[Tan00]

Tableau III : Amplificateurs de puissance réalisés avec des HBT

ANNEXE II

FORMAT DU FICHER D'ENTREE

La transmission du cahier des charges au logiciel de simulation *RfCAD* se fait par l'intermédiaire d'un fichier d'entrée qui contient un certain nombre de renseignements.

La figure *A-II.1* nous propose un exemple de fichier d'entrée. Ce fichier se compose de trois grandes parties.

La première comporte des informations générales sur l'amplificateur à concevoir, dont les plus importantes sont les suivantes :

- nombre d'étages de l'amplificateur,
- impédance de source et de charge,
- type de la synthèse : éléments distribués ou localisés,
- fréquences inférieure et supérieure de la bande passante,
- fréquences inférieure et supérieure pour le calcul final,
- nombre d'éléments par égaliseur,
- nombre de fréquence d'optimisation dans la bande passante.

La deuxième partie est liée aux paramètres S du transistor. Dans le cas présent, un seul transistor est utilisé. Les informations transmises sont les suivantes:

- nombre de fréquences de mesure des paramètres S ,
- format de lecture des paramètres S ,
- paramètres S du (ou des) transistor(s).

Enfin la dernière partie concerne la procédure d'optimisation. Ainsi, pour chaque circuit d'adaptation, les paramètres suivants doivent être spécifiés :

- valeur du $T.O.S.$ d'entrée à optimiser,
- poids sur le gain dans le calcul de l'erreur totale,
- poids sur le $T.O.S.$ d'entrée dans le calcul de l'erreur totale,
- et pour le dernier égaliseur : $T.O.S.$ de sortie à prendre également en compte.

Nous présentons un exemple de fichier d'entrée, à la figure *A-II.1*, tel qu'il est appelé par le logiciel *RfCAD*.

FICHER D'ENTREE : ampli1-6Ghz DU PROGRAMME RFCAD
Laboratoire IXL - BORDEAUX - FRANCE

Impedance d'entree de l'amplificateur : reelle nom : Zg(Ω) = 50.000	Frequence inferieure de la bande passante nom : Fin(Ghz) = 5.925
Nombre de transistors dans l'amplificateur nom : Ntr = 1	Frequence superieure de la bande passante nom : Fsu(Ghz) = 6.425
Charge intermediaire du transistor nom : Zimpi(Ω) = 50.000	Frequence inferieure pour le calcul en continu nom : Fincon(Ghz) = 4.925
Impedance de sortie de l'amplificateur : reelle nom : Zl(Ω) = 50.000	Frequence superieure pour le calcul en continu nom : Fsucon(Ghz) = 7.425
Egaliseurs a elements localises ou distribues nom : cld = d	Nombre total d'elements (elements unitaires) nom : Neu(1) = 3 nom : Neu(2) = 3
Transistors en parallele : non	Nombre de stubs par egaliseur nom : Nstub(1) = 0 nom : Nstub(2) = 0
Egaliseurs en parallele : non	

Nombre de frequences pour l'optimisation nom : Nfop = 12	Nombre de frequences pour les traces en continu nom : Nfcon = 100
Nombre de frequences de mesure des parametres S nom : Nfms = 19	Format de lecture des parametres S nom : Fmt = tchstn

Frequences et parametres S du transistor

Fréq. (GHz)	mag(S ₁₁)	Φ (S ₁₁)	mag(S ₂₁)	Φ (S ₂₁)	mag(S ₁₂)	Φ (S ₁₂)	mag(S ₂₂)	Φ (S ₂₂)
5.0	0.810	-80.0	4.011	100.8	0.069	41.2	0.568	-55.1
5.5	0.78	-87.2	3.892	93.6	0.073	37.6	0.558	-60.0
6.0	0.754	-94.4	3.780	87.0	0.077	33.8	0.550	-64.3
6.5	0.726	-101.1	3.652	80.5	0.079	30.5	0.539	-69.2
7.0	0.702	-107.9	3.541	74.4	0.082	27.3	0.531	-73.5
7.5	0.682	-113.5	3.431	68.8	0.084	25.1	0.522	-77.2
8.0	0.660	-119.6	3.314	62.4	0.087	22.4	0.513	-81.3
8.5	0.640	-125.0	3.230	56.9	0.088	20.3	0.507	-84.6
9.0	0.621	-131.2	3.141	51.1	0.090	17.7	0.498	-88.4
9.5	0.603	-136.4	3.093	45.5	0.093	16.3	0.492	-91.1
10.0	0.584	-142.2	3.033	40.1	0.096	13.9	0.485	-94.9
10.5	0.561	-147.8	2.991	34.3	0.098	12.1	0.478	-98.3
11.0	0.538	-154.6	2.943	28.7	0.102	9.6	0.472	-101.8
11.5	0.522	-160.9	2.879	22.9	0.105	6.4	0.466	-105.6
12.0	0.506	-168.2	2.831	17.3	0.107	4.9	0.458	-110.0
12.5	0.495	-175.4	2.803	11.6	0.110	2.6	0.451	-114.5
13.0	0.484	177.4	2.757	6.1	0.112	-0.0	0.447	-119.0
13.5	0.474	170.9	2.703	0.6	0.116	-2.6	0.441	-123.8
14.0	0.463	165.1	2.672	-4.5	0.118	-4.3	0.437	-127.3

Valeur du T.O.S d'entree a optimiser (egaliseur 1) nom : topte(1) = 1.500	Valeur du T.O.S d'entree a optimiser (egaliseur 2) nom : topte(2) = 1.500
Poids sur le gain (egaliseur 1) nom : Psg(1) = 5.000	Valeur du T.O.S de sortie a optimiser (egaliseur 2) nom : topts(2) = 1.500
Poids sur le T.O.S d'entree (egaliseur 1) nom : Pste(1) = 5.000	Poids sur le gain (egaliseur 2) nom : Psg(2) = 5.000
	Poids sur le T.O.S d'entree (egaliseur 2) nom : pste(2) = 1.000
	Poids sur le T.O.S de sortie (egaliseur 2) nom : psts(2) = 5.000

Figure A-II.1: Exemple de fichier d'entree

ANNEXE III

RECONSTITUTION DU FICHER DE PARAMETRES S PAR INTERPOLATION BIDIMENSIONNELLE

La méthode des fréquences réelles appliquée à la conception d'amplificateurs de puissance est divisée en plusieurs grandes étapes. Un des objectifs de la première étape est de prendre en compte la variation des paramètres S en fonction de la puissance.

Ainsi, en fonction du niveau d'excitation choisi par l'utilisateur, le logiciel doit être capable de déterminer les paramètres S correspondant à cette puissance.

Les paramètres S , en tant que données initiales, sont saisis par l'utilisateur dans le fichier d'entrée.

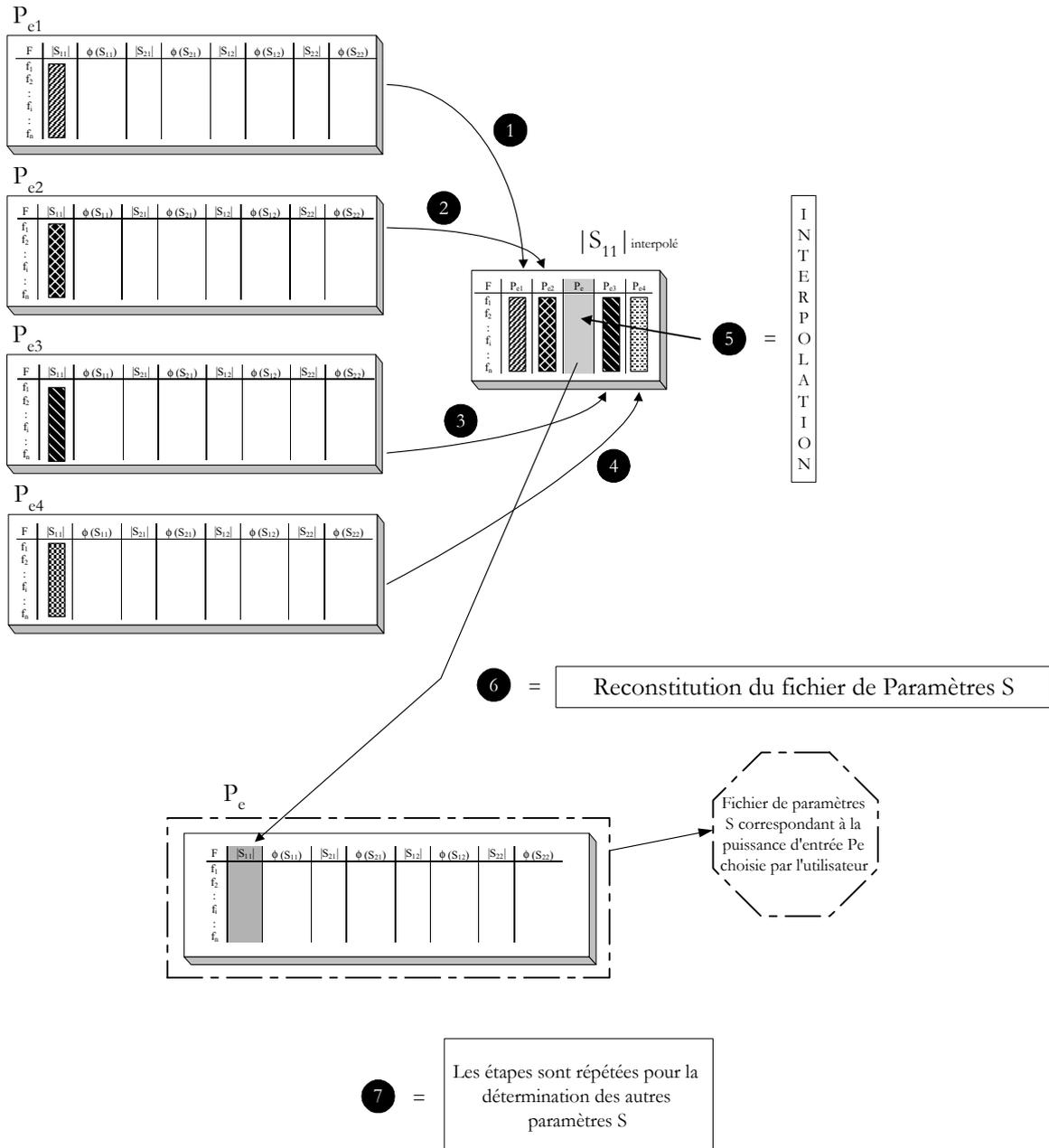


Figure A-III.1 : Reconstitution du fichier de paramètres S interpolés

Dans le cadre de la conception d'amplificateurs linéaires, l'architecture du fichier d'entrée (annexe II) présente un unique bloc de paramètres S qui varient en fonction de la fréquence.

Par contre, en ce qui concerne les amplificateurs non-linéaires, le chapitre III nous a permis de présenter les modifications apportées à la fois à la structure du fichier d'entrée et au mode de lecture des données.

Ainsi, nous avons mis en œuvre un programme d'interpolation bidimensionnelle qui permet de déterminer les paramètres S pour n'importe quelle puissance d'entrée, et particulièrement pour celle où les paramètres S ne sont pas connus empiriquement.

La méthode d'interpolation bidimensionnelle par splines cubiques a été choisie pour sa bonne représentativité du phénomène étudié. En effet, elle permet de maîtriser la continuité des dérivées successives.

La figure A-III.1 nous détaille la procédure de reconstitution du fichier de paramètres S pour un niveau d'excitation désiré.

Concrètement, lorsque l'utilisateur choisit la puissance d'entrée pour laquelle l'optimisation doit être réalisée, le processus d'interpolation est appelé.

Le logiciel commence alors par balayer l'ensemble des fichiers de paramètres S qui correspondent chacun à une puissance d'entrée prédéfinie. Ensuite, le calcul des paramètres S se déroule de façon systématique et progressive. En effet, dans un premier temps, le module de S_{11} est interpolé pour toute la plage de fréquence de la bande passante, et ce pour la puissance choisie.

Les 4 premières étapes (figure A-III.1) consistent à construire un tableau avec le paramètre spécifié (ici le module de S_{11}) pour les quatre puissances encadrant la puissance d'entrée choisie.

L'étape suivante est la mise en œuvre de l'interpolation bidimensionnelle puis la recopie du module de S_{11} dans la première colonne du nouveau fichier de paramètres S .

Ensuite, le calcul se poursuit par la détermination de la phase de S_{11} . Enfin, la démarche est répétée pour S_{21} , S_{12} et S_{22} .

La procédure se termine lorsque le fichier de paramètres S est totalement constitué pour la puissance d'entrée choisie par l'utilisateur.

RESUME

Les travaux présentés dans ce mémoire sont une contribution à la conception d'amplificateurs micro-ondes de puissance. Nous présentons dans une première partie les différentes caractéristiques (grandeurs électriques, classes de fonctionnement,...) de l'amplification de puissance dans le domaine des hyperfréquences ainsi que le large spectre de transistors disponibles actuellement pour des applications de puissance.

Le deuxième chapitre traite des techniques de caractérisation du fonctionnement non-linéaire des transistors de puissance. A côté de l'équilibrage harmonique ou de la caractérisation load-pull, nous proposons l'utilisation des paramètres S large signal comme méthode alternative. Ces paramètres S large signal sont une extension dans le domaine non-linéaire de la notion de paramètres S petit signal et nous permettent d'approcher la solution optimale dans le cas d'applications faiblement non-linéaires.

Dans une troisième partie, nous proposons une extension de la méthode des fréquences réelles, introduite à l'origine par *Yarman* et *Carlin*, à la conception d'amplificateurs de puissance. Ainsi, nous décrivons une démarche itérative de conception d'amplificateurs multi-étages qui, dans un premier temps, optimise les performances de l'étage de puissance avant de concevoir les étages situés en amont en progressant vers le générateur.

Nous avons vérifié la validité de cette démarche par la réalisation de deux amplificateurs de puissance en bande S . Un premier module a été construit autour d'un *MESFET* de puissance afin d'optimiser la puissance ajoutée. Un deuxième montage, basé sur trois transistors, a pour objectif d'optimiser à la fois la puissance ajoutée de l'étage de puissance et le gain linéaire des deux premiers étages.

Mots-clés :

Amplificateur de puissance, méthode des fréquences réelles, classes de fonctionnement, hyperfréquences, puissance ajoutée, rendement en puissance ajoutée, technologie hybride, représentation de Belevitch, optimisation, transistor à effet de champ.

ABSTRACT

The works presented in this report are a contribution to the microwave power amplifier design. The first section is devoted to general considerations concerning microwave power amplifier (nonlinear effects, amplifier classes,...) and to the wide spectre of available transistors dedicated to power applications.

The second chapter deals with the characterization techniques of power field effect transistors. Instead of the harmonic balance technique or the load-pull characterisation, we propose the use of large signal S parameters as an alternative method. These large signal S parameters are an extension, in the non-linear domain, of S parameters description and allow us to approach the optimal solution in the case of weakly non-linear applications.

The third section concerns the extension of the real frequencies method, introduced originally by *Yarman* and *Carlin*, to power amplifier design. So, we describe an iterative step of multi-stages amplifiers design which, at first, optimizes the performances of the power stage before designing the other stages by going back up towards the source.

In the last section, the design method has been validated by the realization of two S -band power amplifiers. A first module was built using a power *MESFET* to optimize the added power. The aim of the second circuit, based on three transistors, is to optimize both the added power for the power stage and the linear gain for the two first stages.

Keywords :

Solid-state power amplifier, real frequency method, amplifier classes, microwaves, added power, power-added efficiency, hybrid technology, Belevitch's representation, optimisation, field-effect transistor.