

THÈSE

présentée à

L'UNIVERSITÉ BORDEAUX I

ÉCOLE DOCTORALE DES SCIENCES PHYSIQUES ET DE L'INGENIEUR

par Benjamin QUERTIER-DAGORN

POUR OBTENIR LE GRADE DE

DOCTEUR

SPÉCIALITÉ : Electronique

Systeme de Filtrage Numérique pour le Corrélateur de l'Interféromètre ALMA

Soutenue le : 30 Avril 2004

Après avis de :

M.	P. GARDA, Professeur, Université P. et M. Curie, Paris VI	Rapporteur
M.	M. RENAUDIN, Professeur, INPG – ENSERG, Grenoble	Rapporteur

Devant la commission d'examen formée de :

M.	A. BAUDRY, Astronome, OASU – L3AB	Directeur de Thèse
M.	P. FOUILLAT, Professeur, ENSEIRB, Bordeaux	Président
M.	P. GARDA, Professeur, Université P. et M. Curie, Paris VI	Rapporteur
M.	S. GUILLOTEAU, Directeur de Recherche, OASU – L3AB	Examineur
M.	P. NOUEL, Maître de Conférences, ENSEIRB	Examineur
M.	M. RENAUDIN, Professeur, INPG – ENSERG, Grenoble	Rapporteur

*A mes proches, les uns et autres pour diverses raisons.
A Lisa, pour toutes les raisons, surtout pour Bordeaux...*

Remerciements

J'ai toujours eu la conviction, au cours de mes années d'étude, que le monde de la recherche ou celui de l'enseignement me conviendraient mieux que celui de l'industrie. Aussi, lorsque j'ai dû effectuer des stages pour ma formation d'ingénieur, me suis-je intéressé à des laboratoires de recherche. Cette démarche m'a rapidement conduit à l'Observatoire de Bordeaux (OASU - L3AB). Les personnes que j'ai côtoyées dans cet institut, les méthodes, les objectifs et l'ambiance de travail, ont conforté ma conviction. J'adresse donc de chaleureux remerciements à l'ensemble du personnel de l'Observatoire, en particulier aux membres du laboratoire d'électronique.

De nombreuses personnes ont contribué à ce travail de thèse, je tiens à les remercier.

« Mes » stagiaires successifs, Franck Fotso-Nguekam, Antoine Obe, Benoît Dhers, Julien Raoult et Pascal Camino, ont activement participé à l'avancement du travail de conception ou de modélisation. Ils ont également favorisé la maîtrise des outils de conception et la définition d'un flot de conception.

Mes compétences originelles dans ce domaine de la conception des circuits numériques m'ont été inculquées par Patrice Nouel (ENSEIRB), spécialiste du VHDL, qui encore aujourd'hui me fait profiter de sa grande (et longue) expérience, et de son esprit critique.

Au sein de l'équipe d'électronique de l'Observatoire, quelques-uns ont directement contribué à un pan du travail pratique réalisé au cours de cette thèse. Je pense à Guy Montignac pour le prototype FPGA, à Hervé Soulié pour le prototype ASIC, à Francis Gérard pour le dispositif à deux ASICs et à Stéphane Gauffre pour le prototype final.

Dans le cadre de la collaboration scientifique internationale autour du projet ALMA, j'ai rencontré quelques personnes de grande expérience qui partagent volontiers et en toute simplicité leur connaissance de la radioastronomie, parmi lesquelles Ray Escoffier (NRAO) dont les travaux m'ont souvent guidé.

Le projet ALMA requiert également de nombreuses collaborations industrielles. Pour ce travail de thèse, la collaboration la plus importante concerne les sociétés Altera et Arrow au sein desquelles je remercie pour leurs compétences et leur disponibilité Denis Letourneau, Jean-Claude Matrimon, Damien Smej et Jean-Michel Vuillamy.

Enfin je souhaiterais remercier très chaleureusement les quatre personnes dont la contribution à mes travaux de recherche a été essentielle.

Gianni Comoretto (Osservatorio di Arcetri) est à l'origine de l'architecture retenue pour le système de filtrage. Je ne peux compter le nombre de courriers électroniques échangés pour parvenir à une compréhension globale et réciproque de la fonctionnalité du système et de son intégration dans les circuits numériques.

Ik zou eveneens André Gunst (ASTRON) willen bedanken voor zijn hulp betreffende de theoretische vraagstukken over digitale filters en over de systeem aspecten van de correlator, maar ook vanwege de talrijke discussies over minder technische onderwerpen.

Je remercie Alain Baudry (OASU - L3AB) de m'avoir permis de travailler sur un projet aussi passionnant et ambitieux qu'ALMA. Je le remercie de la confiance qu'il m'a accordée tout au long de ces années de thèse et je veux lui dire combien j'ai apprécié son enthousiasme et son optimisme.

Je remercie Philippe Caïs (OASU - L3AB) de m'avoir guidé depuis mes premiers pas à l'Observatoire en juillet 1999 et d'avoir toujours suivi l'avancement de mes travaux. Je le remercie également pour ses conseils et sa confiance qui m'ont permis de m'épanouir pleinement.

C'est avec un très grand plaisir que je continuerai à travailler avec ces personnes...

Systeme de Filtrage Numérique pour le Corrélateur de l'Interféromètre ALMA



Table des Matières :

1	INTRODUCTION GENERALE, CONTEXTE DE LA THESE	21
1.1	LE PROJET ALMA	23
1.2	ORGANISATION DU MEMOIRE	23
1.3	COLLABORATION	24
2	BREVE INTRODUCTION A LA RADIOASTRONOMIE	25
2.1	RADIOASTRONOMIE, ASPECTS SCIENTIFIQUES	27
2.1.1	<i>Introduction</i>	27
2.1.2	<i>Radiométrie</i>	28
2.1.2.1	Généralités, Processus d'Emission Continuum	28
2.1.2.2	Radioastronomie Solaire	30
2.1.2.3	Radioastronomie du Système Solaire	30
2.1.2.4	Radiosources Galactiques	30
2.1.2.5	Radiosources Extragalactiques	31
2.1.3	<i>Spectroscopie</i>	31
2.1.3.1	Généralités, Processus d'Emission et d'Absorption de Raies	31
2.1.3.2	La raie 21cm de l'Hydrogène Atomique (HI)	32
2.1.3.3	Molécules Interstellaires	33
2.2	RADIOASTRONOMIE, ASPECTS TECHNIQUES	33
2.2.1	<i>Antennes</i>	33
2.2.2	<i>Système de Réception</i>	35
2.2.3	<i>Système de Détection, Spectromètres</i>	37
2.2.4	<i>Interférométrie, Réseau d'Antennes</i>	39
3	TRAITEMENT NUMERIQUE DU SIGNAL	43
3.1	GENERALITES	45
3.1.1	<i>Outils Mathématiques</i>	45
3.1.2	<i>Echantillonnage, Filtrage Anti-repliement</i>	46
3.1.3	<i>Quantification</i>	48
3.2	SIGNAUX ALEATOIRES, BRUIT BLANC GAUSSIEN	48
3.2.1	<i>Rappels de Statistique, Description des Signaux Aléatoires</i>	49
3.2.2	<i>Bruit de Quantification</i>	49
3.2.3	<i>Bruit Gaussien</i>	50
3.3	ANALYSE SPECTRALE	51
3.3.1	<i>Théorie</i>	51
3.3.1.1	Périodogramme	52
3.3.1.2	Corrélogramme	53
3.3.1.3	Fenêtres de Pondération	54
3.3.2	<i>Modélisation</i>	55
3.4	FILTRAGE	56
3.4.1	<i>Théorie</i>	56
3.4.2	<i>Modélisation</i>	57
3.5	FILTRAGE ANALOGIQUE ET FILTRAGE NUMERIQUE	58
4	LE PROJET D'INTERFEROMETRIE ALMA	61
4.1	PRESENTATION DU PROJET	63
4.1.1	<i>Généralités</i>	63
4.1.2	<i>Objectifs Scientifiques</i>	65
4.1.3	<i>Le Site ALMA</i>	67
4.1.4	<i>Réseau d'Antennes</i>	68
4.1.5	<i>Les Récepteurs (Front-End)</i>	71
4.1.6	<i>Transmission des Données (Back-End)</i>	74
4.1.7	<i>Système Informatique</i>	78

4.2	DETECTION DU SIGNAL PAR CORRELATION	79
4.2.1	<i>Architecture XF</i>	79
4.2.1.1	Structure Générale	79
4.2.1.2	Le Système de Filtrage du Corrélateur de Base	81
4.2.1.3	Le Corrélateur de Base (Baseline Correlator – BC)	83
4.2.1.4	Modes d’Observation	86
4.2.2	<i>Architecture DHXF</i>	89
4.2.2.1	Le Corrélateur de 2 nd e Génération (2GC)	89
4.2.2.2	Principe de l’Architecture DHXF	89
4.2.2.3	Modes d’Observation	91
4.2.2.4	Construction des Spectres et Corrections	92
4.2.2.5	Problème des Régions de Transition – SBs Chevauchées	95
4.2.2.6	Souplesse d’Analyse	97
4.2.2.7	Architecture DHXF et BC	98
5	CONCEPTION DES CIRCUITS NUMERIQUES	101
5.1	CIRCUITS NUMERIQUES	103
5.1.1	<i>Etat de l’Art</i>	103
5.1.2	<i>Les Circuits à Logique Programmable</i>	104
5.1.3	<i>Exemple de FPGAs – la Famille Altera Stratix</i>	106
5.2	FLOT DE CONCEPTION	109
5.2.1	<i>Description Fonctionnelle</i>	110
5.2.2	<i>Synthèse</i>	111
5.2.3	<i>Placement – Routage</i>	111
5.2.4	<i>Simulation</i>	111
6	ARCHITECTURES POUR LE SYSTEME DE FILTRAGE NUMERIQUE	113
6.1	ARCHITECTURE DE BASE	115
6.1.1	<i>Présentation</i>	115
6.1.2	<i>Premiers Prototypes</i>	115
6.1.2.1	Prototype FPGA	115
6.1.2.2	Prototype ASIC	119
6.1.3	<i>Tests et Résultats des Prototypes FPGA et ASIC</i>	126
6.1.4	<i>Dispositif à Deux ASICs pour Test Interférométrique</i>	134
6.2	AUTRES ARCHITECTURES	135
6.2.1	<i>Architecture à Deux Etages</i>	135
6.2.2	<i>Architecture Polyphase</i>	137
6.3	ETUDE COMPARATIVE ET DISCUSSION	138
7	LE NOUVEAU SYSTEME DE FILTRAGE NUMERIQUE DU BC	141
7.1	DESCRIPTION FONCTIONNELLE	143
7.2	DDS ET MELANGEUR – MODULE DE TRANSLATION EN FREQUENCE	144
7.2.1	<i>Fonctionnalité</i>	144
7.2.2	<i>Conception</i>	145
7.3	1 ^{ER} ETAGE DE FILTRAGE	148
7.3.1	<i>Fonctionnalité</i>	148
7.3.2	<i>Conception</i>	150
7.4	2 ND ETAGE DE FILTRAGE	153
7.4.1	<i>Fonctionnalité</i>	153
7.4.2	<i>Conception</i>	154
7.5	ETAGE DE CONVERSION ET DE RE-QUANTIFICATION	158
7.5.1	<i>Fonctionnalité</i>	158
7.5.2	<i>Conception</i>	158
7.6	LES PUCES DU TFB	160
7.7	LA CARTE TFB	161
7.8	CONFIGURATION DES PARAMETRES DU TFB	164
7.9	TEST DU TFB	164

8	CONCLUSION	167
9	REFERENCES	171
9.1	BREVE INTRODUCTION A LA RADIOASTRONOMIE	173
9.2	TRAITEMENT NUMERIQUE DU SIGNAL	173
9.3	LE PROJET D'INTERFEROMETRIE ATACAMA LARGE MILLIMETER ARRAY	173
9.4	CIRCUITS NUMERIQUES	174
9.5	ARCHITECTURES POUR LE SYSTEME DE FILTRAGE NUMERIQUE	175
9.6	LE NOUVEAU SYSTEME DE FILTRAGE NUMERIQUE DU CORRELATEUR DE BASE	175
10	ANNEXES	177
10.1	ANNEXE A : CORRELATOR MODES WITH TFB	177
10.2	ANNEXE B : ALMA MEMO N°476	177
11	GLOSSAIRE	195

Table des Illustrations :

Chapitre 2 :

<i>Figure 2.1 : Spectre Electromagnétique et Opacité Atmosphérique</i>	27
<i>Figure 2.2 : Cassiopeia A (Image VLA)</i>	28
<i>Figure 2.3 : Galaxie Cygnus A à 22cm (Image VLA)</i>	31
<i>Figure 2.4 : Structure Spirale dans la Raie HI de la Galaxie M81 (Image VLA)</i>	32
<i>Figure 2.5 : Radiotélescope</i>	33
<i>Figure 2.6 : Observation d'une Radiosource, Source Ponctuelle et Source Etendue</i>	34
<i>Figure 2.7 : Diagramme de Réception</i>	35
<i>Figure 2.8 : Système de Réception</i>	35
<i>Figure 2.9 : Observation Différentielle et Sensibilité</i>	36
<i>Figure 2.10 : Banc de Filtres Analogiques</i>	37
<i>Figure 2.11 : Spectromètre à Onde de Surface</i>	38
<i>Figure 2.12 : Spectromètre Acousto-Optique</i>	38
<i>Figure 2.13 : Interféromètre à 2 Antennes</i>	39
<i>Figure 2.14 : Interféromètre à 2 Antennes</i>	40
<i>Distribution de Champ, Gain en Fréquence Spatiale et Diagramme de Réception</i>	40
<i>Figure 2.15 : Réseau d'Antennes</i>	40
<i>Distribution de Champ, Gain en Fréquence Spatiale et Diagramme de Réception</i>	40
<i>Tableau 2.1 : Radiotélescopes à Antenne Unique et Interféromètres Opérationnels</i>	41

Chapitre 3 :

<i>Figure 3.1 : Numérisation d'un Signal</i>	45
<i>Figure 3.2 : Echantillonnage d'un Signal</i>	46
<i>Figure 3.3 : Echantillonnage et Relation Spectrale</i>	46
<i>Figure 3.4 : Spectre d'un Signal Echantillonné</i>	47
<i>Figure 3.5 : Repliement de Spectre</i>	47
<i>Figure 3.6 : Quantification d'un Signal</i>	48
<i>Figure 3.7 : Trajectoire d'un Signal Aléatoire</i>	48
<i>Figure 3.8 : Caractéristiques Statistiques du Bruit de Quantification</i>	49
<i>Figure 3.9 : Quantification et Bruit de Quantification</i>	50
<i>Figure 3.10 : Distribution Gaussienne</i>	50
<i>Figure 3.11 : Quantification d'une Gaussienne</i>	51
<i>Tableau 3.1 : Efficacité pour Divers Formats de Corrélation</i>	51
<i>Tableau 3.2 : Efficacité de Corrélation pour un Format 3 Bits – 8 Niveaux en Fonction des Seuils et des Poids</i>	51
<i>Figure 3.12 : Périodogrammes d'un Bruit Gaussien</i>	52
<i>Figure 3.13 : Corrélogrammes d'un Bruit Gaussien</i>	53
<i>Figure 3.14 : Fonction de Corrélation d'un Bruit Blanc</i>	54
<i>Figure 3.15 : Fenêtres de Pondération</i>	54
<i>Figure 3.16 : Analyse Spectrale d'un Signal « Radioastronomique » (1)</i>	55
<i>Figure 3.17 : Système Linéaire Invariant</i>	56
<i>Figure 3.18 : Gabarit de Filtre pour la Synthèse</i>	56
<i>Figure 3.19 : Synthèse de Filtres RIF</i>	57
<i>Figure 3.20 : Analyse Spectrale d'un Signal « Radioastronomique » (2)</i>	58
<i>Photographies 3.1 et 3.2 : Banc de Filtres Analogiques & Système de Filtrage Numérique</i>	59

Chapitre 4 :

<i>Figure 4.1 : Organigramme du Projet ALMA</i>	63
<i>Figure 4.2 : Schéma Simplifié du Système ALMA – Flot de Traitement du Signal</i>	65
<i>Tableau 4.1 : Sensibilités du Système ALMA pour Différents Modes d'Observation</i>	65
<i>Calendrier 4.1 : Plan Initial des Observations Scientifiques</i>	67

<i>Photographie 4.1 : Site ALMA dans le Désert d'Atacama au Chili (1)</i>	67
<i>Photographie 4.2 : Site ALMA dans le Désert d'Atacama au Chili (2)</i>	68
<i>Calendrier 4.2 : Constructions sur le Site ALMA</i>	68
<i>Figure 4.3 : Dessin Conceptuel du Réseau d'Antennes</i>	69
<i>Figure 4.4 : Dessin Conceptuel du Réseau ALMA en Configuration Compact</i>	69
<i>Photographie 4.3 : Antenne Vertex (Modèle Américain) @ ATF</i>	70
<i>Photographie 4.4 : Antenne AEC (Modèle Européen, mené par Alcatel) @ ATF</i>	70
<i>Photographie 4.5 : Antenne Mitsubishi (Modèle Japonais) @ ATF</i>	71
<i>Calendrier 4.3 : Réseau d'Antennes</i>	71
<i>Figure 4.5: Dessin Conceptuel d'un Cartridge</i>	72
<i>Figure 4.6 : Dessin Conceptuel du Récepteur de Bande 3 Monté sur son Système Cryogénique</i>	72
<i>Photographie 4.6 : Cryostat</i>	72
<i>Photographie 4.7 : Cornet et Mélangeur SIS pour Bande 3</i>	73
<i>Photographie 4.8 : Mélangeur et amplificateur Intégré pour Bande 6</i>	73
<i>Photographie 4.9 : Mélangeur SIS pour Bande 7</i>	74
<i>Tableau 4.2 : Caractéristiques des Différents Récepteurs de Bande de Fréquences</i>	74
<i>Calendrier 4.4 : Développement des Bandes Principales du Front-End</i>	74
<i>Figure 4.7 : Schématique du Système Analogique du Back-End – IFDC et IFBB</i>	75
<i>Figure 4.8 : Schématique du Back-End : Système Analogique</i>	75
<i>Figure 4.9 : Schématique du Back-End : Système Numérique – Transmission des Données</i>	76
<i>Figure 4.10 : Architecture du Convertisseur Analogique – Numérique</i>	76
<i>Tableau 4.3 : Codage Gray et Codage en Complément à 2, pour 3 bits – 8 niveaux</i>	77
<i>Photographies 4.10 et 4.11 : Prototype CAN (technologie SiGe BiCMOS 0.25μm) et PCB de Test</i>	77
<i>Calendrier 4.5 : Back-End</i>	78
<i>Figure 4.11 : Les Sous-Systèmes du Corrélateur</i>	79
<i>Tableau 4.4 : Modules et PCB du Corrélateur</i>	81
<i>Calendrier 4.6 : Développement et Installation du Corrélateur</i>	81
<i>Tableau 4.5 : Les Différents Modes du Système de Filtrage du Corrélateur de Base</i>	81
<i>Figure 4.12 : Exemples de Modes de Filtrage</i>	82
<i>Photographie 4.12 : Carte de Filtrage Numérique du Corrélateur de Base</i>	83
<i>Tableau 4.6 : Description Hardware du Système de Filtrage du Corrélateur de Base</i>	83
<i>Tableau 4.7 : Corrélation et Tables de Multiplication</i>	84
<i>Figure 4.13 : Schéma d'une Puce de Corrélacion</i>	84
<i>Figure 4.14 : Carte de Corrélacion – Self Card</i>	85
<i>Figure 4.15 : Schéma d'un Plane du Corrélateur</i>	85
<i>Figure 4.16 : Carte de Corrélacion – Cross Card</i>	86
<i>Tableau 4.8 : Exemples de Modes d'Observation pour le Corrélateur de Base</i>	88
<i>Tableau 4.9 : Modes de Corrélacion pour le Corrélateur de Base</i>	89
<i>Figure 4.17 : Architecture XF et Architecture DHXF</i>	90
<i>Tableau 4.10 : Exemples de Modes d'Observation pour le 2GC</i>	91
<i>Figure 4.18 : Spectre Radioastronomique pour Simulation</i>	93
<i>Figure 4.19 : Spectre Reconstitué entre les SBs 8 et 10 – Architecture Hybride</i>	93
<i>Figure 4.20 : Architecture Hybride – Erreurs avant Correction et Erreurs après Correction</i>	94
<i>Figure 4.21 : Architecture Hybride – SB chevauchées – Erreurs après Correction</i>	94
<i>Figure 4.22 : Régions de Transition – Pente de -20dB/Δv</i>	95
<i>Figure 4.23 : Régions de Transition – Pente de -40dB/Δv</i>	95
<i>Figure 4.24 : Régions de Transition – Point Commun à -3dB</i>	96
<i>Figure 4.25 : Régions de Transition – SBs chevauchées</i>	96
<i>Figure 4.26 : SBs chevauchées – Elargissement des SBs</i>	97
<i>Figure 4.27 : SBs chevauchées – Accroissement du Nombre de SBs</i>	97
<i>Figure 4.28 : Analyse Spectrale d'un Signal Radioastronomique avec une Architecture DHXF</i>	98
<i>Tableau 4.11 : Résolutions Spectrales pour le BC – HXF</i>	99

Chapitre 5 :

<i>Figure 5.1 : Evolution des Technologies ASICs</i>	103
<i>Tableau 5.1 : Avantages et Inconvénients de Diverses Familles de Circuits Numériques</i>	104
<i>Figure 5.2 : Architecture PLA – Cline 1975</i>	105
<i>Figure 5.3 : Architecture PAL – Birkner 1978</i>	105

Figure 5.4 : Architecture d'un CPLD	106
Figure 5.5 : Architecture de la Famille Stratix	107
Figure 5.6 : Architecture et Connexion de LEs	107
Figure 5.7 : Architecture d'un Bloc DSP	108
Tableau 5.2 : Famille Stratix	108
Figure 5.8 : Flot de Migration vers les HardCopy Stratix	108
Figure 5.9 : Flot de Conception	109
Figure 5.10 : Simulation Fonctionnelle	112

Chapitre 6 :

Photographie 6.1 : Prototype FPGA	115
Figure 6.1 : Prototype FPGA en Mode 1/2 Bande	116
Tableau 6.1 : Les Différents Modes de Filtrage du Prototype FPGA	116
Figure 6.2 : Prototype FPGA en Mode 1/4 de Bande	117
Figure 6.3 : Prototype FPGA en Mode 1/8 de Bande	117
Figure 6.4 : Schéma du Filtre RIF Intégré dans l'une des Puces FPGA – Mode 1/2 Bande	118
Figure 6.5 : Traitement des Echantillons par une LUT	118
Figure 6.6 : Re-Quantification du Signal dans une LUT	119
Photographie 6.2 : Prototype ASIC	119
Figure 6.7 : Flot de Conception Simplifié de l'ASIC	120
Figure 6.8 : Schéma de l'ASIC – Système de Configuration et Système de Filtrage	120
Figure 6.9 : Chronogramme de la Phase de Chargement des Paramètres – Signaux Indicateurs du Protocole	121
Figure 6.10 : Diagramme d'Etat de la Phase de Chargement des Paramètres – Point de Vue Microcontrôleur	121
Figure 6.11 : Diagramme d'Etat de la Phase de Chargement des Paramètres – Point de Vue ASIC	122
Figure 6.12 : Schéma du Filtre RIF Intégré dans l'ASIC	122
Figure 6.13 : Optimisation de la Fonction de Multiplication	123
Figure 6.14 : Implantation de la Fonction de Multiplication par Multiplexage	124
Tableau 6.2 : Complexité et Coût en Surface des Diverses Fonctions de l'ASIC	124
Photographies 6.3, 6.4, 6.5, 6.6, et 6.7 : Puce Nue ASIC sous Microscope Optique	125
Figure 6.15 : Brochage du Boîtier JLCC – 44 de l'ASIC	125
Figure 6.16 : Banc de Test du Prototype FPGA	126
Figure 6.17 : Filtre Passe-Bas, 1/2 bande, 32 poids (F1) – Réponse Théorique	126
Figure 6.18 : Filtre Passe-Bas, 1/4 de bande, 64 poids (F2) et 32 poids (F2') – Réponses Théoriques	127
Figure 6.19 : Filtre Passe-Bas, 1/8 de bande, 128 poids (F3) et 32 poids (F3') – Réponses Théoriques	127
Tableau 6.3 : Filtres Synthétisés pour les Tests du Prototype FPGA	127
Figure 6.20 : F1 – Réponses Pratique et Modélisée, Corrélogrammes avec Correction	128
Figure 6.21 : F2' et F3' – Réponses Modélisées, avant Re-Quantification, Corrélogrammes	128
Figure 6.22 : F2' – Réponses Pratique et Modélisée, Corrélogrammes avec Correction	129
Figure 6.23 : F3' – Réponses Pratique et Modélisée, Corrélogrammes avec Correction	129
Figure 6.24 : F2' et F3' – Réponses Modélisées, Corrélogrammes	129
Figure 6.25 : F2 – Réponses Pratique et Modélisée, Corrélogrammes avec Correction	130
Figure 6.26 : F3 – Réponses Pratique et Modélisée, Corrélogrammes avec Correction	130
Figure 6.27 : MEDICIS	131
Figure 6.28 : Banc de Test du Prototype ASIC	131
Figure 6.29 : Filtre Passe-Bas, 1/2 bande (F1) – Réponse Théorique	131
Figure 6.30 : Filtre Passe-Bas, 1/4 de bande (F2) – Réponse Théorique	131
Figure 6.31 : Filtre Passe-Bande, 1/2 bande (F3) – Réponse Théorique	132
Figure 6.32 : Filtre Passe-Bande, 1/4 bande (F4) – Réponse Théorique	132
Tableau 6.4 : Filtres Synthétisés pour les Tests du Prototype ASIC	132
Figure 6.33 : F1 – Réponses Pratiques	132
Figure 6.34 : F2 – Réponses Pratiques	132
Figure 6.35 : F3 – Réponses Pratiques	133
Figure 6.36 : F4 – Réponses Pratiques	133
Figure 6.37 : F1, F2, F3, F4 – Réponse Modélisée, Périodogramme	133
Photographie 6.8 : Dispositif à Deux Filtres – ASIC pour Test Interférométrique	134
Figure 6.38 : Architecture à Deux Etages	135
Figure 6.39 : Extraction d'une SB par une Architecture de Base	136

<i>Figure 6.40 : Extraction d'une SB par une Architecture à Deux Etages</i>	137
<i>Figure 6.41 : Architecture Polyphase</i>	137
<i>Figure 6.42 : Extraction de 4 SBs par une Architecture Polyphase</i>	138
<i>Figure 6.43 : Exemple de Configuration Présentant des Modes de Filtrage Mélangés</i>	139
<i>Tableau 6.5 : Prototypes et Système de Filtrage ALMA</i>	139

Chapitre 7 :

<i>Figure 7.1 : Architecture de l'un des Filtres Composant le Tunable Filter Bank</i>	143
<i>Figure 7.2 : TNS Appliqué par l'un des Filtres du TFB</i>	144
<i>Figure 7.3 : Spectre du Signal en Entrée du TFB</i>	144
<i>Figure 7.4 : Schéma de Principe d'un DDS</i>	145
<i>Figure 7.5 : Fonctions Sinusoïdales (Phase et Amplitude Quantifiées) et Spectre de Sortie du DDS (SFDR)</i>	146
<i>Figure 7.6 : Fonctions Sinusoïdales – Optimisation par Symétrie</i>	146
<i>Figure 7.7 : Optimisation de l'Architecture du Mélangeur</i>	147
<i>Tableaux 7.1 et 7.2 : Equivalence entre DDS à Voie Unique et DDS à Voies Parallèles Démultiplexées</i>	147
<i>Figure 7.8 : Architecture Parallèle du Module DDS et Mélangeur Complexe pour un Signal Démultiplexé</i>	148
<i>Figure 7.9 : Modélisation du TNS Appliqué par le Module DDS et Mélangeur</i>	148
<i>Figure 7.10 : Réponses Théoriques et pour des Poids Codés sur 8 bits du 1^{er} Etage de Filtrage</i>	149
<i>Figure 7.11 : Zoom sur la Bande Passante et la Région de Transition du 1^{er} Etage de Filtrage</i>	149
<i>Figure 7.12 : Atténuation du 1^{er} Etage de Filtrage pour Divers Formats de Codage des Poids</i>	150
<i>Figure 7.13 : Addition des Echantillons Symétriques</i>	152
<i>Figure 7.14 : Schéma de Principe du 1^{er} Etage</i>	152
<i>Figure 7.15 : Modélisation du TNS Appliqué par le 1^{er} Etage de Filtrage</i>	153
<i>Figure 7.16 : Réponse Théorique et pour des Poids Codés sur 9 Bits du 2nd Etage de Filtrage</i>	154
<i>Figure 7.17 : Ondulation dans la SB Finale pour Divers Formats de Codage des Poids du 2nd Etage</i>	154
<i>Figure 7.18 : Principe de Re-circulation des Poids</i>	155
<i>Figure 7.19 : Re-circulation et Addition des Echantillons Symétriques</i>	155
<i>Figure 7.20 : Cellule de Base du Mode Universel</i>	156
<i>Figure 7.21 : Architecture du Mode Universel</i>	156
<i>Figure 7.22 : Schéma de Principe du 2nd Etage</i>	157
<i>Figure 7.23 : Modélisation du TNS Appliqué par le 2nd Etage de Filtrage</i>	157
<i>Figure 7.24 : Conversion Complexe – Réel</i>	158
<i>Figure 7.25 : Schéma de Principe de la Conversion – Re-quantification</i>	159
<i>Figure 7.26 : Modélisation du TNS Appliqué par le Module Conversion Complexe – Réel et Re-quantification</i>	159
<i>Tableau 7.3 : Ressources Requises par les divers Modules du Filtre TFB</i>	160
<i>Tableau 7.4 : Nombre de Filtres TFB Intégrables dans les Composants Stratix</i>	160
<i>Figure 7.27 : Schéma de la Carte de Filtrage</i>	161
<i>Figure 7.28 : Schéma Fonctionnel des Puces de Délais</i>	162
<i>Tableau 7.5. Puissance Dissipée par Carte de Filtrage pour 2 Filtres Intégrés dans 1 Puce</i>	162
<i>Figure 7.29 : Distribution des Signaux Via les Puces de Filtrage</i>	163
<i>Figure 7.30 : Distribution et Synchronisation des Signaux par les Puces de Filtrage</i>	163
<i>Figure 7.31 : Distribution des Signaux d'Horloge et de Synchronisation</i>	164
<i>Photographie 7.1 : Test Fixture Equipé de la Carte de Test et de la Carte de Filtrage du NRAO</i>	165

1 Introduction Générale, Contexte de la Thèse

1.1 Le projet ALMA

Pour la communauté astronomique, le défi majeur aujourd'hui en terme de développement de nouveaux observatoires terrestres est sans conteste le projet ALMA (Atacama Large Millimeter Array). Initié à la fin des années 90, ce projet vise à construire un grand réseau interférométrique de radiotélescopes mobiles situés dans le désert d'Atacama au nord du Chili. Ce site, en raison de son altitude de 5000m sur un terrain préservé, présente les meilleures conditions de transparence atmosphérique pour les ondes millimétriques et sub-millimétriques. Sur le haut plateau d'Atacama, les 64 antennes du réseau et les systèmes électroniques et informatiques associés feront de l'interféromètre ALMA le système le plus précis et le plus versatile jamais construit à ce jour. Ce projet ambitieux est mené conjointement par les instances nord-américaines, NSF (National Science Foundation) et NRC (National Research Council), et européenne ESO (European Southern Observatory). En fait la collaboration autour d'ALMA est internationale : le Chili en qualité de pays hôte et le Japon, dont le gouvernement vient d'accepter sa participation à ALMA, sont aussi associés au projet.

Pour la construction d'ALMA un cahier des charges des performances scientifiques a été établi ; le respect de ces spécifications nécessite des développements innovants du point de vue architectural et technologique pour l'ensemble des sous-systèmes. Les antennes constituent évidemment une pierre angulaire du système ; leurs caractéristiques physiques et particulièrement la précision de surface et la vitesse de pointage, déterminent les principales performances du radiotélescope. La sensibilité du réseau est déterminée par la surface collectrice totale qui équivaut à plus de 7000m², et la résolution spatiale est inversement proportionnelle aux distances maximales entre antennes, qui dépassent 10km pour les plus grandes configurations du réseau. Les systèmes de réception couvrent continûment les fenêtres de transparence du site ALMA (~30GHz – 1THz) grâce à 10 récepteurs de grande sensibilité. En fonction du programme d'observation, l'un des 10 récepteurs est sélectionné ; il traite, dans 2 polarisations électromagnétiques orthogonales, une bande totale de 8GHz (4 – 12GHz) centrée sur la fréquence d'observation. Ces signaux sont découpés en canaux de 2GHz et à nouveau translatés en fréquence (2 – 4GHz), avant d'être numérisés à 4GS.s⁻¹ et transmis par fibre optique au spectromètre. Le processeur spécifique de traitement du signal est un corrélateur numérique qui combine les signaux collectés pour toutes les paires d'antennes du réseau, afin de produire l'image et le spectre de puissance de la source observée. L'ensemble des sous-systèmes formant le corrélateur fonctionne à 125MHz ; ils traitent les signaux digitaux à l'aide d'architectures parallèles afin d'analyser les canaux de 2GHz en flot continu. Le corrélateur doit offrir des résolutions spectrales variables de l'ordre de quelques kHz à quelques MHz pour permettre une analyse spectrale des sources observées adaptée aux programmes scientifiques. Le système informatique contrôle et configure le réseau d'antennes et les sous-systèmes électroniques tout en gérant les données produites par le corrélateur.

1.2 Organisation du Mémoire

Le Chapitre 2 constitue une brève introduction à la radioastronomie. Dans une première partie les aspects scientifiques les plus simples sont présentés. Les observations en continuum et spectroscopiques font l'objet de sections différentes. Dans chacun des cas, les principaux processus d'émission et les sources astronomiques associées sont évoqués. Dans une seconde partie les aspects instrumentaux sont présentés, d'abord pour des radiotélescopes à antenne unique. L'idée directrice est de montrer comment les performances d'un radiotélescope sont liées aux caractéristiques de l'antenne et des principaux sous-systèmes électroniques. Enfin les principes élémentaires et avantages d'un interféromètre sont brièvement présentés.

Le Chapitre 3 concerne le traitement numérique du signal. Il ne se veut absolument pas exhaustif, mais présente plutôt les notions et outils utilisés en radioastronomie. Sont donc abordées successivement les questions de l'échantillonnage, de la quantification, des signaux aléatoires et plus précisément des signaux de bruit blanc gaussien, de l'analyse spectrale et enfin du filtrage. Chacune de ces questions est considérée sous l'angle de la radioastronomie ; les figures et modélisations qui illustrent ce chapitre se fondent d'ailleurs sur des exemples typiques. Le Chapitre 3 s'achève sur une discussion des avantages et inconvénients relatifs au filtrage analogique et au filtrage numérique, appliqués à l'électronique d'un radiotélescope.

Le Chapitre 4 présente le projet ALMA. La collaboration internationale autour du projet est décrite et les caractéristiques principales du système sont données. Les différentes tâches de développement identifiées dans l'organisation du projet, Science, Site, Antennes, Front-End, Back-End, Corrélateur et Système Informatique, font l'objet de sections spécifiques qui en précisent les caractéristiques et le calendrier prévisionnel. Le corrélateur fait l'objet d'une description de détail. L'architecture XF du Baseline Correlator (BC) en est le point de départ ; les divers sous-systèmes, en particulier le système de filtrage, et les modes d'observation possibles

sont présentés. Le principe de l'architecture DHXF (Digital Hybrid XF) imaginée pour le 2^d Generation Correlator (2GC) est alors expliqué ; les avantages et difficultés intrinsèques à cette architecture sont discutés. Le Chapitre 4 se conclut par une courte section expliquant comment et dans quelle mesure les performances du BC peuvent être améliorées en modifiant le système de filtrage numérique de manière à adopter une architecture DHXF.

Le Chapitre 5 peut être considéré comme une introduction à la seconde partie du mémoire qui traite de la conception des circuits numériques, cœur du travail de cette thèse. Un rapide état de l'art des circuits numériques et une brève description des méthodologies de conception sont présentés.

Le Chapitre 6 discute des possibles architectures pour le système de filtrage numérique. Il décrit le travail de conception et de test des 2 premiers prototypes développés à Bordeaux en précisant leurs spécifications, leur fonctionnalité, leur technologie, leur complexité et leurs performances. L'architecture de ces 2 prototypes dérive directement de la fonction de convolution des filtres à Réponses Impulsionnelles Finies (RIF). L'adoption d'une architecture DHXF pour le Corrélateur a pour conséquence une augmentation significative de la complexité du système de filtrage. Des architectures optimisées pour le système de filtrage ont donc été étudiées et comparées ; elles sont présentées avant que le choix de l'équipe européenne (cf. Section 1.3) ne soit justifié.

Le Chapitre 7 présente le nouveau système de filtrage numérique du BC, à savoir une architecture à deux étages à laquelle est adjoint un système « oscillateur local – mélangeur » numérique. Une description fonctionnelle générale est faite avant que les divers modules composant l'un des filtres du Tunable Filter Bank (TFB, cf Chapitre 7) soient décrits en détail. Pour chaque module, les aspects du traitement du signal, de la conception et de l'optimisation sont discutés. Ensuite les puces de filtrage et la carte de filtrage sont décrites ; les questions du découpage de la fonctionnalité, de la technologie des composants, de la consommation, de la distribution des signaux et des coûts sont abordées. Pour finir, les méthodes de test prévues pour valider les prochains prototypes du TFB sont présentées.

1.3 Collaboration

Ce travail pour le projet ALMA a été mené au sein du laboratoire d'électronique de « l'Observatoire Astronomique de Bordeaux » (Observatoire Aquitain des Sciences de l'Univers, Unité Mixte de Recherche 5804 – L3AB). Il a été possible grâce à la conjonction de plusieurs facteurs : la montée en puissance du projet ALMA et diverses collaborations ; une collaboration habituelle (enseignants, chercheurs et stagiaires) avec le pôle constitué de l'ENSEIRB (Ecole Nationale Supérieure d'Electronique, d'Informatique et de Radiocommunication de Bordeaux) et du laboratoire associé IXL (Laboratoire d'Etude et d'Intégration des Composants et Systèmes Electroniques) ; la collaboration avec le NRAO (National Radio Astronomy Observatory, USA), principal institut impliqué dans le développement du BC ; la collaboration forte et amicale avec ASTRON (Dwingeloo, Pays-Bas) et Osservatorio Astrofisico di Arcetri (Florence, Italie) qui forment avec l'Observatoire de Bordeaux la composante européenne de l'équipe Corrélateur ALMA. C'est dans le cadre des travaux menés pour ALMA par l'équipe européenne que le travail de thèse a été défini, et c'est à cette équipe européenne que le travail de thèse a d'abord profité.

2 Brève Introduction à la Radioastronomie

2.1 Radioastronomie, Aspects Scientifiques

2.1.1 Introduction

Notre connaissance de l'Univers provient en majeure partie de l'étude des ondes électromagnétiques émises ou absorbées dans le cosmos et captées à la surface de la Terre ou par satellite dans son environnement immédiat. L'Astronomie a d'abord consisté en une observation des astres à l'œil nu, puis les inventions de la lunette et du télescope ont participé à l'essor de l'astronomie optique moderne. Plus récemment les progrès de la technique ont permis l'étude des ondes électromagnétiques dans d'autres gammes de fréquences que celle du visible. Ainsi la seconde moitié du XX^{ème} siècle a vu le formidable développement de la Radioastronomie, science et technique associées à l'étude des ondes du domaine radio. (cf. [R.2.1] dans la liste des Références.)

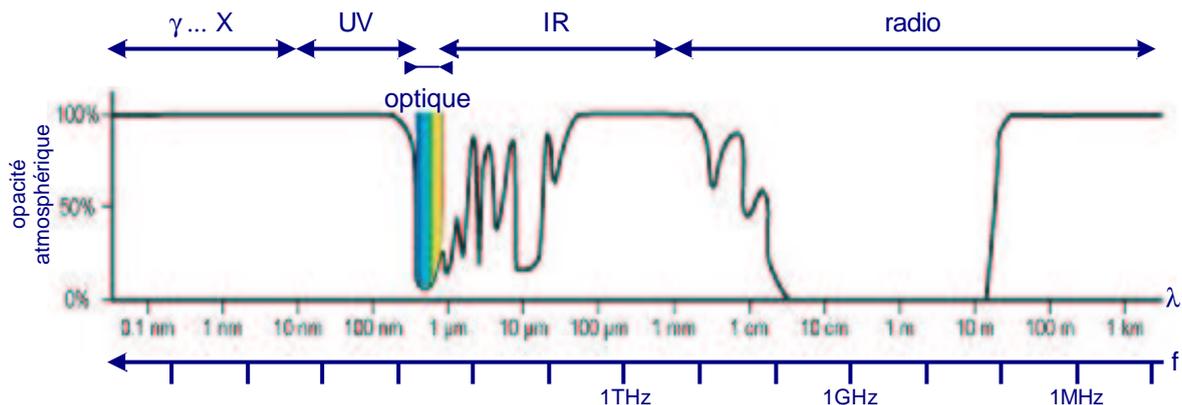


Figure 2.1 : Spectre Electromagnétique et Opacité Atmosphérique

On peut considérer que l'atmosphère terrestre présente deux principales fenêtres de transparence aux ondes électromagnétiques : la fenêtre du visible et la fenêtre radio. Quelques fenêtres secondaires sont également accessibles dans le domaine infra-rouge. De part et d'autre de la fenêtre radio, les phénomènes physiques expliquant l'opacité de l'atmosphère et donc l'incapacité à collecter des ondes à la surface de la Terre sont distincts. Pour des longueurs d'ondes supérieures à quelques dizaines de mètres, l'ionosphère (couche ionisée de la haute altitude de l'atmosphère) devient conductrice et réfléchit les ondes électromagnétiques. A des longueurs d'ondes inférieures au centimètre, les ondes électromagnétiques sont absorbées dans la basse atmosphère par les molécules d'eau. La construction de radiotélescope dans des sites d'altitude, où l'atmosphère est relativement dépourvue de vapeur d'eau, permet de repousser cette limite jusqu'aux longueurs d'ondes millimétriques ou sub-millimétriques. Pour explorer continûment le domaine sub-millimétrique et les autres domaines du spectre électromagnétique, l'observation ne peut se faire qu'au delà de l'atmosphère terrestre, à partir de satellites, fusées ou ballons.

L'un des fondements de la radioastronomie est la théorie de l'électromagnétisme dont les principes sont parfaitement établis à la fin du XIX^{ème} siècle. A cette époque cependant, la technique ne permet pas d'applications pratiques, pas même la plus fondamentale d'entre-elles : la recherche d'un rayonnement astronomique quelconque. Cette détection, qui marque symboliquement le début de la radioastronomie, est l'œuvre de Jansky au début des années 30. Cet ingénieur américain de la société Bell Telephone identifie en effet le rayonnement du centre de notre Galaxie en étudiant les perturbations auxquelles sont soumises les ondes de radiocommunication. Si quelques observations équivalentes sont effectuées – parfois fortuitement – par divers passionnés d'astronomie ou spécialistes des radiocommunications, ces découvertes ne créent pas de réel engouement et ne conduisent pas à la formation d'équipes de recherche professionnelles. A la fin de la seconde guerre mondiale, la technique a effectué de très gros progrès (notamment du fait de l'avènement des antennes radars), et de nombreux spécialistes des « radiocommunications militaires » orientent leur connaissance et leur expérience au profit de la radioastronomie. La radioastronomie connaît dès lors un véritable essor, les détections successives du rayonnement du Soleil, des planètes, des étoiles, des nébuleuses gazeuses, des nuages de gaz atomique ou moléculaire, des galaxies, des quasars et des pulsars marquent les grandes étapes de son histoire.

Ces diverses radiosources peuvent émettre un spectre continu ou un spectre de raies ; les phénomènes physiques relatifs à ces deux types d'émission – comme les méthodes d'étude associées – étant fort différents, ils feront l'objet de présentations distinctes dans les deux prochaines sections. Le point commun de tous ces rayonnements réside dans leur nature aléatoire : pour des intervalles de temps et de fréquence suffisamment

restreints le signal reçu est un bruit blanc gaussien. Les caractéristiques de ces signaux seront développées dans le Chapitre 3. On comprend cependant, que le caractère aléatoire intrinsèque du rayonnement limite la connaissance que l'on peut déduire de l'analyse d'un signal collecté, pour une bande de fréquence et une durée d'observation nécessairement limitées. La précision d'analyse est déterminée par la loi des radioastronomes :

$$\sigma \propto \frac{1}{\sqrt{B\tau}} \quad \text{où} \quad \sigma \text{ est l'écart type du bruit après analyse (i.e. la précision de l'observation),}$$

B est la largeur de la bande de fréquence analysée,
 τ est le temps d'observation du signal.

La précision avec laquelle est connu le signal est donc inversement proportionnelle aux racines carrées de la bande de fréquence analysée et du temps d'observation de ce signal. Les temps d'observation requis peuvent atteindre des heures voire plusieurs jours pour obtenir un rapport signal sur bruit suffisant, ce qui exige des méthodes d'observations appropriées pour combattre les fluctuations rapides de gain des systèmes électroniques et les variations rapides de l'atmosphère. Pour des études spectroscopiques (cf. Section 2.1.3) l'augmentation de la bande (B) n'améliore pas la sensibilité car le rayonnement s'étend sur une plage limitée de fréquence.

2.1.2 Radiométrie

2.1.2.1 Généralités, Processus d'Emission Continuum

La radiométrie pourrait être définie comme étant un pan de la radioastronomie s'attachant à mesurer la puissance et la direction du rayonnement d'une radiosource. Cette puissance appelée densité de flux (ou simplement flux) et notée S , s'exprime en $\text{W.m}^{-2}.\text{Hz}^{-1}$. C'est l'équivalent d'un éclaircissement en photométrie soit le produit de la brillance de la source observée par l'angle solide sous lequel est vue cette source. Les flux des radiosources étant très faibles les radioastronomes utilisent pour unité le Jansky ($1\text{Jy} = 10^{-26}\text{W.m}^{-2}.\text{Hz}^{-1}$). Pour des émissions continuum le flux est constant dans une gamme de fréquence au voisinage de la fréquence à laquelle la mesure de flux est effectuée.

Ex:	Cygnus A	S=8700Jy	à 178MHz
	Cassiopeia A	S=2350Jy	à 1.4GHz

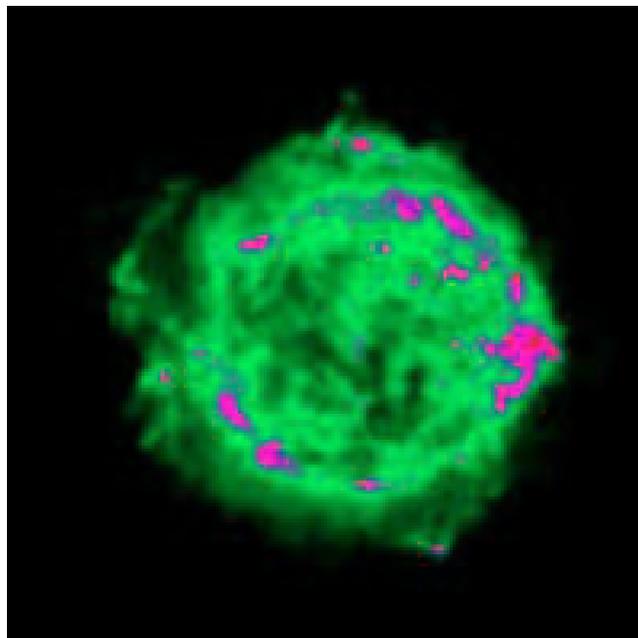


Figure 2.2 : Cassiopeia A (Image VLA)

Cette image en onde centimétrique est obtenue par reconstruction à partir des données d'observations interférométriques du VLA. L'intensité des régions d'émission est représentée par un code de «fausses couleurs».

On peut aussi caractériser le rayonnement de la source observée à une fréquence donnée par son flux par unité d'angle solide (exprimé en $\text{W}\cdot\text{m}^{-2}\cdot\text{Hz}^{-1}\cdot\text{sr}^{-1}$). La grandeur alors définie est, comme introduit précédemment, une luminance (ou brillance, ou encore intensité spécifique), notée L . Il faut remarquer que S et L , bien qu'exprimés en λ , définissent respectivement le flux et la brillance d'une source à une fréquence d'observation donnée.

Pour l'électronique d'un radiotélescope, l'antenne adaptée qui collecte le rayonnement est équivalente à une impédance (pour laquelle la partie résistive domine) portée à la température T . Cette impédance présente à ses bornes une tension de bruit dont la puissance P , délivrée dans une bande de fréquence B , est donnée par la formulation thermodynamique :

$$P = kTB, \text{ où } k \text{ est la constante de Boltzmann } (=1,38 \cdot 10^{-23} \text{ W}\cdot\text{Hz}^{-1}\cdot\text{K}^{-1}).$$

Réciproquement, l'antenne collectant un signal de puissance P et de largeur de bande B est décrite par la température d'antenne $T_A = P/kB$. Aussi les radioastronomes ont-ils pris l'habitude de caractériser le flux des radiosources, par la détermination d'une température équivalente de bruit, même si les phénomènes physiques responsables du rayonnement ne sont pas toujours des processus thermiques.

En radioastronomie, lorsque les mécanismes d'émission d'un spectre continu sont d'origine thermique il peut s'agir du processus de rayonnement d'un corps noir ou bien de celui des électrons en équilibre thermique dans un gaz ionisé. Parce que la température de luminance d'une radiosource thermique ne peut dépasser certaines limites physiques (ex: température électronique du gaz), il faut faire appel à des processus non thermiques pour expliquer des températures de luminance supérieures. Lorsque les mécanismes d'émission ne sont pas d'origine thermique, le processus impliqué peut-être le rayonnement gyromagnétique ou plus souvent le rayonnement synchrotron. [R.2.2]

- [R.2.2] La brillance d'un corps noir caractérise le rayonnement d'un corps solide ou gazeux qui, porté à une certaine température, émet des ondes électromagnétiques. Pour un corps de température T , l'intensité spécifique L du rayonnement à la fréquence ν , se calcule grâce à la loi de Planck :

$$L = \frac{2h\nu^3}{c^2(\exp(h\nu/kT)-1)} \text{ avec } h \text{ constante de Planck } (=6,63 \cdot 10^{-34} \text{ J}\cdot\text{s}^{-1}).$$

Bien souvent (notamment dans le domaine des ondes centimétriques mais aussi dans les domaines millimétrique et sub-millimétrique), les conditions de fréquence et de température vérifient : $h\nu \ll kT$; la formule de Rayleigh-Jeans est alors une bonne approximation de la loi de Planck :

$$L = 2kT\nu^2/c^2 \text{ ou } L = 2kT/\lambda^2 \text{ puisque } \lambda = c/\nu.$$

Même si une source ne rayonne pas suivant un processus thermique, il est possible de définir une température T telle que $2kT/\lambda^2$ soit égal à la brillance de cette source à la fréquence d'observation. On a alors défini la température de brillance de la source.

- [R.2.2] Un gaz chauffé et ionisé émet un rayonnement thermique lié à l'agitation des particules qui le constituent. L'expression du flux S de la radiosource dépend d'un paramètre τ_0 , appelé épaisseur optique, proportionnel à la quantité d'ions ou d'électrons dans le nuage observé et déterminé par des processus microscopiques se produisant dans le gaz. La densité de flux varie suivant :

$$S \propto \lambda^{0,1} \quad \text{si } \tau_0 \ll 1,$$

$$S \propto \lambda^{-2} \quad \text{si } \tau_0 \gg 1.$$

- [R.2.2] Le rayonnement gyromagnétique est émis par des électrons de masse m et de charge e , en mouvement spirale autour d'une induction magnétique H avec une gyrofréquence :

$$\nu_H = \frac{eH_{\perp}}{2\pi mc} \text{ où } H_{\perp} \text{ est la composante de } H \text{ normale au vecteur vitesse de l'électron.}$$

Quand l'électron se déplace à une vitesse proche de celle de la lumière (vitesse relativiste), il émet un rayonnement synchrotron de gyrofréquence :

$$\nu_H = \left(\frac{eH_{\perp}}{2\pi mc} \right) \left(\frac{m_0 c^2}{E} \right), \text{ où } m_0 \text{ et } E \text{ sont la masse et l'énergie de l'électron au repos.}$$

L'observateur reçoit des impulsions chaque fois que l'électron, au cours de son orbite hélicoïdale autour de H , passe en un point où son vecteur vitesse est parallèle à la ligne de visée. Le flux synchrotron est décrit par la loi en puissance :

$S \propto \lambda^\alpha$ où α , appelé indice spectral, est positif et voisin de 0.7.

La mesure du flux sur une large gamme de longueur d'onde permet de caractériser l'indice spectral et ainsi de déterminer si l'émission d'une radiosource est de nature thermique ou non.

2.1.2.2 Radioastronomie Solaire

Le Soleil, astre nous apparaissant comme le plus brillant, a naturellement été l'une des premières radiosources étudiées. La détection d'un rayonnement radio attribué au Soleil est l'œuvre de Hey en 1945. Il existe différents types d'émissions solaires répertoriées comme « émission du Soleil calme », « composante lentement variable », et « sursaut » [R.2.1] et [R.2.2].

Dans le cas du Soleil calme le rayonnement est d'origine thermique et prend naissance dans l'atmosphère solaire (dans les régions périphériques appelées chromosphère et couronne). Les ondes radio, dont l'émission est due au mouvement rapide du gaz (phénomène d'oscillation du plasma), ne peuvent se propager qu'à des fréquences supérieures à la fréquence de plasma $f_p = 9\sqrt{N_e}$, avec N_e densité électronique qui décroît avec l'altitude. Le rayonnement provient en fait essentiellement de l'altitude à laquelle la fréquence de plasma est égale à la fréquence d'observation. Aussi, en première approximation, l'intensité du rayonnement à une fréquence donnée détermine-t-elle la température électronique de l'altitude correspondante. Les couches successives du Soleil peuvent donc être étudiées et caractérisées grâce à des observations à différentes fréquences.

Pour l'essentiel, la composante lentement variable est une émission thermique qui prend naissance dans les régions denses de la couronne (tâches solaires), du fait de l'augmentation de la densité électronique. Aux plus hautes fréquences elle est liée à la présence d'un champ magnétique. Cette composante présente des périodicités liées à la durée de rotation du Soleil sur lui-même (27 jours) et au cycle d'activité du Soleil (11 ans).

Les sursauts sont associés aux éruptions chromosphériques observées en optique, ils se traduisent par des augmentations temporaires du flux solaire parfois très importantes. Les sursauts sont classés en différents types (de I à V: ordre chronologique de leur découverte), selon les caractéristiques de leur spectre et leur durée. Ils sont plus fréquents en période d'activité solaire intense.

2.1.2.3 Radioastronomie du Système Solaire

[R.2.2] Toutes les planètes, la plupart de leurs satellites naturels et certains astéroïdes peuvent être étudiés en onde radio. Le rayonnement émis par le sol ou l'atmosphère des planètes est le plus souvent d'origine thermique. Ces objets rayonnent l'essentiel de leur énergie dans le domaine infrarouge, mais un faible rayonnement radio est néanmoins détectable, il dépend de la température de la planète et son intensité est proportionnelle au carré de la fréquence (formule de Rayleigh-Jeans). La mesure de cette intensité à diverses longueurs d'ondes renseigne sur les caractéristiques physiques à différentes altitudes. Par exemple, dans le cas des planètes telluriques (possédant un sol), l'émission provient des couches superficielles jusqu'à une profondeur de quelques longueurs d'onde et la polarisation observée du rayonnement permet de caractériser la permittivité du sol. L'étude du rayonnement thermique des planètes s'effectue surtout aux longueurs d'onde centimétriques et millimétriques. Il existe également un rayonnement synchrotron lorsque les planètes possèdent des électrons et un champ magnétique important. La planète est alors entourée de ceintures de radiations constituées d'électrons relativistes. Cette émission est observée pour la Terre (ceinture de Van Allen) et pour Jupiter.

2.1.2.4 Radiosources Galactiques

Depuis Galilée on sait que la Voie Lactée est constituée d'une nuée d'étoiles que l'œil humain ne peut séparer angulairement. Cet amas d'étoiles auquel appartient le Soleil forme notre Galaxie. Le rayonnement continuum radioélectrique de notre Galaxie est constitué de deux composantes, l'une thermique et l'autre synchrotron. Son intensité est beaucoup plus forte que celle du Soleil, aussi en toute logique ce rayonnement fut-il celui détecté par Jansky.

L'émission d'origine thermique prend naissance dans des nuages de gaz, principalement d'hydrogène, le constituant le plus abondant du milieu interstellaire. Ces nuages de gaz sont ionisés sous l'action d'étoiles chaudes formant des régions dites HII (par opposition aux régions HI constituées d'hydrogène atomique neutre).

Dans les domaines centimétrique et millimétrique, le spectre des régions HII est pratiquement plat et indépendant de la fréquence d'observation ($S \propto \lambda^{0,1}$).

Aux longueurs d'ondes plus élevées (auxquelles Jansky observa), les températures équivalentes de bruit déterminées suggèrent un rayonnement synchrotron. Celui-ci est souvent associé aux restes de supernovae. Ces étoiles en explosion créent en effet les conditions physiques d'un tel rayonnement : éjection de matière produisant des électrons de haute énergie et présence d'un champ magnétique.

2.1.2.5 Radiosources Extragalactiques

Les radiogalaxies et les quasars sont les radiosources les plus lointaines détectées en radioastronomie. Aussi permettent-ils d'étudier l'univers dans sa phase la plus « originelle » (le rayonnement d'une radiosource nous parvenant après un parcours d'une durée $\Delta t = d/c$). Du fait de leur grande distance leur étude nécessite des instruments de haute résolution spatiale tels les grands interféromètres (cf. section 2.2). Ces radiosources possèdent une structure typique constituée :

- d'une composante centrale très compacte coïncidant avec le noyau de la galaxie optique (quasar)
- de deux lobes radio plus ou moins symétriques par rapport au noyau
- de deux jets plus ou moins apparents reliant les lobes.

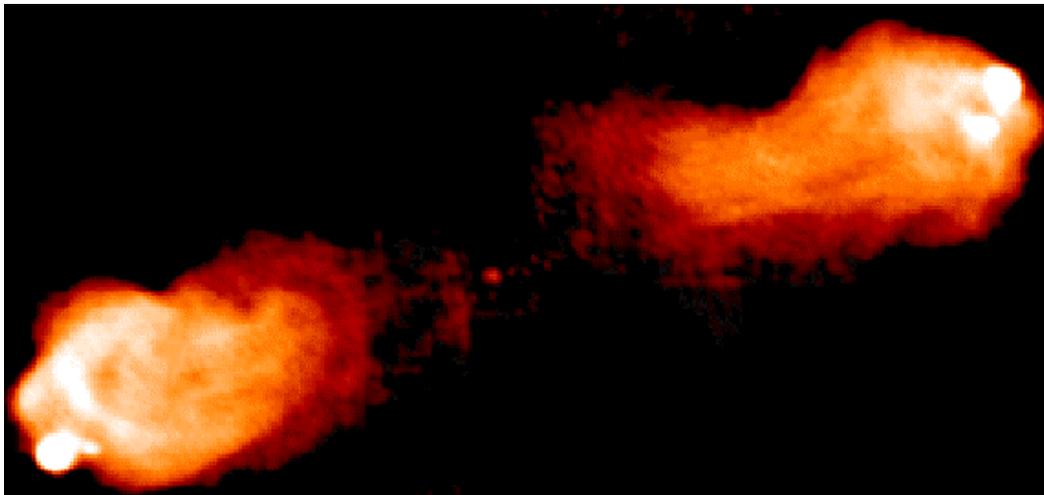


Figure 2.3 : Galaxie Cygnus A à 22cm (Image VLA)

Le rayonnement de ces radiosources est essentiellement synchrotron et naît d'éjections provenant du centre d'une galaxie. Ces objets de très faibles dimensions possèdent une émission radio de flux « moyen », associée à une émission optique très intense s'atténuant peu à peu. Radiogalaxies et quasars correspondent chacun à des stades plus ou moins avancés de l'objet après explosion.

2.1.3 Spectroscopie

2.1.3.1 Généralités, Processus d'Emission et d'Absorption de Raies

[R.2.2] La spectroscopie consiste à analyser le contenu spectral du rayonnement des radiosources atomiques et moléculaires. Atomes et molécules n'émettent ou n'absorbent le rayonnement qu'à des longueurs d'onde bien déterminées. Chaque substance chimique produit un spectre de raies qui lui est propre dont la « signature » apparaît dans les domaines optique ou radio pour les substances portées à des températures basses. Ainsi l'analyse spectrale du rayonnement permet d'identifier les constituants du gaz interstellaire.

La physique quantique indique qu'il n'existe pour un atome ou une molécule qu'un ensemble discret de niveaux d'énergie possibles. Lorsque spontanément ou sous l'action d'un rayonnement extérieur, une particule passe d'un état quantique d'énergie E à un autre état quantique d'énergie $E + \Delta E$, un rayonnement de fréquence ν est émis ($\Delta E < 0$) ou absorbé ($\Delta E > 0$). Cette transition quantique qui correspond à un réarrangement sur différentes orbites des électrons gravitant autour du noyau, ou à une modification des mouvements de rotation et de vibration de la molécule, est décrite par $\Delta E = h\nu$.

Dans le nuage de gaz, les populations respectives de particules d'énergie E et de particules d'énergie $E+\Delta E$ sont liées par la loi de Boltzmann :

$$\frac{n_{E+\Delta E}}{n_E} = \exp\left(\frac{-h\nu|\Delta E|}{kT\Delta E}\right).$$

L'effet Doppler permet d'accéder à des informations concernant la vitesse de déplacement des sources de raies. En effet, si une source de rayonnement de fréquence ν se déplace à la vitesse relative Δv (vitesse radiale) par rapport à un observateur, le spectre observé fait apparaître une raie à la fréquence $\nu + \Delta\nu$ où :

$$\Delta\nu = -c\frac{\Delta v}{\nu} \quad (\text{effet Doppler}), \Delta v \text{ étant positif pour une vitesse d'éloignement.}$$

L'étude spectroscopique du rayonnement produit par un nuage de gaz permet donc de déterminer la vitesse de déplacement, la constitution chimique, la température, la distribution de population et par suite, à l'aide de modèles, les conditions physiques de ce nuage.

2.1.3.2 La raie 21cm de l'Hydrogène Atomique (HI)

[R.2.1] et [R.2.2] L'hydrogène atomique est le constituant principal du gaz interstellaire. La raie 21cm de HI correspond à une transition énergétique due à une modification de l'orientation relative des moments magnétiques (spins) de l'électron et du proton. L'abondance de HI explique que l'émission de la raie 21cm soit la plus intense dans l'univers, bien que la probabilité du renversement du spin de l'électron soit très faible. L'analyse de cette raie et des mouvements relatifs des nuages HI a mis en évidence la structure spirale de notre Galaxie et permet l'étude à grande échelle d'autres galaxies. Ces études, combinées à des données optiques, conduisent en effet à la localisation des régions HI les plus denses dans le plan galactique, ou tout au moins à la détermination de la courbe de rotation de la galaxie (vitesse de rotation en fonction de la distance au centre). Elles reposent sur le décalage Doppler qui permet de déterminer les vitesses d'éloignement ou de rapprochement des régions sources. Pour les études extra-galactiques, et dans certaines conditions, la loi de Hubble donne la distance de ces régions par rapport au centre de la galaxie : $\Delta v = Hd$, avec H : constante de Hubble $75 \pm 25 \text{ km.s}^{-1}.\text{Mpc}^{-1}$.

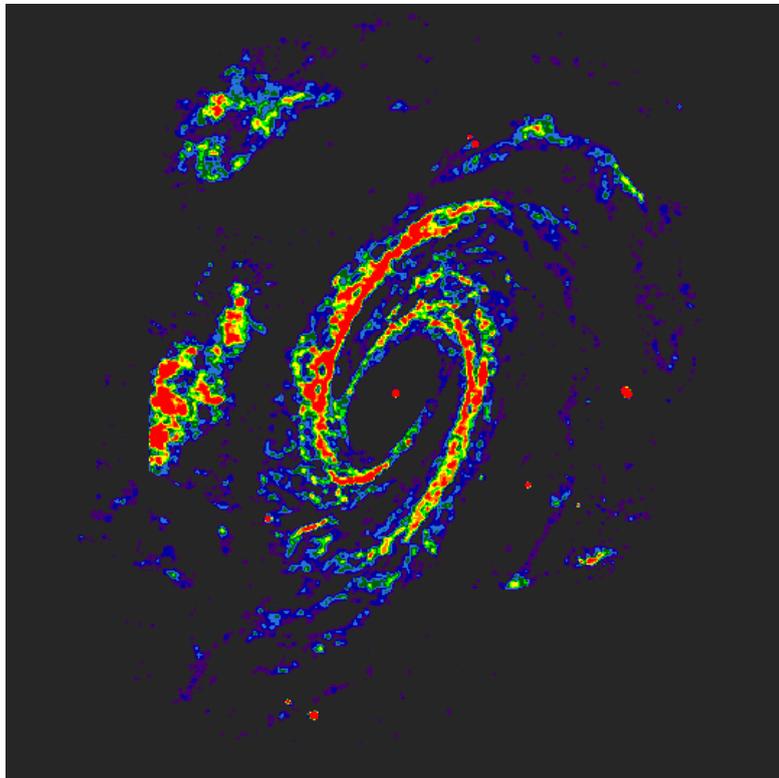


Figure 2.4 : Structure Spirale dans la Raie HI de la Galaxie M81 (Image VLA)

2.1.3.3 Molécules Interstellaires

La détection des molécules est l'une des étapes les plus récentes de la radioastronomie. Elle n'a débuté que vers 1970 car elle nécessite des instruments de haute résolution spatiale et de grande sensibilité observant en onde millimétrique. Les conditions physiques (température et densité) moyennes du milieu interstellaire semblent peu propices a priori à la formation de molécules. Cependant le milieu interstellaire est très hétérogène, les recherches de molécules s'orientent vers des régions bien particulières telles que les grands complexes de nuages denses ou les régions à l'interface des étoiles géantes et du milieu interstellaire. Les molécules sont aussi recherchées dans les atmosphères des planètes et dans les comètes. Des molécules ont également été observées dans d'autres galaxies (notamment la molécule CO), essentiellement grâce aux interféromètres les plus performants et aux méthodes de synthèse d'ouverture (cf. chapitre 2.2.). Sonder ces galaxies à l'échelle des nuages moléculaires nécessite des résolutions angulaires de l'ordre de quelques secondes d'arc, voire de la seconde d'arc.

2.2 Radioastronomie, Aspects Techniques

Les techniques mises en œuvre en radioastronomie sont similaires à celles utilisées en radiocommunication. Ainsi le schéma simplifié d'un radiotélescope (Figure 2.5) fait apparaître les sous-systèmes classiques d'un système de radiocommunication : antenne, récepteur et détecteur. La principale différence avec la radiocommunication est que la radioastronomie est une technique passive où l'on capte et analyse le rayonnement de sources naturelles. Les sections suivantes décrivent les caractéristiques principales de chaque sous-système dont les spécificités sont dues à la nature des signaux radio-astronomiques.

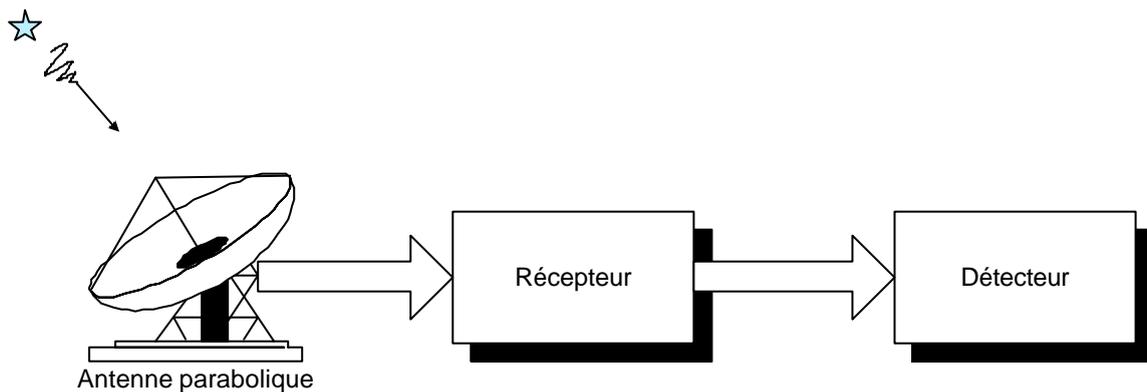
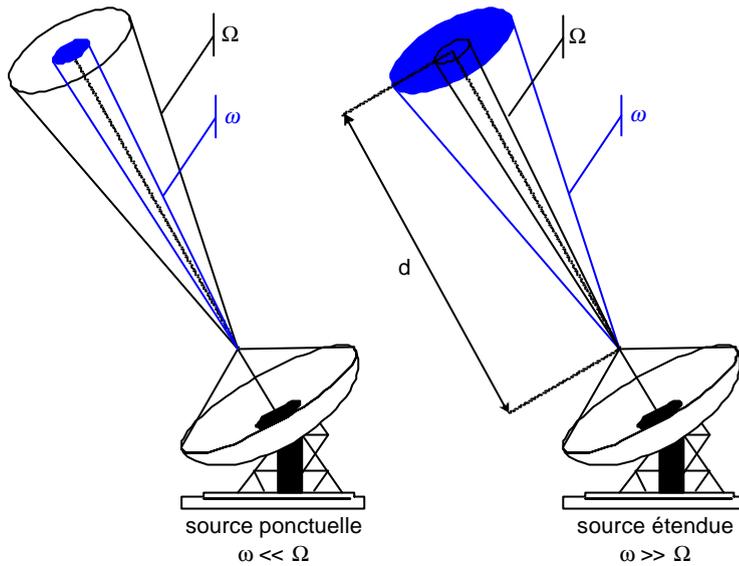


Figure 2.5 : Radiotélescope

2.2.1 Antennes

L'antenne est l'élément qui transforme les champs électriques et magnétiques induits par le rayonnement en grandeurs électriques pouvant être traitées par l'électronique des radiotélescopes. Il faut noter que la précision des surfaces qui servent à capter le rayonnement des radiosources est proportionnelle à la gamme de longueurs d'ondes à laquelle travaille l'instrument. Soulignons également la nécessité que les champs électriques et magnétiques collectés en différents points de l'antenne ne présentent pas de différence de phase, c'est la notion de cohérence. L'objectif est d'estimer la puissance totale du rayonnement capté en intégrant l'ensemble des puissances ponctuelles d'un même plan d'onde. Différents types d'antennes ont été utilisés ; de nos jours les antennes paraboliques sont les plus courantes. Elles collectent après réflexion les puissances ponctuelles du rayonnement au foyer de la parabole, ou au foyer secondaire d'un ensemble parabole – hyperbole, permettant de placer le récepteur à l'arrière du collecteur principal (la parabole). La notion de sensibilité est directement liée à la surface de captation et à la sensibilité propre du récepteur placé derrière l'antenne. On comprend intuitivement qu'une antenne est d'autant plus sensible que sa surface collectrice (A) est importante. Pour exprimer analytiquement la puissance collectée (P_c) et la température d'antenne équivalente (T_A), il faut distinguer le cas de l'observation d'une radiosource ponctuelle et le cas de l'observation d'une radiosource étendue (cf. Figure 2.6). [R.2.2]



L'antenne est caractérisée par:

- une surface $A = \eta A_{physique}$
où $A_{physique}$ est la surface totale
et η le rendement en surface de
l'antenne

- un lobe principal d'angle solide :
 $\Omega = \lambda^2 / A$.

La source est vue sous l'angle solide :
 ω

Figure 2.6 : Observation d'une Radiosource, Source Ponctuelle et Source Etendue

- Quand la source est ponctuelle, la totalité du flux émis est collecté par l'antenne. La puissance collectée dans l'une des polarisations correspond à la moitié de la puissance de l'onde non polarisée émise :

$$P_c = \frac{1}{2} SAB \quad (=kT_A B \text{ cf. section 2.1.2.1}).$$

La température d'antenne vaut alors $T_A = \frac{1}{2} \frac{SA}{k}$.

- Quand la source est étendue la notion de flux perd de son intérêt, on utilise la notion de luminance introduite dans la section 2.1.2.1. La puissance collectée par l'antenne est donc :

$$P_c = \frac{1}{2} L \Omega AB \quad (=kT_A B), \text{ avec } L \text{ donné par la loi de Rayleigh-Jeans.}$$

On en déduit que la température d'antenne est égale à la température de luminance : $T_A = T$, l'antenne se met en équilibre thermodynamique avec la source.

La température d'antenne vaut donc $T_A = \frac{L \lambda^2}{2k} = \frac{L \Omega A}{2k}$.

L'autre caractéristique essentielle d'une antenne est le pouvoir séparateur (ϕ_{min}). Il s'agit du plus petit angle ($\Delta\phi$) séparant deux sources pour lequel les sources peuvent être dissociées par l'antenne. Pour une antenne de surface A , le pouvoir séparateur dont l'expression est directement liée à la théorie de la diffraction appliquée à une ouverture A , vaut approximativement :

$$\phi_{min} = \frac{\lambda}{A}, \text{ avec } \lambda \text{ longueur d'onde du rayonnement.}$$

Le pouvoir séparateur est lié au diagramme de réception de l'antenne ($g(\theta, \phi)$) qui représente la puissance collectée par une antenne observant une source ponctuelle à l'infini, en fonction de l'angle entre la normale à la surface collectrice et la direction de la source (θ, ϕ). La forme élémentaire de ce diagramme de réception est schématisée en Figure 2.7 pour une seule dimension et 2 sources (superposition des diagrammes individuels décalés de l'angle entre les sources). Le pouvoir séparateur est la largeur mesurée à mi-hauteur, pour le lobe principal du diagramme de réception individuel (le lobe principal a pour équivalent la tache principale de diffraction en optique). [R.2.3]

Notons qu'une antenne réalise un filtrage linéaire, dans le domaine des fréquences spatiales (cf. 2.2.4.), de la région émissive observée. En effet la température d'antenne obtenue par l'observation dans la direction (θ_0, ϕ_0) d'une source de température $T(\theta, \phi)$ est donnée par l'équation de convolution :

$$T_A(\theta_0, \phi_0) = \iint g(\theta - \theta_0, \phi - \phi_0) T(\theta, \phi) d\theta d\phi.$$

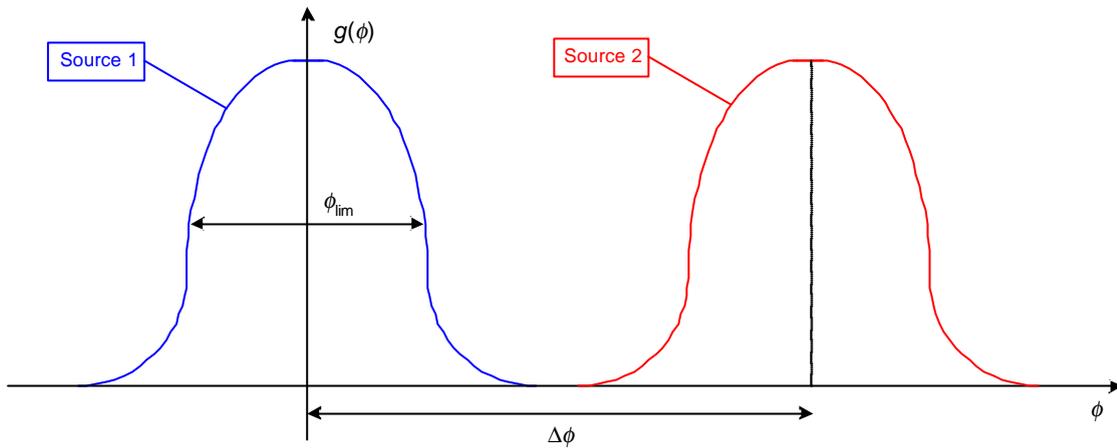


Figure 2.7 : Diagramme de Réception

L'optimisation des deux principales caractéristiques d'une antenne (sensibilité et pouvoir séparateur) nécessite donc une augmentation de la surface collectrice. Cette recherche de qualité pose des problèmes technologiques très complexes pour la fabrication des antennes du point de vue :

- de la tolérance sur la surface réfléchissante (de l'ordre de $\lambda/10$), assurant la cohérence des rayonnements collectés
- des montures associées (mobilité et précision du pointage impliquant un suivi des sources lors de l'intégration du signal à environ 1/15 du lobe principal)

2.2.2 Système de Réception

[R.2.3] D'un point de vue électronique, le rayonnement des radiosources génère des signaux électriques de puissance très faible et à haute ou très haute fréquence. Le système de réception a pour rôle de transposer le signal capté dans un domaine de fréquence où il peut être amplifié et détecté. Parfois, pour les fréquences d'observation les plus basses, le signal capté par l'antenne peut être directement amplifié.

Exemple typique : Observation autour de 100GHz d'une source générant une température d'antenne de 1K dans une bande de 100MHz.

Ces conditions d'observation conduisent à une puissance à l'entrée du récepteur de $P=kTB=1,38.10^{-15}W$. La détection s'effectuant en général, en deçà de quelques GHz, sur des signaux dont la puissance est de l'ordre du dBm (1mW dans 50Ω), la détection du signal nécessite :

- une conversion de fréquence par hétérodynage
- une amplification (de gain considérable, $G=10\log(10^{-3}/1,38.10^{-15})>100dB$)

Le schéma simplifié d'un récepteur est représenté en Figure 2.8. Le système d'hétérodynage requiert un oscillateur local proche de la fréquence d'observation et un étage de filtrage permettant d'extraire la bande de signal transposée vers les basses fréquences. Cette bande de signal peut alors être amplifiée.

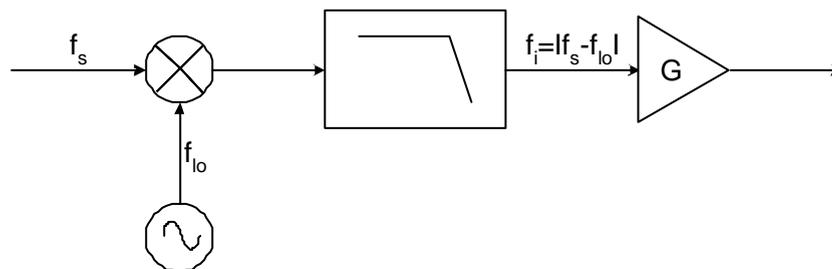


Figure 2.8 : Système de Réception

La détection du signal s'effectue après amplification, soit au moyen d'un détecteur quadratique, soit par auto-corrélation du signal, ou encore par corrélation des signaux captés par des paires d'antennes dans le cas d'un réseau interférométrique (cf. paragraphes 2.2.3 et 2.2.4).

L'électronique du récepteur produit des bruits qui parasitent la détection en s'ajoutant au signal aléatoire généré par la source observée. Tout se passe comme si, même en l'absence de signal, l'antenne était portée à une température T_{sys} (température du système de réception). La difficulté est que la température de système est toujours beaucoup plus grande que la température d'antenne, il faut donc être capable de détecter une très faible modification de la température moyenne mesurée. Pour détecter ces faibles températures d'antenne le principe de mesure différentielle est adopté. Historiquement des récepteurs à commutation ou à corrélation étaient utilisés : les mesures synchrones de la température d'antenne et d'une charge référence, soustraites ou corrélées, permettaient de diminuer l'influence de T_{sys} . Aujourd'hui, pour des radiotélescopes à antenne unique la détection par détecteur quadratique ou par auto-corrélation est toujours différentielle mais elle s'effectue :

- en visant successivement la source et un point voisin du ciel (ce qui est obtenu en commutant la position du radiotélescope dans la région du ciel contenant la source à étudier, ou en observant dans une direction fixe et en laissant défiler le ciel à la vitesse du mouvement diurne)
- en effectuant des mesures à des fréquences légèrement différentes, dans le cas des observations spectrales.

Remarque : pour les interféromètres, la corrélation des signaux élimine les bruits non corrélés et la sortie du corrélateur est directement proportionnelle au signal utile.

[R.2.2] Le principe de l'observation différentielle en antenne unique est illustré par la Figure 2.9. La sensibilité de l'instrument est limitée par les fluctuations ΔT de la température de système liées à la température système T_{sys} . La détection de la source observée n'est possible que si $T_A > \Delta T$, avec ΔT qui suit la loi des radioastronomes : $\Delta T = T_{sys} / \sqrt{B\tau}$. ΔT est donc la plus petite température d'antenne détectable. Cependant cette sensibilité théorique ne peut être atteinte que si l'électronique des récepteurs est suffisamment stable. Des fluctuations accidentelles, ou dues au vieillissement ou à la sensibilité thermique de l'électronique peuvent masquer les variations relatives à T_A et détériorer la sensibilité de l'instrument. Pour ne pas dégrader la sensibilité, la stabilité des récepteurs doit être inférieure à $\Delta T / T_{sys}$, soit $1 / \sqrt{B\tau}$. En pratique T_{sys} est très stable, mais les caractéristiques des composants électroniques (en particulier le gain des amplificateurs) peuvent subir des variations de quelques pour-cent.

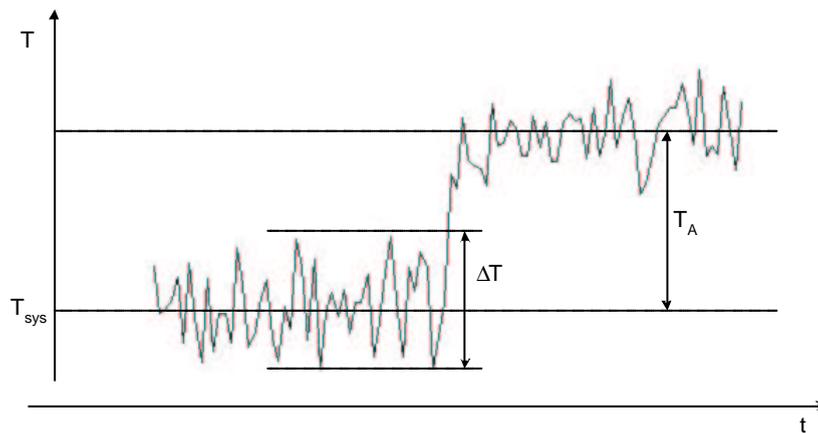


Figure 2.9 : Observation Différentielle et Sensibilité

Pour obtenir une stabilité satisfaisante des caractéristiques de fonctionnement de l'électronique, des précautions sont prises lors de la conception : stabilisation des tensions d'alimentation, régulation thermique, qualité des composants, etc. La diminution de la température de système est également recherchée. Deux phénomènes fondamentaux fixent néanmoins une limite inférieure à cette température de système :

- le rayonnement cosmologique à 2.7K
- le bruit de photon, dû à la nature corpusculaire du rayonnement électromagnétique : $T = hv/k = 4,7 \cdot 10^{-11} v$.

[R.2.2] Les premiers étages d'un récepteur comportent toujours des éléments résistifs, sièges de bruits thermiques augmentant avec la température physique. Ces premiers étages (tout particulièrement les diodes mélangeuses utilisées pour l'hétérodynage) sont donc souvent refroidis à l'aide d'azote liquide (quelques dizaines de kelvins) ou d'enceintes cryogéniques (quelques kelvins : 2K ou 4K). D'autre part, en fonction de la gamme de fréquence à laquelle opère le récepteur, des technologies faible bruit sont adoptées pour la conception des composants électroniques. Pour ce qui concerne les amplificateurs, des fréquences les plus faibles (quelques dizaines de MHz) aux fréquences les plus élevées (de l'ordre de 100GHz) les technologies utilisées sont celles des transistors bipolaires, des transistors à effet de champ et des transistors à électrons à haute mobilité (HEMT). Au delà de 100 GHz (parfois même pour des fréquences plus basses), l'amplification est précédée d'une descente en fréquence (hétérodynage) ; les mélangeurs sont conçus avec des diodes SIS (supraconducteur / isolant / supraconducteur) ou avec des diodes Schottky à l'arséniure de gallium.

2.2.3 Système de Détection, Spectromètres

Dans le cas d'études radiométriques, la grandeur que l'on cherche à mesurer est le flux reçu d'une source, intégré sur une bande de fréquence B et pour une durée τ . Cette mesure peut être effectuée simplement à l'aide d'un détecteur quadratique placé en aval du système de réception. La tension moyenne \bar{V} à la sortie de ce détecteur est proportionnelle à la puissance collectée par l'antenne : $\bar{V} \propto GP_c = GkT_A B$. Le récepteur n'étant pas parfait (cf. section précédente) la tension moyenne mesurée est en fait : $\bar{V} \propto Gk(T_{sys} + T_A)B$.

Cette relation permet a posteriori de justifier analytiquement la nécessité de concevoir des amplificateurs de grande stabilité. En effet toute variation ΔG du gain se traduit par une erreur $\Delta \bar{V} \propto \Delta Gk(T_{sys} + T_A)B$. La stabilité $\Delta G/G$ doit être meilleure que $\Delta T/T_{sys} = 1/\sqrt{B\tau}$ puisque : $\Delta \bar{V}/\bar{V} = \Delta G/G \cdot (1 + T_A/T_{sys})$ et $T_A \ll T_{sys}$.

La complexité du système de détection augmente fortement pour des systèmes permettant d'effectuer des études spectroscopiques. Il s'agit alors de déterminer le spectre du signal, i.e. la répartition d'énergie à l'intérieur de la bande B . De tels systèmes de détection sont appelés spectromètres. Il existe de nombreux types de spectromètres dont les performances et caractéristiques diverses permettent d'étudier une large gamme de radiosources. [R.2.4]

- Banc de filtres analogiques : la totalité de la bande de signal est décomposée en sous-bandes adjacentes à l'aide d'une batterie de filtres passe-bande fonctionnant en parallèle. La puissance est mesurée dans chaque sous-bande (ou canal) à l'aide d'un détecteur quadratique. Le spectre complet est reconstitué à partir des mesures individuelles de chaque canal, la précision en fréquence est donc proportionnelle au nombre de sous-bandes. Chaque canal possède une bande qui ne peut être changée une fois le banc construit. En pratique plusieurs bancs de filtres sont donc souvent utilisés pour s'adapter au mieux à la spectroscopie des sources observées.

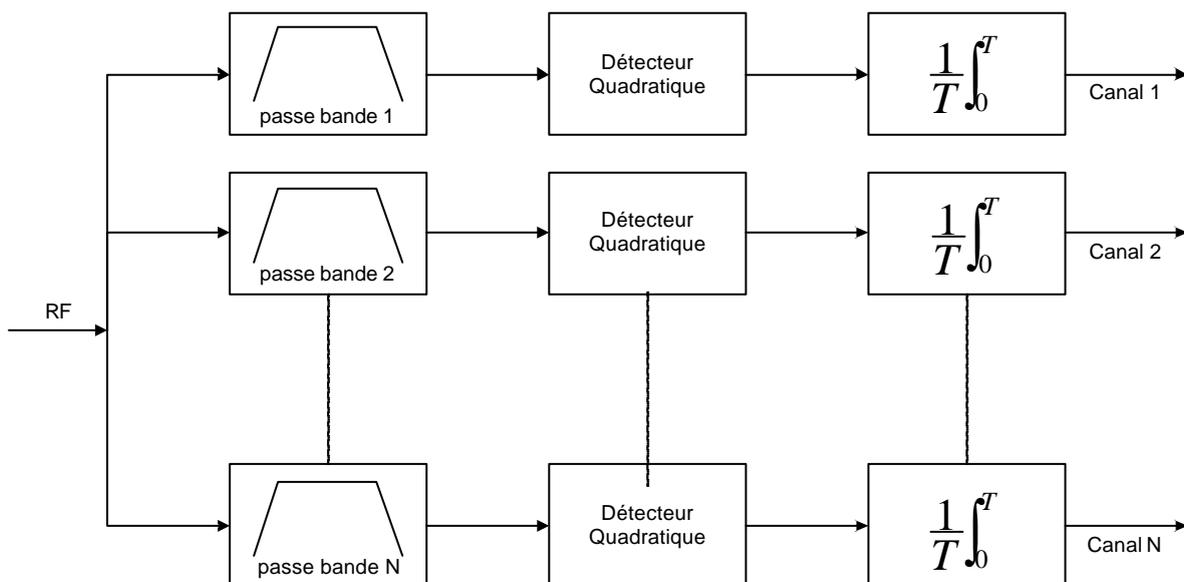


Figure 2.10 : Banc de Filtres Analogiques

- Spectromètre à onde de surface : les propriétés dispersives des ondes de surface dans les cristaux de quartz sont mises à profit. Deux trains d'ondes de fréquences distinctes se déplacent à des vitesses différentes dans le cristal, ce qui permet de les dissocier et de caractériser leur décalage fréquentiel à partir du décalage temporel à la sortie de « la ligne à retard ». Le spectre du signal « apparaît en série » à la sortie du cristal, la mesure de puissance s'effectue avec un détecteur quadratique.

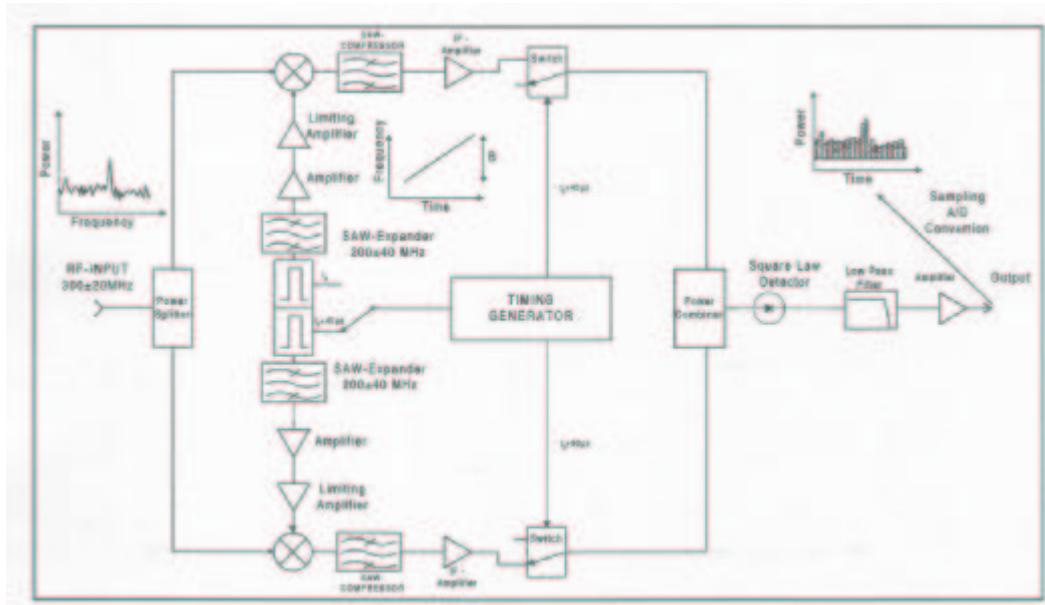


Figure 2.11 : Spectromètre à Onde de Surface

- Spectromètre acousto-optique : les phénomènes de diffraction d'ondes dans un cristal sont utilisés. Le signal est d'abord transformé en onde acoustique. Cette onde acoustique crée dans un cristal piézoélectrique (appelé cellule de Bragg) des perturbations d'indice de diffraction, liées à son contenu spectral. Un laser projeté sur la cellule de Bragg est donc diffracté en fonction du spectre du signal initial. La mesure proprement dite s'effectue à l'aide d'un système CCD recueillant l'image optique du laser, diffractée par la cellule de Bragg.

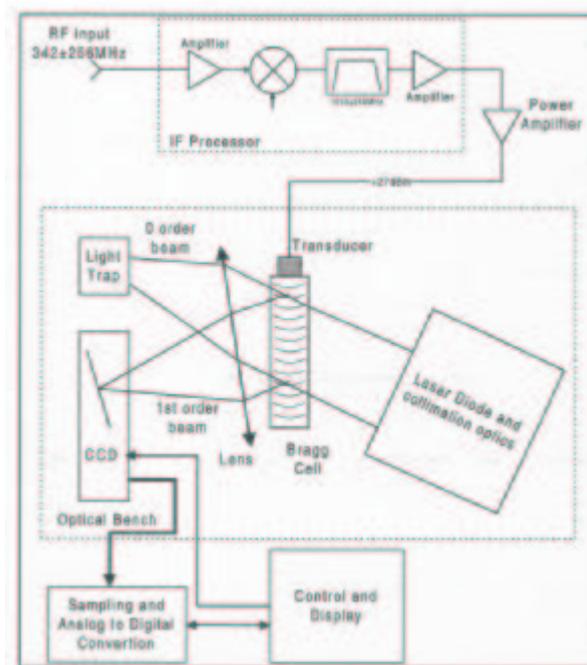


Figure 2.12 : Spectromètre Acousto-Optique

- Spectromètre à corrélation : la répartition d'énergie du signal est obtenue par calcul de la fonction de corrélation du signal puis par transformée de Fourier de cette fonction de corrélation. Ce procédé est très largement explicité dans les chapitres ultérieurs.
- Spectromètre à transformée de Fourier : système dont le principe (détaillé dans le chapitre 3) est proche de celui des spectromètres à corrélation. La répartition d'énergie s'obtient en effectuant d'abord la transformée de Fourier du signal puis en estimant la puissance spectrale (élévation au carré de la transformée de Fourier).

La qualité d'un spectromètre est principalement liée à la résolution spectrale (précision en fréquence) qu'il peut offrir pour l'analyse des spectres des radiosources. Bien évidemment cette résolution spectrale doit être considérée au regard de la largeur de bande pouvant être traitée. En effet la sensibilité d'un radiotélescope et la vitesse maximale des sources pouvant être observées (effet Doppler) sont d'autant plus grandes que la bande d'analyse est large. D'autre part la largeur spectrale de chaque canal ne peut être trop grande sous peine de « dilution » du signal que l'on cherche à analyser. Nous verrons d'ailleurs qu'en pratique, largeur de bande et résolution spectrale résultent souvent d'un compromis. La stabilité de fonctionnement est également une caractéristique importante, au même titre que la souplesse d'analyse (diverses fenêtres d'analyse, diverses résolutions spectrales, etc.). En pratique, pour des observations entre 100 et 200GHz, les résolutions spectrales les plus utilisées sont de l'ordre de 100 à 200kHz et de 0.5 à 1MHz pour l'observation de nuages moléculaires galactiques et extragalactiques.

2.2.4 Interférométrie, Réseau d'Antennes

Un radiotélescope à antenne unique peut fournir l'image d'une région du ciel, par des observations successives dans différentes directions de visée. Les limites de tels instruments, en terme de sensibilité et surtout de pouvoir de résolution angulaire, ont été évoquées. Les techniques d'interférométrie appliquées à la radioastronomie, permettent de déterminer la distribution de température équivalente par décomposition en série de Fourier dans l'espace des fréquences spatiales (i.e. l'inverse des angles) [R.2.3]. La relation de convolution précédente prend alors la formulation duale suivante :

$$t_A(u, v) = G(u, v)t(u, v), \text{ avec } t_A, G \text{ et } t \text{ respectivement transformées de Fourier de } T_A, g \text{ et } T \\ \text{ et avec } (u, v) \text{ fréquences spatiales exprimées en rad}^{-1}.$$

Le principal intérêt des techniques interférométriques réside dans la possibilité de concevoir des instruments atteignant des pouvoirs séparateurs nettement supérieurs à ceux d'un radiotélescope à antenne unique. Cette section présente les concepts de base de l'interférométrie en radioastronomie.

Considérons la configuration élémentaire illustrée en Figure 2.13, correspondant à un interféromètre à 2 antennes observant une source monochromatique de longueur d'onde λ dans un espace unidimensionnel. Du fait de la différence de marche $\delta = d\phi$ la détection en puissance totale sur la somme des signaux collectés par chacune des antennes, comme la détection par corrélation entre ces signaux, produit une fonction sinusoïdale en ϕ de période spatiale λd . Les motifs produits par suite du déplacement de la source sont appelés franges d'interférence, l'amplitude et la phase de ces franges déterminent complètement l'harmonique spatiale $u = d/\lambda$ de t_A . Il faut noter que ces franges ne se forment que si les dimensions angulaires de l'objet observé sont petites devant λd .

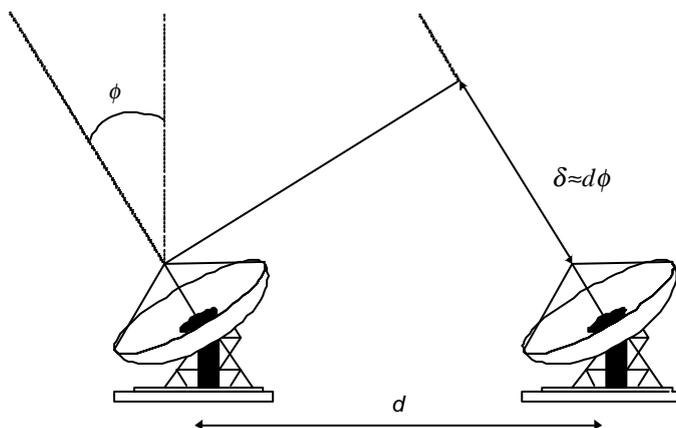


Figure 2.13 : Interféromètre à 2 Antennes

Pour connaître les performances en terme de résolution spatiale d'un tel instrument, on peut chercher à déterminer quel est le diagramme de réception équivalent. Le gain en fréquence spatiale $G(u)$ est calculé à partir de la distribution du champ électrique $E(x)$ sur la surface de l'antenne ; par transformée de Fourier inverse, le gain en puissance $g(\phi)$ de l'antenne peut ensuite être établi. Une illustration en est donnée en Figure 2.14 pour des antennes infiniment petites. Le pouvoir séparateur est lié à la distance entre les antennes et non plus aux dimensions physiques des antennes individuelles. La sensibilité par contre reste limitée par les surfaces élémentaires d'antennes.

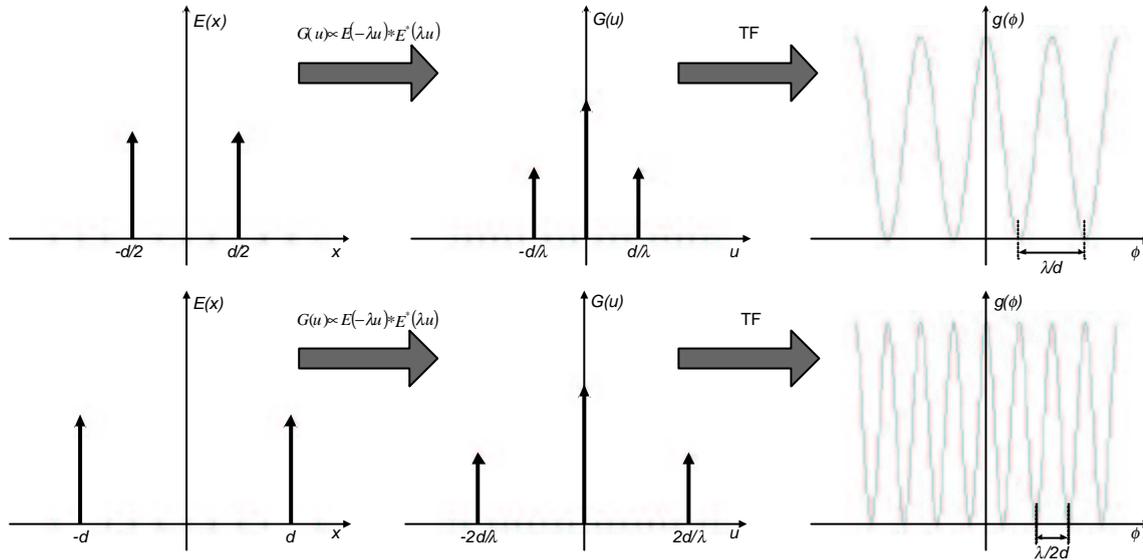


Figure 2.14 : Interféromètre à 2 Antennes
Distribution de Champ, Gain en Fréquence Spatiale et Diagramme de Réception

Si le grand avantage d'un interféromètre est son pouvoir séparateur, sa limitation vient de la nécessité d'effectuer un grand nombre d'observations pour couvrir l'espace des fréquences spatiales du mieux possible. En effet, la caractérisation des différentes harmoniques spatiales permettant de construire la distribution de température résulte d'observation pour différents espacements d'antennes. Cette dernière caractéristique interdit l'étude de sources dont les variations sont rapides. Pour pallier ce défaut, on utilise des réseaux d'antennes mobiles, ce qui permet d'accéder simultanément à plusieurs harmoniques spatiales et de couvrir le plan (u,v) de manière optimale avec un minimum de configurations géométriques du réseau. Un réseau de n antennes est équivalent à $n(n-1)/2$ interféromètres indépendants. Les performances spatiales d'un tel instrument sont illustrées en Figure 2.15. Le pouvoir séparateur est, comme pour un interféromètre à 2 antennes, lié à la distance maximale entre antennes sur la ligne de base.

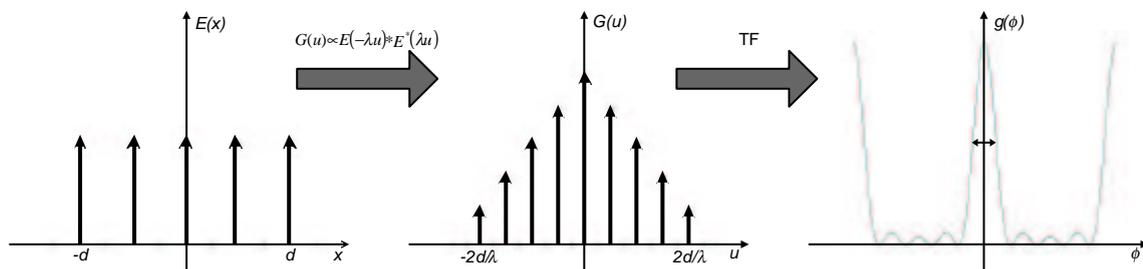


Figure 2.15 : Réseau d'Antennes
Distribution de Champ, Gain en Fréquence Spatiale et Diagramme de Réception

Si la Figure précédente représente un réseau unidimensionnel, le plus souvent plusieurs lignes de base sont formées : Nord-Sud / Est-Ouest pour la configuration la plus élémentaire, ou en forme de croix, de cercle, de T, de Y, etc.. Avec ces différentes configurations de réseau on cherche à obtenir une couverture optimale du plan (u,v) des fréquences spatiales. La rotation de la Terre qui induit des modifications apparentes de la configuration du réseau observant la source est également prise en compte dans cette recherche d'optimisation. On peut noter aussi qu'il est possible d'affecter a posteriori, un gain correctif différent pour chaque harmonique spatiale, et ainsi de synthétiser n'importe quelle forme de diagramme de réception. Les techniques

d'interférométrie, également appelées en radioastronomie techniques de synthèse d'ouverture, permettent donc de construire des instruments formés d'antennes de surface élémentaire A qui offrent une sensibilité proportionnelle à $\sqrt{n(n-1)}A$ et pour lesquels le pouvoir séparateur est de l'ordre de λ/d . Avec un instrument à antenne unique :

- la surface d'antenne aurait dû être égale à $\sqrt{n(n-1)}A$ pour offrir une même sensibilité
- les dimensions de l'antenne auraient dû être de l'ordre de grandeur de la distance maximale du réseau pour offrir un même pouvoir séparateur.

<i>Dénomination et situation</i>	<i>Dimensions</i>	<i>Fréq. max. d'observation</i>	<i>Remarques</i>
Radiotélescopes à antenne unique			
Amherst (Etats-Unis)	Diamètre : 14m	115GHz	
Arecibo (Porto Rico)	Diamètre : 300m	5GHz	Fixe, zénithal
Crawford Hill (Etats-Unis)	Diamètre : 7m	115GHz	
Crimée (Russie)	Diamètre : 22m	22GHz	
CSO Hawaï (Etats-Unis)	Diamètre : 10.4m	690GHz	
Goldstone (Etats-Unis)	Diamètre : 70m	9GHz	Deep Space network de la NASA (poursuite des engins spatiaux et radioastronomie)
Madrid (Espagne)			
Tidbinbilla (Australie)			
Effelsberg (Allemagne)	Diamètre : 100m	46GHz	Plus grande antenne orientable
Green Bank (GBT) (Etats-Unis)	Diamètre : 100m	110GHz	En construction
Green Bank, 140' (Etats-Unis)	Diamètre : 42m	22GHz	
JCMT Hawaï (Etats-Unis)	Diamètre : 15m	350GHz	
Jodrell Bank (Royaume-Uni)	Diamètre : 76m	3GHz	
Kitt Peak (Etats-Unis)	Diamètre : 11m	230GHz	
Nobeyama (Japon)	Diamètre : 45m	115GHz	
Onsala (Suède)	Diamètre : 20m	115GHz	
Parkes (Australie)	Diamètre : 64m	43GHz	
Pico Veleta (Espagne)	Diamètre : 30m	350GHz	
Plateau de Bure (France)	Diamètre : 2.5m	230GHz	
Nançay (France)	200m x 35m	3.3GHz	
SEST (Chili)	Diamètre : 15m	230GHz	
Zelenchuck (Russie)	Anneau de 600m	5GHz	
Interféromètres			
Australian Telescope (Australie)	6 x 22m de diamètre	115GHz	Longueur : 6km
BIMA, Hat Creek (Etats-Unis)	9 x 6m de diamètre	230GHz	Longueur : 300m
Cambridge (Royaume-Uni)	3 x 25m de diamètre	1.4GHz	Longueur : 1.6km
	8 x 14m de diamètre	10GHz	Longueur 5km
Cambridge (Royaume-Uni)	Dipôles sur 40000m ²	80MHz	
GMRT, Poona (Inde)	34 x 45m de diamètre	1.4GHz	En construction
Lanlherne (Australie)	40000m ²	32 MHz	
Merlin (Royaume-Uni)	7 antennes diverses	22GHz	Sur 240km
Nançay (France)	43 antennes diverses	450MHz	En forme de T, solaire
Nançay (France)	144 antennes hélicoïdales, 10000m ²	110MHz	
Nobeyama (Japon)	5 x 10m de diamètre	115GHz	Longueur : 560m
Ootacamund (Inde)	17000m ²	300MHz	Cylindre parabolique
Owens Valley (Etats-Unis)	6 x 10m de diamètre	230GHz	Longueur : 300m
Plateau de Bure (France)	4 x 15m de diamètre	230GHz	Longueur : 300m
Université de Floride (Etats-Unis)	30000m ²	26MHz	
UTR2, Kharkov (Ukraine)	100000m ²	35MHz	
VLA, Socorro (Etats-Unis)	27 x 25m de diamètre	22GHz	En forme de Y, branches : 19km
VLBA (Etats-Unis)	10 x 25m de diamètre	22GHz	Réseau VLBI
Westerbork (Pays-Bas)	14 x 25m de diamètre	5GHz	Longueur : 3km

Tableau 2.1 : Radiotélescopes à Antenne Unique et Interféromètres Opérationnels

Afin d'illustrer ce Chapitre 2 et de donner quelques points de comparaison avec le système ALMA dont les caractéristiques sont détaillées dans le Chapitre 4, le Tableau 2.1 donne un aperçu des radiotélescopes à antenne unique et interféromètres opérationnels à ce jour.

3 Traitement Numérique du Signal

3.1 Généralités

[R.3.1] Un signal est le résultat de la mesure d'une grandeur physique. Sans restreindre le problème, cette mesure peut être considérée comme une fonction du temps. Un signal est dit analogique ou à temps continu si la mesure est disponible à tout instant ; il est dit numérique ou à temps discret si la mesure n'est observée qu'à des instants discrets particuliers, en général régulièrement espacés. Le Traitement Numérique du Signal (TNS) consiste à traiter des signaux à temps discrets. En TNS, l'information se présente sous la forme d'une suite de valeurs numériques, appelée signal numérique. La conversion d'un signal analogique en un signal numérique est appelée numérisation, elle s'effectue en 3 étapes comme illustré en Figure 1.

1. Filtrage anti-repliement : le signal analogique est traité par un filtre passe-bas analogique (dit filtre anti-repliement).
2. Echantillonnage : à intervalle de temps régulier (T_e) les valeurs du signal sont prélevées. T_e est appelée période d'échantillonnage, $f_e=1/T_e$ est la fréquence d'échantillonnage.
3. Quantification : les valeurs prélevées du signal (appelées échantillons) sont codées sur un nombre fini de bits. Après quantification on dispose donc d'une suite d'échantillons à valeur dans un ensemble fini discret.

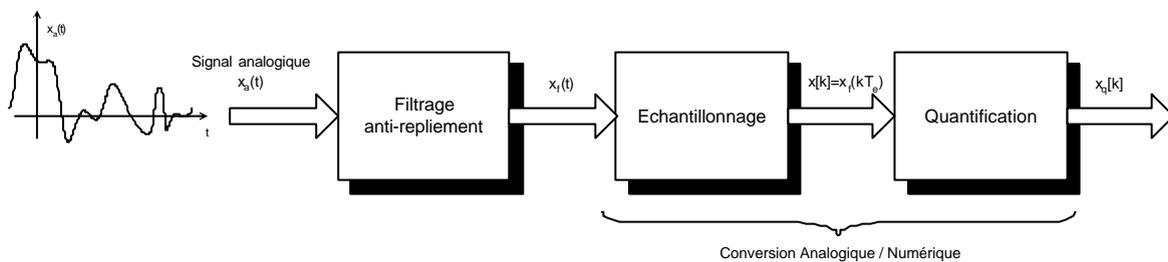


Figure 3.1 : Numérisation d'un Signal

En pratique, les opérations d'échantillonnage et de quantification sont intégrées dans un même composant électronique appelé Convertisseur Analogique / Numérique (CAN). L'ordre de ces deux opérations peut être inversé, conduisant à des architectures électroniques aux performances différentes.

3.1.1 Outils Mathématiques

On retrouve en fait l'ensemble des outils mathématiques propres au traitement des signaux à temps continu. On ne discutera pas ici les conditions d'existence de ces outils dans le cadre des signaux à temps discrets et on ne cherchera pas à établir rigoureusement ces outils. Cette section n'a pour but que de reformuler « dans leur version discrète » certains outils de traitement du signal de manière à les utiliser sans ambiguïté dans les chapitres ultérieurs, qui traitent du TNS appliqué à la radioastronomie.

- Fréquence réduite :
$$v = f / f_e$$
- Signal harmonique :
$$x[k] = A \cos(2\pi v_0 k + \varphi) , \quad x[k] = A \sin(2\pi v_0 k + \varphi)$$
- Impulsion de Dirac :
$$\delta[k] = 0, \forall k \neq 0$$

$$\delta[0] = 1$$
- Peigne de Dirac :
$$\prod_T[k] = 0, \forall k \neq nT, n \in \mathbb{N}$$

$$\prod_T[kT] = 1$$
- Convolution :
$$x^* y[n] = \sum_{k=-\infty}^{k=+\infty} x[k] y[n-k]$$

- Transformée de Fourier Discrète :
$$X(v) = TFD(x[k]) = \sum_{k=-\infty}^{k=+\infty} x[k] e^{-2\pi j vk}$$

- Transformée d'un produit :
$$TFD(xy) = X(v) * Y(v)$$

- Egalité de Parseval :
$$\sum_{k=-\infty}^{+\infty} |x[k]|^2 = \int_0^1 |X(v)|^2 dv$$

Cette égalité traduit le fait que l'énergie du signal ne dépend pas du mode de représentation choisie (temporelle ou spectrale) pour le signal.

3.1.2 Echantillonnage, Filtrage Anti-repliement

L'opération d'échantillonnage peut être symbolisée par la Figure 2.

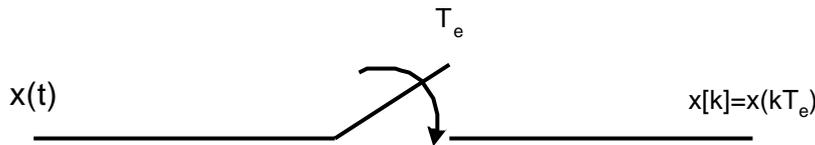


Figure 3.2 : Echantillonnage d'un Signal

Quelles peuvent être les conséquences d'une telle opération pour le signal ? Pour répondre à cette question, il suffit d'étudier les relations entre les représentations spectrales du signal analogique $X(f)$ et du signal numérique $X(v)$ [R.3.2]. Pour ce faire, un être mathématique dénommé signal échantillonné et noté x^* est introduit (l'étoile ne signifie pas la conjugaison mais est une simple marque distinctive). $x^*(t)$ apparaît alors comme étant relié à $x(t)$ et à $x[k]$ respectivement par :

$$x^*(t) = x(t) \sum_{k=-\infty}^{k=+\infty} \delta(t - kT_e) \quad (a) \quad \text{et} \quad x^*(t) = \sum_{k=-\infty}^{k=+\infty} x[k] \delta(t - kT_e) \quad (b).$$

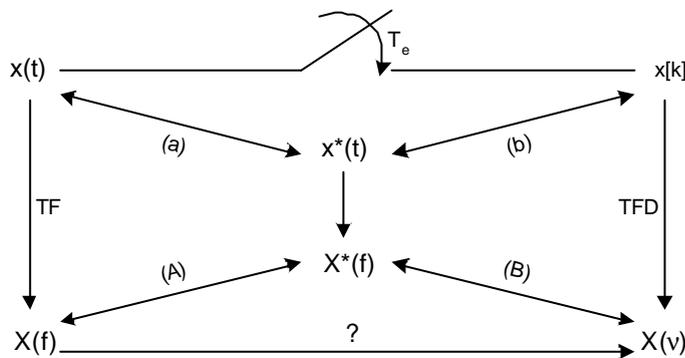


Figure 3.3 : Echantillonnage et Relation Spectrale

Le schéma de la Figure 3 symbolise le problème posé, à savoir comment $X(v)$ se déduit de $X(f)$, et suggère une solution passant par $X^*(f) = TF(x^*(t))$. Par TF de $x(t)$ et TFD de $x[k]$ on obtient respectivement (A) et (B) :

$$X^*(f) = X(f) * f_e \sum \delta(f - kf_e) = f_e \sum X(f - kf_e) \quad (A) \quad \text{car} \quad TF(\mathbf{u}_{T_e}(t)) = f_e \mathbf{u}_{f_e}(f)$$

$$X^*(f) = \int \sum x[k] \delta(t - kT_e) e^{-2\pi j ft} dt = \sum x[k] e^{-2\pi j f k T_e} = \sum x[k] e^{-2\pi j kv} = X(v) \quad (B)$$

$$\text{d'où : } X(v) = f_e \sum X(f - kf_e)$$

Cette relation impose pour un signal numérique issu de l'échantillonnage d'un signal analogique à spectre borné le spectre de la Figure 3.4.

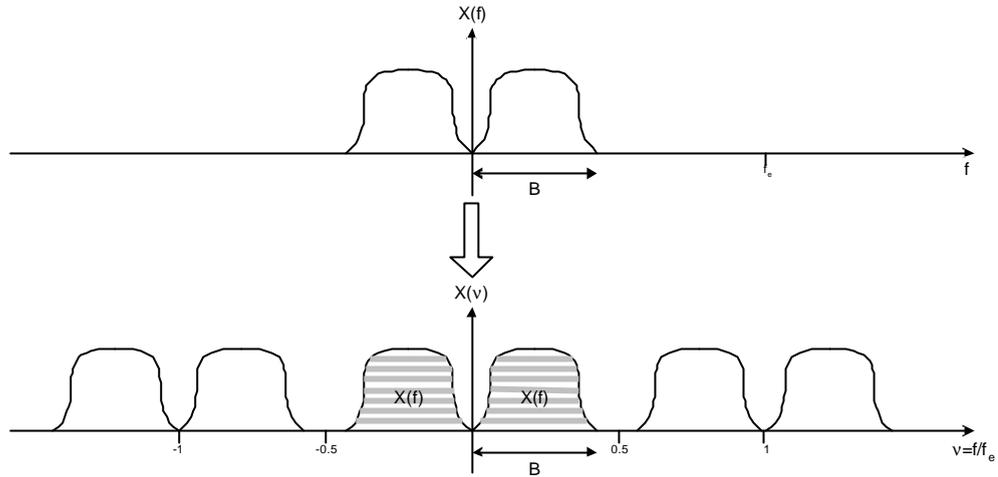


Figure 3.4 : Spectre d'un Signal Echantillonné

Le spectre du signal numérique apparaît comme une version « périodisée » du spectre du signal analogique. On dit que l'échantillonnage « périodise » le spectre. On comprend alors que le signal numérique représente parfaitement le signal analogique, autrement dit que l'on peut espérer reconstruire le signal originel à temps continu par la simple connaissance des échantillons du signal numérique, si les motifs du spectre initial ne se chevauchent pas. Ceci se traduit par le théorème de Shannon :

Un signal à valeurs réelles et à spectre borné de largeur de bande B est entièrement défini par les valeurs qu'il prend à des instants régulièrement espacés de T_e si $f_e \geq 2B$.

Cette fréquence minimale d'échantillonnage porte le nom de fréquence de Nyquist. Pour un signal complexe la condition de Shannon devient $f_e \geq W$ où W désigne la largeur totale du support spectral initial. Si la condition de Shannon n'est pas respectée, la reconstruction du signal analogique n'est plus possible : les motifs interfèrent de manière irréversible, on parle de repliement de spectre (cf. Figure 5). Le motif du spectre résultant apparaît en effet comme le spectre initial replié par rapport à la fréquence $f_e/2$. En pratique le spectre du signal analogique que l'on destine au TNS n'est jamais rigoureusement borné, de plus f_e est souvent fixée a priori, la reconstruction du signal engendre alors une distorsion. Cependant cette distorsion peut être rendue minimale (et souvent justement considérée comme négligeable) si l'opération de numérisation est précédée d'un filtrage passe-bas dans la bande $f_e/2$. Ce filtrage est désigné par le terme « filtrage anti-repliement » et vise à limiter la bande de signal soumis au TNS. Certaines techniques dites de sur-échantillonnage ($f_e > 2B$) permettent de relaxer les spécifications du filtre anti-repliement voire de l'éliminer.

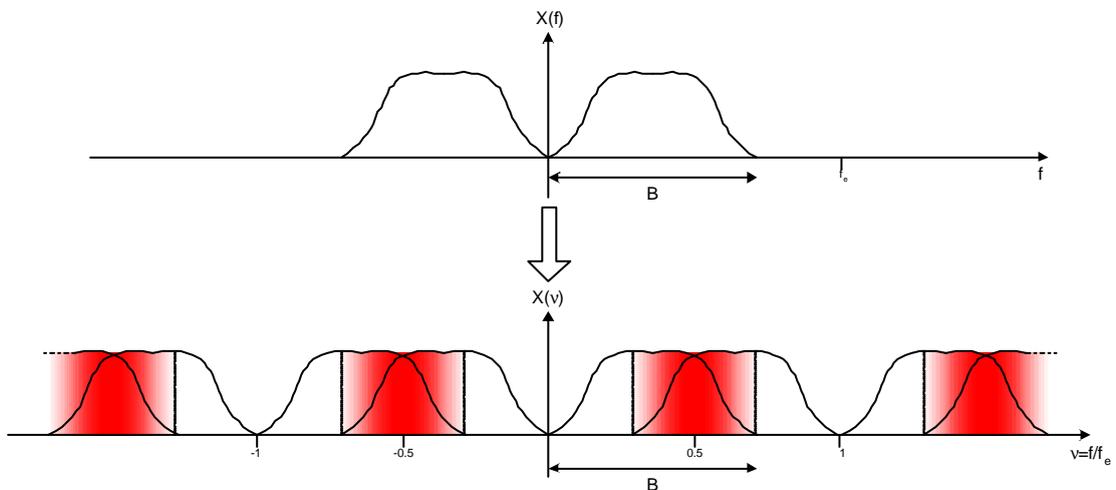


Figure 3.5 : Repliement de Spectre

3.1.3 Quantification

L'opération de quantification peut être schématisée par la Figure 6 (cas du codage sur 3 bits/8 niveaux). Les valeurs successives du signal échantillonné sont comparées simultanément à des valeurs références (seuils de quantification : V_{s_i}). Les résultats de ces comparaisons définissent l'appartenance d'un échantillon à l'un des niveaux de codage. Le codage proprement dit (valeurs des différents bits pour chacun des niveaux de codage) est libre ; la Figure 6 illustre le choix classique du codage en complément à 2.

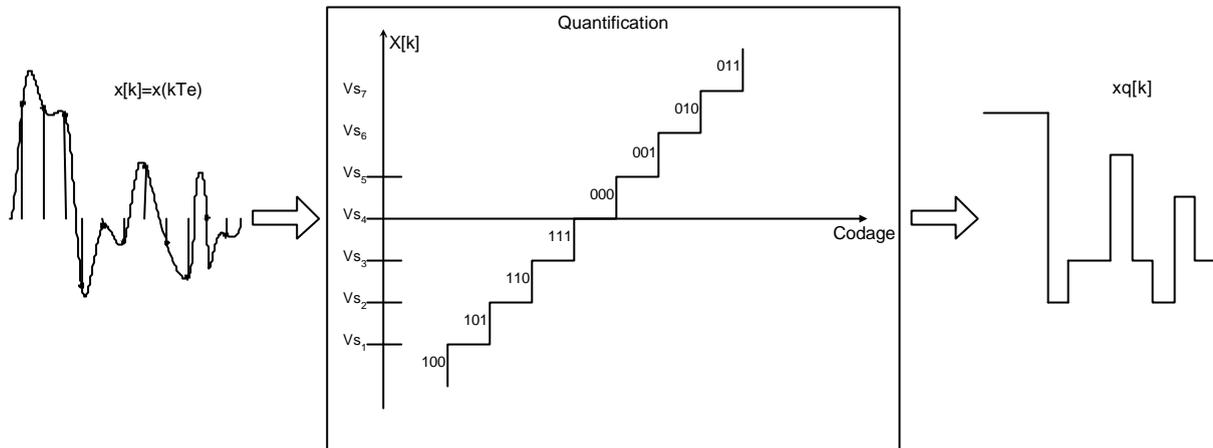


Figure 3.6 : Quantification d'un Signal

Intuitivement on sent bien que cette opération de quantification équivaut à une certaine détérioration de la représentation du signal et que cette détérioration est d'autant plus importante que le nombre de niveaux de codage est faible. Le compromis entre l'efficacité du TNS et la complexité de l'électronique implémentant ce TNS apparaît alors clairement. La quantification produit en fait une incertitude sur la connaissance du signal initial qui peut être considérée comme une erreur. Cette erreur est un signal à temps discret appelé bruit de quantification. Dans une certaine mesure, les caractéristiques de ce bruit de quantification peuvent être établies, cela fera l'objet de la Section 3.2.2.

3.2 Signaux Aléatoires, Bruit Blanc Gaussien

Dans de nombreux cas pratiques, comme en radioastronomie, les phénomènes observés ne produisent pas de signaux pouvant être modélisés par des fonctions ou des outils mathématiques simples (cas des signaux dits déterministes). Ces signaux semblent être « dus au hasard » dans la mesure où leur valeur instantanée est parfaitement imprévisible (cf. Figure 7). On parle alors de processus aléatoires à la connaissance desquels on accède par des informations d'ordre statistique. Le fondement de l'étude des signaux aléatoires est donc la théorie des probabilités.

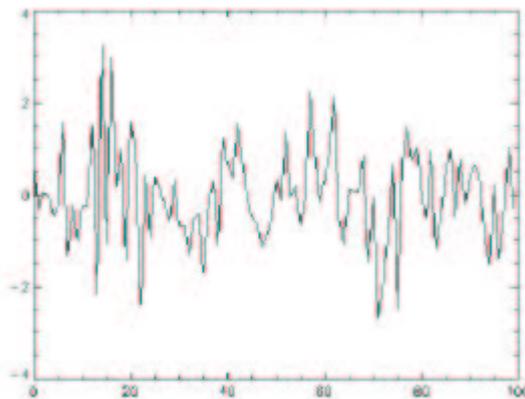


Figure 3.7 : Trajectoire d'un Signal Aléatoire

100 échantillons d'un signal aléatoire. La trajectoire du signal n'obéit pas à une loi temporelle mathématique.

3.2.1 Rappels de Statistique, Description des Signaux Aléatoires

[R.3.3] et [R.3.1] Tout vecteur aléatoire se caractérise par sa loi de probabilité. Se donner la loi de probabilité c'est connaître pour l'ensemble des valeurs possibles de ce vecteur, la probabilité d'apparition d'un échantillon ayant cette valeur.

- La densité de probabilité (ddp) est la probabilité d'apparition d'un échantillon de valeur donnée : $p_i = \text{probabilité}[X=x_i]$.
- La normalisation des ddp conduit à : $\int p(x)dx=1$ ou $\sum p_i=1$ (selon que l'on travaille sur des vecteurs aléatoires continus ou discrets).
- L'espérance mathématique ou moyenne est définie par : $E\{x\} = \int xp(x)dx$ ou $E\{x\} = \sum xp_i$.
- Plus généralement le moment algébrique d'ordre k et le moment centré d'ordre k sont définis respectivement par : $m_k = E\{X^k\} = \int x^k p(x)dx$ ou $m_k = E\{X^k\} = \sum x_i^k p_i$ et $\mu_k = E\{(X-m)^k\}$.

La description des signaux aléatoires s'accompagne généralement de deux hypothèses de travail : la stationnarité et l'ergodisme. La stationnarité suppose que les caractéristiques statistiques du signal soient invariantes dans le temps. L'ergodisme est une notion complexe permettant de travailler à la caractérisation de l'ensemble des trajectoires d'un signal aléatoire à partir de l'étude temporelle limitée de l'une des trajectoires de ce signal. Afin d'obtenir une description, certes partielle, mais souvent suffisante d'un signal aléatoire, on fait appel à des moments du premier et deuxième ordres. Sous couvert des hypothèses précédemment décrites sont définies :

- La moyenne : $m_X = E\{X\}$
- L'auto-corrélation : $R_X(\tau) = E\{X(t)X(t-\tau)^*\}$
- L'auto-covariance : $C_X(\tau) = R_X(\tau) - m_X^2$
- La puissance : $P_X = R_X(0)$

De la même manière peuvent être définies l'inter-corrélation et l'inter-covariance entre deux signaux aléatoires X et Y.

3.2.2 Bruit de Quantification

Reconsidérons le cas de l'erreur introduite lors de la quantification d'un signal. Dans l'hypothèse d'un signal à convertir uniformément distribué entre ses extrema, de seuils de quantification équidistants de q (quantum de quantification), l'erreur produite est identique pour chaque niveau de codage. La variable aléatoire (continue) associée à cette erreur a une densité de probabilité constante égale à $1/q$, comprise entre $-q/2$ et $q/2$.

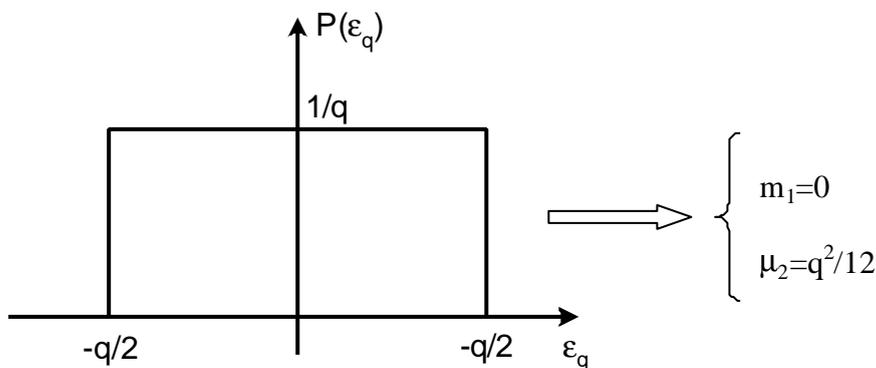


Figure 3.8 : Caractéristiques Statistiques du Bruit de Quantification

Dans le cadre des hypothèses précédentes l'erreur de quantification apparaît comme un bruit additif centré, de puissance moyenne $q^2/12$. Le calcul du rapport signal sur bruit (SNR) mène à $SNR_{dB}=6N+cste$, où N est le nombre de bits de codage et où la constante est liée à la plage de valeurs du signal analogique. Une conséquence pratique est que le SNR augmente de 6dB pour chaque bit de codage ajouté.

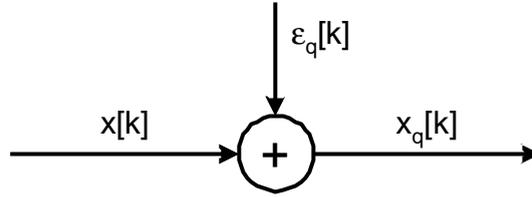


Figure 3.9 : Quantification et Bruit de Quantification

3.2.3 Bruit Gaussien

Usuellement la notion de bruit qualifie tout phénomène perturbateur gênant la perception ou l'interprétation d'un signal. Notons que cette dichotomie apparente entre signal et bruit est artificielle et dépend des critères propres de l'observateur. Certains phénomènes électromagnétiques captés par des antennes sont considérés comme des bruits pour l'ingénieur des télécommunications et comme un signal du plus haut intérêt pour le radioastronome (cf. Chapitre 1). Ici la notion de bruit est équivalente à la notion de processus aléatoire.

Un processus aléatoire est gaussien si sa loi de probabilité (représentée pour $\mu=0$ et $\sigma=1$ en Figure 3.10) est du type :

$$p(x)=\frac{1}{\sqrt{2\pi\sigma^2}}\exp\left(\frac{-(x-\mu)^2}{2\sigma^2}\right) \text{ avec } m_1=\mu \text{ et } \mu_2=\sigma^2.$$

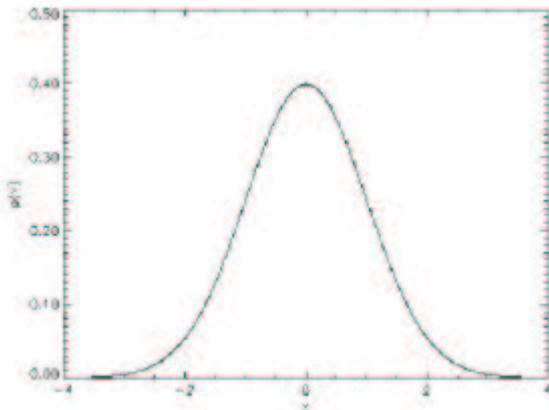


Figure 3.10 : Distribution Gaussienne

pour

$$m_1 = 0$$

$$\mu_2 = 1$$

Puisque les signaux traités en radioastronomie sont de nature aléatoire gaussienne intéressons nous à la quantification de tels signaux. Le calcul effectué dans la section précédente pour caractériser l'erreur de quantification n'est plus valable ici, le signal n'étant pas uniformément distribué entre ses extrema. Cependant le calcul de m_1 et μ_2 , même s'il s'avère plus compliqué, peut être mené comme expliqué précédemment. A priori il conduit – pour des positions de seuils quelconques – à une erreur de quantification qui diffère pour chaque niveau de codage. Pour estimer de manière globale le bruit de quantification il faut pondérer chacune des erreurs de quantifications relative à un niveau de codage par :

- la probabilité d'apparition de ce niveau de codage : $p_i = \int_{V_{si-1}}^{V_{si}} \frac{1}{\sqrt{2\pi\sigma^2}} \exp\left(\frac{-(x-\mu)^2}{2\sigma^2}\right) dx$

- le poids de ce niveau de codage (valeur arithmétique associée prise en compte pour le TNS) : V_i .

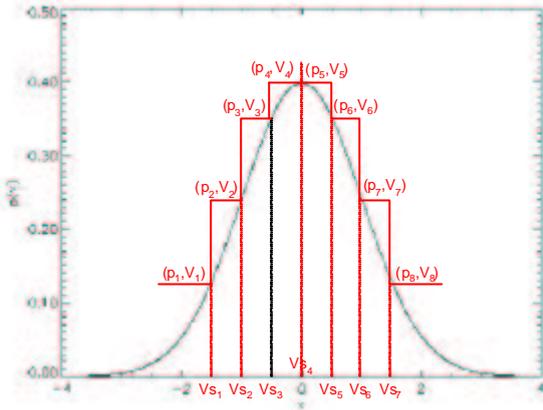


Figure 3.11 : Quantification d'une Gaussienne

pour

$$m1 = 0$$

$$\mu2 = 1$$

codage 3 bits/8 niveaux

L'efficacité η d'un TNS peut être définie en comparaison au traitement idéal (sans quantification), par le quotient entre les rapports signal sur bruit (SNR) avec et sans quantification :

$$\eta = \frac{SNR_{avec_quantification}}{SNR_{sans_quantification}}$$

On comprend donc que cette efficacité est parfaitement définie une fois choisis le type de codage (n niveaux), la position des seuils de quantification (V_{s_i}) et les poids des divers niveaux de codage (V_i). Quelques exemples d'efficacité appliqués au TNS des corrélateurs de la radioastronomie sont donnés dans les Tableaux 3.1 et 3.2. Le détail du calcul de l'efficacité d'un corrélateur numérique à 2 bits – 4 niveaux est donné dans [R.3.4] et [R.3.5].

Nombre de niveaux	4	8	9	16	32
Efficacité	0.88	0.96	0.968	0.988	0.996

Tableau 3.1 : Efficacité pour Divers Formats de Corrélation

Position des seuils	+/- 0.5 σ , 1 σ , 1.5 σ	+/- 0.55 σ , 1.1 σ , 1.65 σ
Poids arithmétiques	+/- 1, 2, 4, 8	+/- 1, 3, 5, 8
Efficacité	0.940	0.964

Tableau 3.2 : Efficacité de Corrélation pour un Format 3 Bits – 8 Niveaux en Fonction des Seuils et des Poids

3.3 Analyse Spectrale

3.3.1 Théorie

[R.3.6] et [R.3.7] L'analyse spectrale peut être définie comme étant toute méthode qui consiste à caractériser le contenu spectral d'un signal à l'aide d'un nombre fini d'observations. Elle constitue avec la statistique le second outil de caractérisation des signaux aléatoires. Le principal élément de l'analyse spectrale est la Densité Spectrale de Puissance (DSP), qui donne la répartition de la puissance sur le support spectral du signal. Wiener et Khintchine ont établi deux relations entre un signal x et sa DSP $S_x(\nu)$:

$$S_x(\nu) = TFD(C_x(k))$$

$$S_x(\nu) = \lim_{N \rightarrow \infty} E \left(\frac{f_e}{2N+1} \left| T_e \sum_{k=-N}^N x_k \exp(-j2\pi f k T_e) \right|^2 \right)$$

Ces deux relations conduisent à des approches distinctes dont le point commun est de n'être que des estimateurs de la DSP. En effet en pratique le signal n'est connu que sur une plage de temps limitée (i.e. un nombre fini d'échantillons sont disponibles), au contraire de ce que suppose l'écriture des expressions théoriques précédentes. La première formulation conduit à l'élaboration d'un estimateur appelé périodogramme, la seconde

conduit à l'élaboration d'un estimateur appelé corrélogramme. Du point de vue électronique on retrouve également cette distinction entre des architectures dites XF (multiplication puis transformée de Fourier) et des architectures dites FX (transformée de Fourier puis multiplication). Les principales caractéristiques de ces deux estimateurs sont décrites dans les sections suivantes. Pour ce faire, un signal de bruit gaussien ($m_1=0, \mu_2=1$) est utilisé. Le théorème de Parseval qui stipule que les puissances temporelle et fréquentielle d'un signal sont équivalentes, nous renseigne sur la DSP attendue : 1 (ou 0 dB¹).

3.3.1.1 Périodogramme

$$\hat{S}_{PER}(v) = \frac{f_e}{N} \left| T_e \sum_{k=0}^N x_k \exp(-j2\pi f k T_e) \right|^2 = \frac{f_e}{N} |X(v)|^2$$

Cet estimateur est biaisé, mais le biais est asymptotiquement ($N \rightarrow \infty$) nul. En revanche sa variance est constante quelle que soit la plage d'observation. Pour diminuer cette variance divers estimateurs dérivés peuvent être utilisés dont le principe consiste à moyenner plusieurs périodogrammes :

$$\hat{S}_{MOY}(v) = \frac{1}{K} \sum_{i=1}^K S_{PER_i}(v)$$

Si l'on considère un nombre d'échantillons constant, cette moyenne se fait au détriment du nombre d'échantillons considérés par périodogramme. La TFD porte ainsi sur un plus petit nombre de canaux, la précision en fréquence du spectre obtenu (appelé résolution spectrale) se détériore.

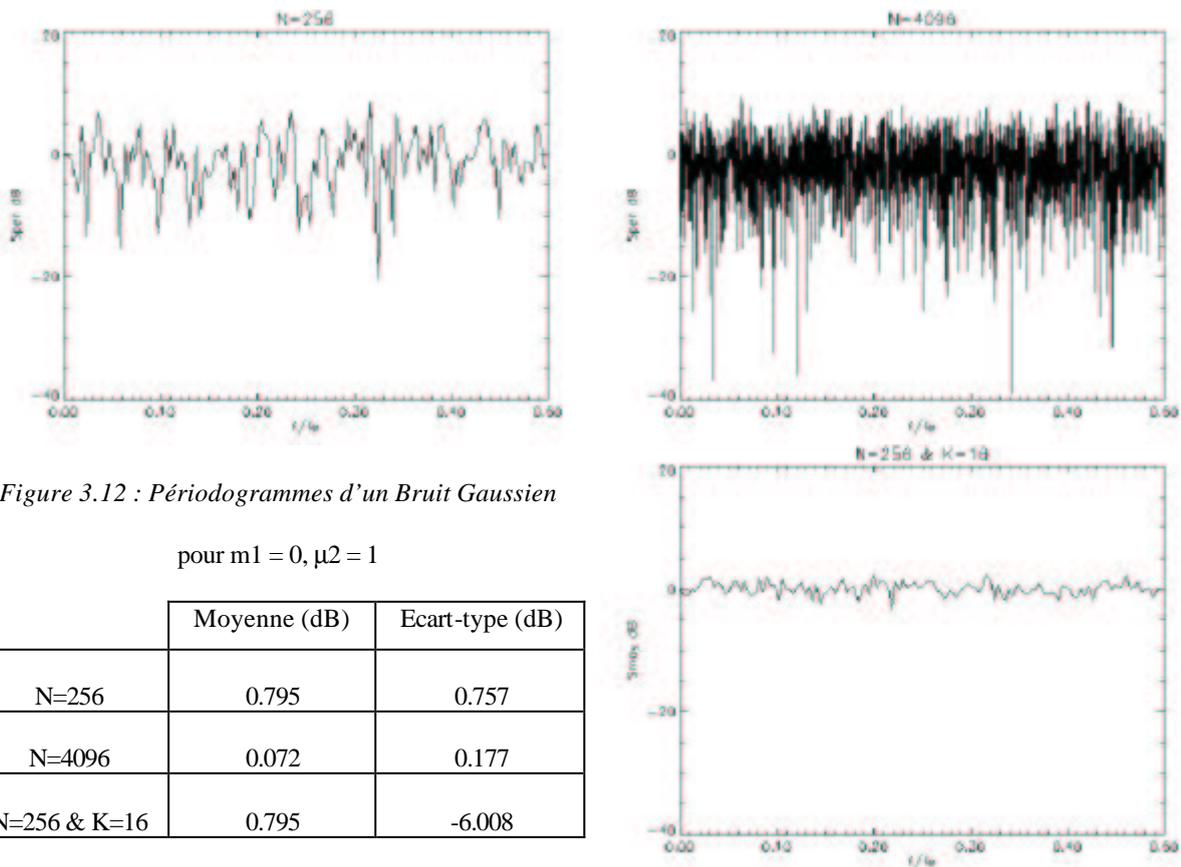


Figure 3.12 : Périodogrammes d'un Bruit Gaussien

pour $m_1 = 0, \mu_2 = 1$

	Moyenne (dB)	Ecart-type (dB)
N=256	0.795	0.757
N=4096	0.072	0.177
N=256 & K=16	0.795	-6.008

La moyenne la plus « fidèle » est obtenue pour le plus grand nombre d'échantillons (ce qui est conforme au biais asymptotiquement nul). La variance est bien du même ordre de grandeur quel que soit le nombre

¹Dans ce document, les spectres seront toujours représentés en dB, de manière à facilement entrevoir les effets du filtrage. DSP en dB = $10 \cdot \log(\text{DSP})$

d'échantillons. Elle ne diminue qu'avec l'introduction de l'estimateur moyennée. Cette diminution est conforme à la loi des radioastronomes : $K=16 \Rightarrow$ diminution de σ de $10\log(\sqrt{16})$ soit 6dB.

3.3.1.2 Corrélogramme

$$\hat{S}_{COR}(v) = T e \sum_{m=-M}^M \hat{r}_m \exp(-j2\pi k v) \text{ avec } \hat{r}_m = \frac{1}{N} \sum_{k=0}^{N-|m|-1} x_k x_{k+|m|}$$

Notons que dans le cas du corrélogramme, l'approximation est due d'une part au nombre fini de coefficients de corrélation sur lequel porte la transformée de Fourier, mais aussi au nombre fini d'échantillons pris en compte pour le calcul de ces coefficients. Le biais du corrélogramme est comparable à celui du périodogramme. En revanche sa variance est plus faible, compte tenu de l'effet de moyenne inhérent au calcul des coefficients de corrélation (r_k). Il est à noter toutefois que cette variance dépend des paramètres N et M, elle est d'autant plus faible que M est petit devant N. Pour une plage d'observation donnée apparaît alors, comme pour le périodogramme, un compromis entre variance et résolution spectrale. L'ensemble des coefficients de corrélation r_k pour N et M fixés est appelé fonction de corrélation ($r(k)$).

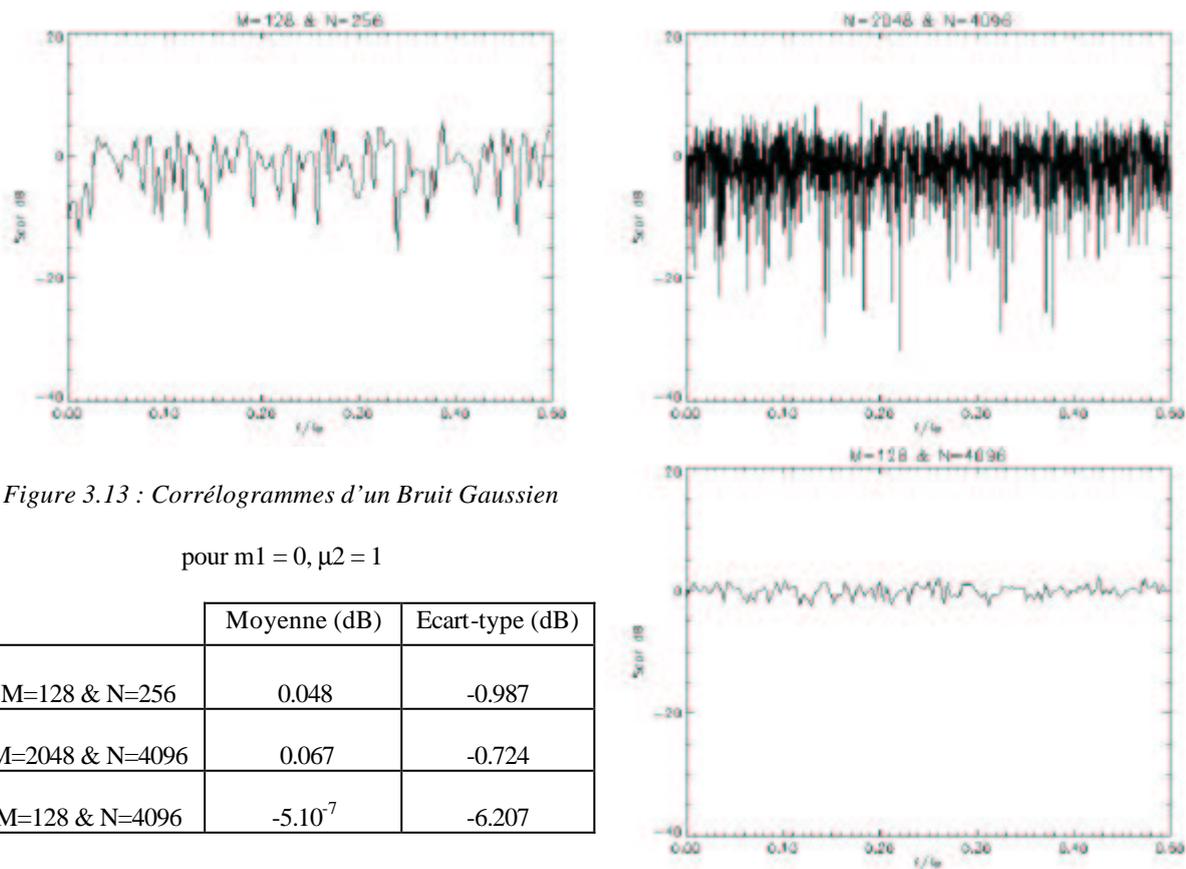


Figure 3.13 : Corrélogrammes d'un Bruit Gaussien

pour $\mu_1 = 0, \mu_2 = 1$

	Moyenne (dB)	Ecart-type (dB)
M=128 & N=256	0.048	-0.987
M=2048 & N=4096	0.067	-0.724
M=128 & N=4096	-5.10^{-7}	-6.207

La variance est bien déterminée par le rapport M/N. On retrouve également les 6dB suggérés par la loi des radioastronomes pour un temps d'intégration 16 fois supérieur. Pour les couples (M,N) choisis, le biais du corrélogramme semble inférieur à celui du périodogramme.

Quand un processus aléatoire centré a une fonction de corrélation $r(k)$ identique à 0 pour $k \neq 0$, sa DSP est une constante. Par analogie avec la lumière blanche, dont le spectre est constant tout le long de l'axe des fréquences optiques, on dit que le processus est blanc.

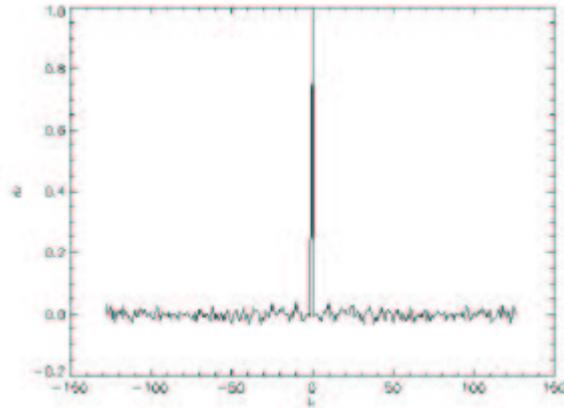


Figure 3.14 : Fonction de Corrélation d'un Bruit Blanc

3.3.1.3 Fenêtres de Pondération

[R.3.6] Les deux sections précédentes ont mis en évidence certaines conséquences de l'observation d'un signal sur une plage limitée. Cette problématique est désignée par le terme : « fenêtrage ». En effet il est usuel de considérer qu'un signal x_k , observé pour N échantillons, résulte du fenêtrage d'un signal x_k^∞ , défini sur un horizon infini, par une fenêtre rectangulaire w_k^{rect} .

$$\text{Soit } x_k = x_k^\infty w_k^{rect} \text{ avec } w_k^{rect} = \begin{cases} 1 & \text{pour } 0 \leq k \leq N-1 \\ 0 & \text{sinon} \end{cases}$$

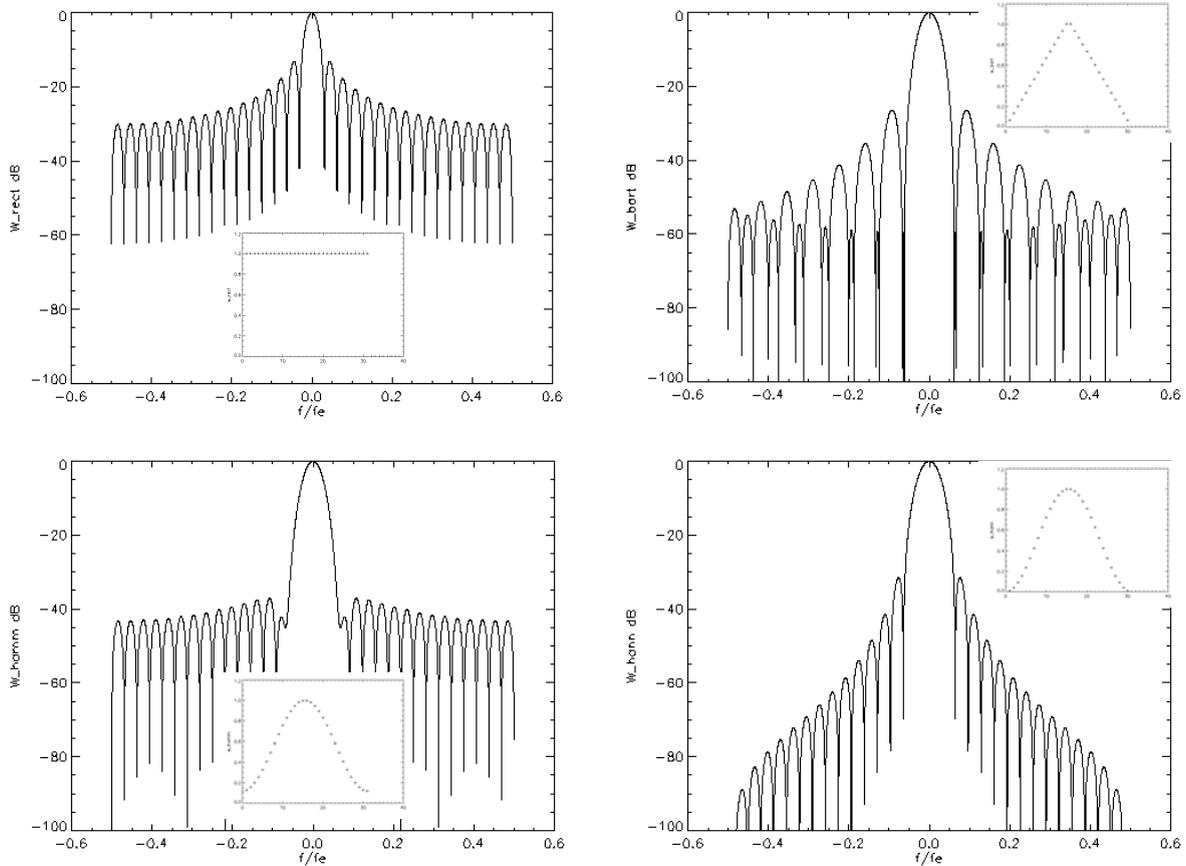


Figure 3.15 : Fenêtres de Pondération

Le spectre obtenu par TFD correspond donc au produit de convolution entre le spectre du signal d'horizon infini et la TFD de la fenêtre rectangulaire : $X(\nu) = X^\infty(\nu) * W^{rect}(\nu)$. Cette dernière est un sinus cardinal discret, représenté en Figure 14 pour $N=32$ et par TFD sur 4096 canaux. Le spectre originel est alors déformé par cette convolution. Les deux principales modifications sont la largeur du lobe principal et la présence de lobes secondaires qui polluent l'ensemble du support spectral. D'autres types de fenêtre ont été élaborés (Bartlett, Hamming, Hanning, etc.), le choix de l'une de ces fenêtres résulte du compromis entre largeur du lobe principal et amplitude des lobes secondaires (cf. Figure 3.15).

3.3.2 Modélisation

Dans cette section les principes et outils précédemment décrits vont être appliqués pour illustrer le cas typique de la radioastronomie, et plus particulièrement celui d'une étude spectroscopique. Même si cela ne correspond pas à la réalité physique, la situation peut être modélisée en considérant un signal composé d'un bruit blanc gaussien auquel sont ajoutés des signaux harmoniques de puissance beaucoup plus faible. Le bruit représente à la fois le bruit du système et le bruit relatif à la source astronomique ; les signaux harmoniques modélisent les raies d'émission de la source astronomique.

La Figure 3.16 illustre comment :

- les raies d'émission peuvent être rendues apparentes en augmentant le temps d'intégration du signal (i.e. le nombre d'échantillons traités) et donc en diminuant les fluctuations liées au caractère aléatoire.
- les raies d'émission peuvent être dissociées en améliorant la résolution spectrale.

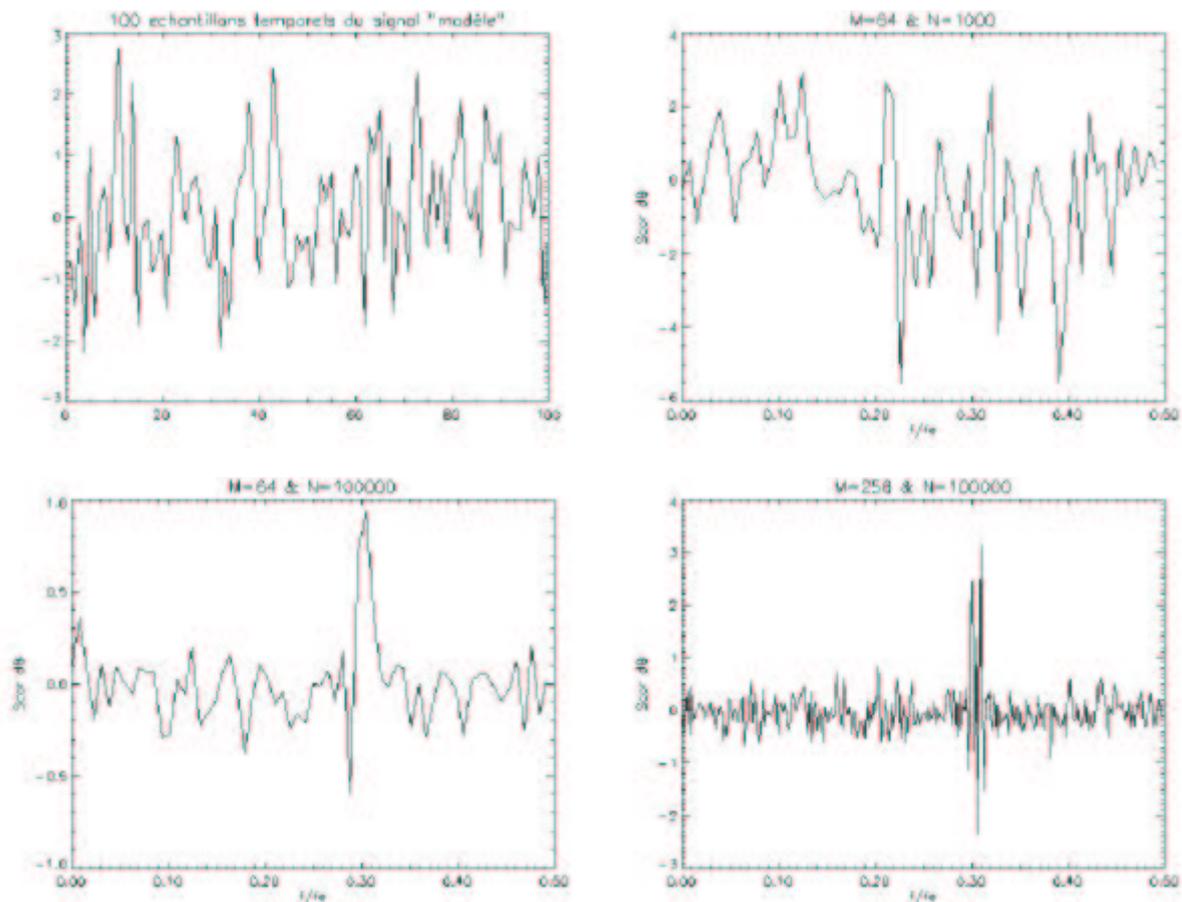


Figure 3.16 : Analyse Spectrale d'un Signal « Radioastronomique » (1)

3.4 Filtrage

3.4.1 Théorie

[R.3.1] et [R.3.8] Par essence le TNS consiste à effectuer des transformations sur des signaux numériques. Ces transformations font appel à la notion de système (boîte noire) ayant une entrée et une sortie. Dans la plupart des cas ces systèmes peuvent être considérés comme linéaires et invariants dans le temps (SLI). Le terme générique « filtre numérique » désigne tout SLI. Un filtre numérique a pour équation d'entrée/sortie une relation de convolution discrète.

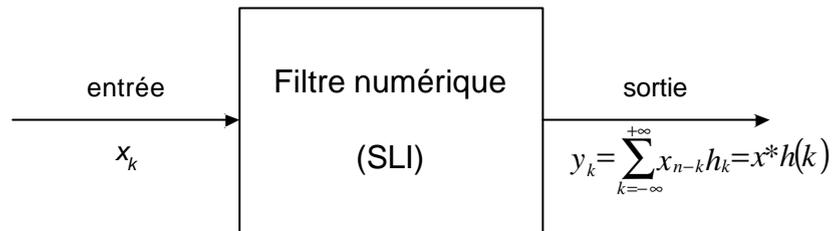


Figure 3.17 : Système Linéaire Invariant

La suite h_k qui caractérise le filtre est la réponse du SLI à l'impulsion unité δ_k . Parmi les principales propriétés éventuelles des filtres on peut évoquer la stabilité (entrée bornée \Rightarrow sortie bornée) et la causalité ($h_k=0$ pour $k < 0$: la sortie du SLI ne dépend que des entrées antérieures).

Le principal outil d'étude des filtres numériques est la transformée en z définie pour une suite x_k (sur un domaine de convergence que nous ne discuterons pas) par : $X_z = \sum_{k=-\infty}^{+\infty} x_k z^{-k}$

Pour un filtre linéaire les trois relations suivantes sont équivalentes :

$$\begin{cases} y_k = x * h(k) \\ Y_z = X_z H_z \\ Y(v) = X(v) H(v) \end{cases}$$

H_z est appelé fonction de transfert du filtre et $H(v)$ est la réponse en fréquence. On dispose alors d'outils équivalents à ceux des filtres analogiques. La synthèse d'un filtre numérique (dont on n'explicitera pas les nombreuses méthodes : de la fenêtre, des moindres carrés, aux valeurs propres, itérative, etc.) consiste à déterminer une expression de H_z tel que $H(v)$ satisfasse un gabarit. Le plus souvent ce gabarit définit une réponse en amplitude comme illustré en Figure 17 (pour un filtre passe-bas).

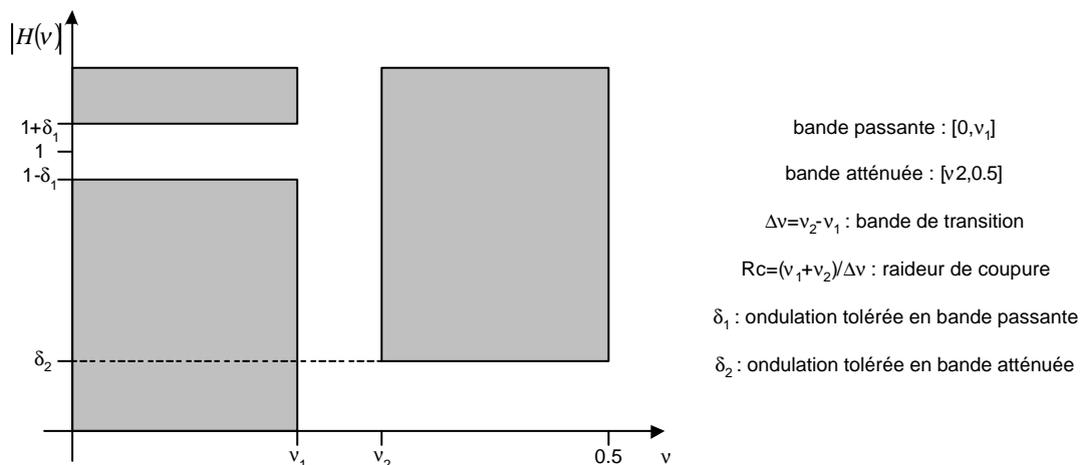


Figure 3.18 : Gabarit de Filtre pour la Synthèse

Usuellement on travaille sur des grandeurs définies en décibels :

$$A_p = 20 \log \left(\frac{1 + \delta_1}{1 - \delta_1} \right), \text{ amplitude des ondulations en bande passante}$$

$A_a = -20 \log(\delta_2)$, amplitude des ondulations en bande atténuée

$A = 20 \log\left(\frac{1-\delta_1}{\delta_2}\right)$, atténuation.

La conception électronique du filtre (dont il sera largement question dans les chapitres ultérieurs) s'effectue à partir d'une équation de récurrence du type :

$$y_k = \sum_{i=0}^{N-1} a_i x_{k-i} - \sum_{j=1}^{M-1} b_j y_{k-j}, \text{ liée à la fonction de transfert du filtre par : } H_z = \frac{\sum_{i=0}^{N-1} a_i z^{-i}}{1 + \sum_{j=1}^{M-1} b_j z^{-j}}$$

Cette équation de récurrence établit une distinction entre deux classes de filtres numériques. Lorsque les (b_j) sont nuls le filtre est dit non récursif car la sortie ne dépend pas des sorties précédentes, mais uniquement des échantillons d'entrée. Les (a_i) apparaissent alors comme les coefficients de la réponse impulsionnelle, c'est pourquoi ce type de filtre est également appelé filtre à Réponse Impulsionnelle Finie (RIF). Dans le cas contraire le filtre est dit récursif, si de plus la fraction rationnelle H_z est irréductible, le filtre est dit à Réponse Impulsionnelle Infinie (RII). Les coefficients (a_i) et (b_j) décrivant l'algorithme de calcul d'un échantillon y_k sont appelés poids du filtre. A performances de filtrage équivalentes le nombre de poids d'un filtre RII est plus faible que celui d'un RIF. Mais les filtres RIF ont l'avantage d'être toujours stables et de présenter une phase linéaire lorsque les poids sont symétriques (cf. [R.3.8]). Cette dernière propriété est très intéressante en radioastronomie et particulièrement pour l'interférométrie, c'est pourquoi nous considérerons par la suite les seuls filtres RIF à poids symétriques. On comprend également que la complexité électronique est moindre lorsque le nombre de poids est faible, aussi lors de la synthèse le meilleur filtre est-il celui qui satisfait le gabarit avec l'ordre le plus petit.

3.4.2 Modélisation

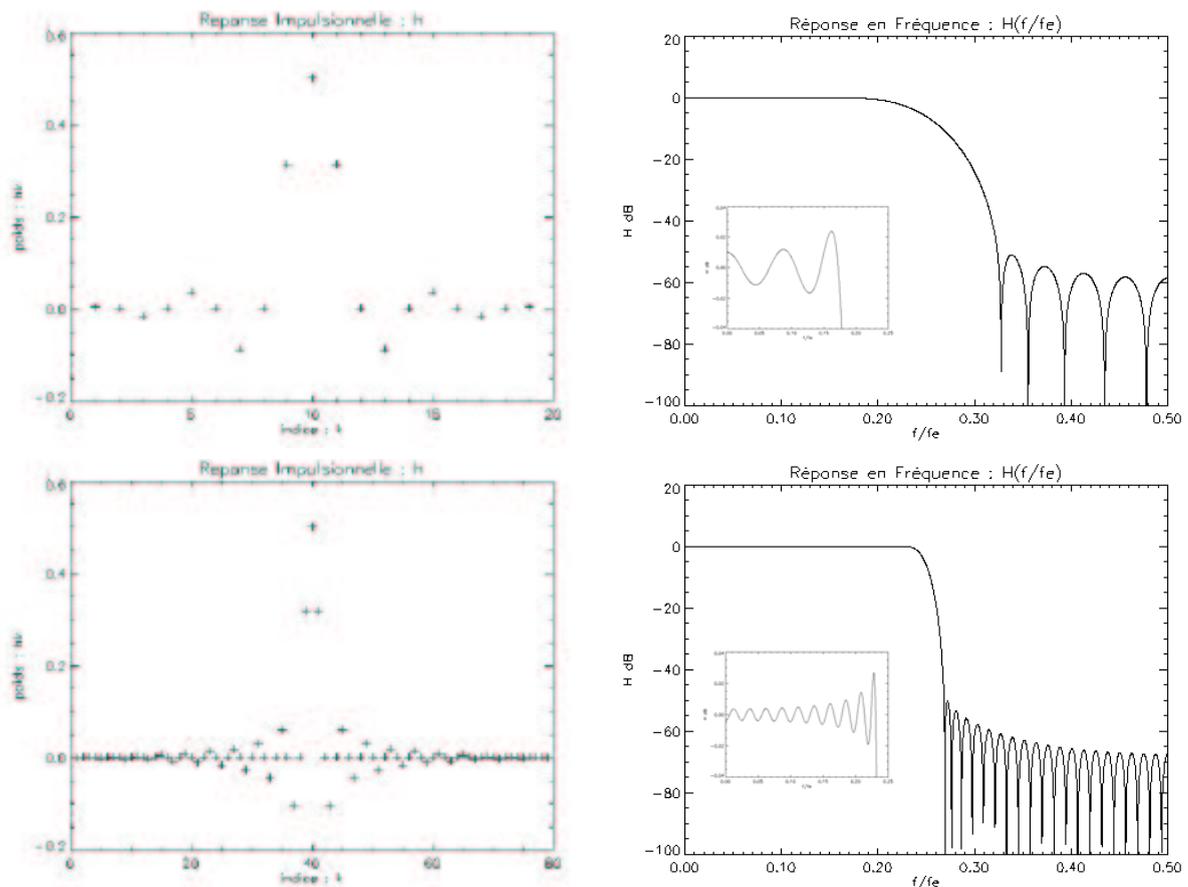


Figure 3.19 : Synthèse de Filtres RIF

La Figure 3.19 présente deux exemples de synthèse de filtre (algorithme de Remez pour 21 en haut, et 81 poids en bas) et met en évidence l'influence du nombre de poids sur les performances de filtrage.

Pour justifier la présence de filtres numériques dans le système électronique de TNS d'un radiotélescope il faut s'intéresser à la résolution spectrale offerte par ce système pour l'analyse des DSP des sources observées. Nous considérons à nouveau ici le modèle d'étude spectroscopique décrit précédemment. En pratique, la résolution spectrale² d'un corrélateur est définie par :

$$R_s = \frac{B}{N_c} , \text{ où } - B \text{ est la bande de signal traitée par le corrélateur}$$

- N_c le nombre de canaux du corrélateur (soit le nombre de coefficients de corrélation calculés par le corrélateur et par suite le nombre de canaux sur lequel s'effectue la TFD des coefficients de corrélation).

Ce nombre de canaux est fixé par l'architecture électronique du corrélateur. Pour améliorer la résolution spectrale il faut donc accepter de diminuer d'autant la bande de signal analysée. Le rôle des filtres numériques est d'extraire de la bande de fréquences fournie par les récepteurs, les sous-bandes que l'on souhaite analyser avec plus de précision. La fonctionnalité implémentée par «les filtres» consiste donc en une opération de filtrage et en une opération de re-échantillonnage. Cette opération d'échantillonnage est essentielle car c'est elle qui définit la largeur effective de la sous-bande analysée par le corrélateur. Le filtrage préalable sert simplement à respecter, pour la largeur de sous-bande choisie, le théorème de Shannon. Si l'on effectuait l'opération de filtrage sans ré-échantillonnage, la résolution spectrale ne serait pas améliorée car la largeur de bande serait toujours la même, une partie de l'information serait «perdue» du fait de l'atténuation produite par le filtre dans cette bande de fréquences. La Figure 19 montre comment l'utilisation d'un filtre quart de bande permet de multiplier par 4 la résolution spectrale et ainsi de dissocier des raies proches. Notons que pour obtenir un même SNR, le temps d'intégration du signal doit être augmenté d'un facteur 4 puisque le SNR est proportionnel à $\sqrt{B\tau}$. Il s'agit du compromis habituel entre variance et résolution spectrale.

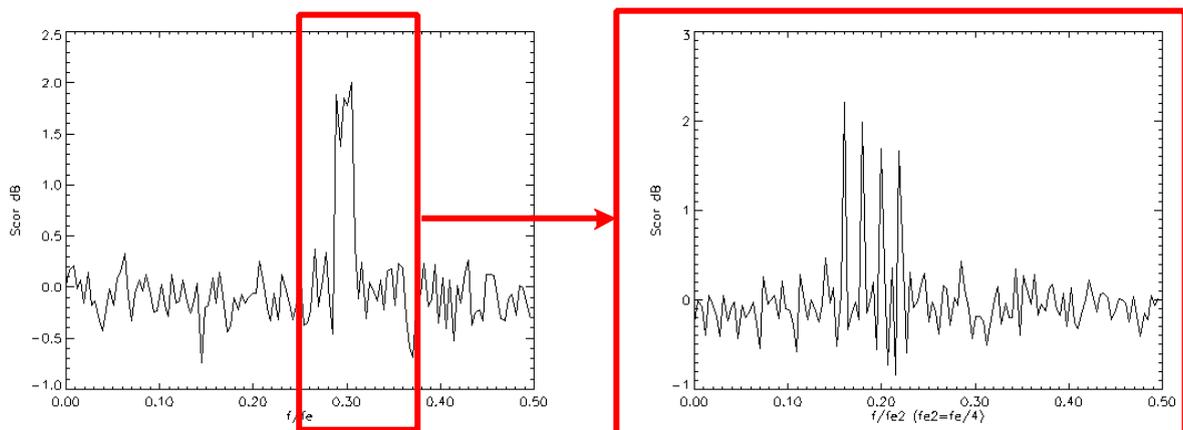


Figure 3.20 : Analyse Spectrale d'un Signal « Radioastronomique » (2)

3.5 Filtrage Analogique et Filtrage Numérique

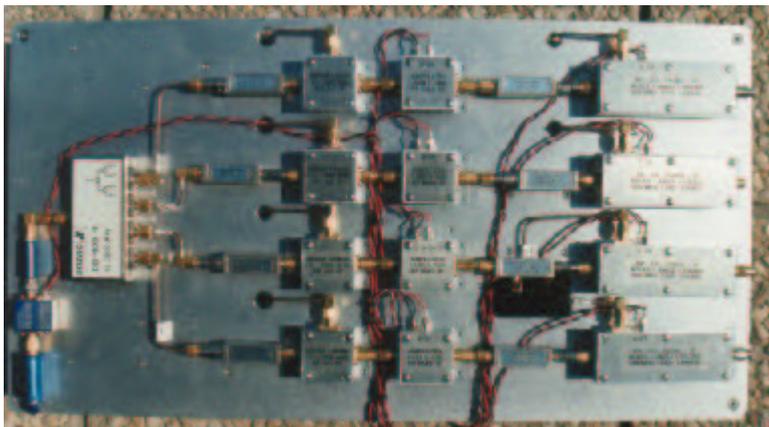
La section précédente a montré le rôle du système de filtrage dans la chaîne de traitement du signal d'un radio-télescope. Jusqu'à aujourd'hui cette fonctionnalité a été réalisée au moyen d'une batterie de filtres analogiques. En commutant d'un filtre à un autre, divers résolutions spectrales sont ainsi accessibles. L'utilisation de corrélateurs numériques (donc la nécessité de numériser le signal) et l'évolution des composants électroniques numériques (densité et vitesse) amènent naturellement à se poser la question d'effectuer les opérations de filtrage dans le mode numérique. Quels sont les avantages et inconvénients de cette alternative ? [R.3.9]

² L'analyse spectrale la plus précise est obtenue pour le nombre de canaux le plus élevé. Etant donné la définition de la résolution spectrale, cela correspond aux valeurs de résolution les plus « faibles » du point de vue mathématique. Pour lever toute ambiguïté, on s'efforcera d'utiliser des termes tels : amélioration, dégradation, etc. de la résolution.

Tout d'abord les systèmes numériques offrent une plus grande souplesse d'utilisation que les systèmes analogiques. En effet, les filtres numériques peuvent être conçus de manière à ce que les poids du filtre soient configurables. Ainsi un même système de filtrage numérique est susceptible de remplacer la batterie de filtres analogiques nécessaire à l'obtention de plusieurs résolutions spectrales. Les possibilités offertes sont en fait même supérieures, les chapitres ultérieurs en fourniront de nombreuses illustrations. Bien évidemment des limitations pratiques existent : d'une manière ou d'une autre le nombre de poids est fixé et seule la valeur des poids peut être modifiée, i.e. les performances de filtrage sont limitées mais la forme de filtrage est libre. Précisons également que la synthèse des filtres numériques ne présente aucune limitation théorique quant à la forme de bande.

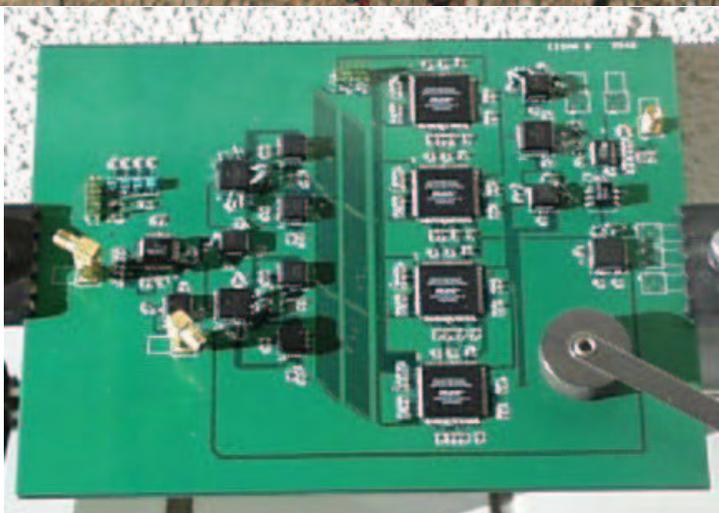
D'autre part les composants numériques présentent une bien meilleure stabilité de fonctionnement que les éléments analogiques auxquels ils se substituent (mélangeurs, filtres analogiques, interconnexions) ce qui constitue une grande qualité étant donné les environnements physiques des instruments de radioastronomie modernes. Si les systèmes numériques produisent également des erreurs systématiques (bruit de quantification), celles-ci présentent l'avantage d'être des erreurs théoriques, donc prévisibles et parfois corrigibles. Surtout les systèmes numériques sont parfaitement reproductibles, les traitements effectués sur les signaux fournis par différents récepteurs d'un réseau d'antennes sont donc équivalents et l'efficacité du système interférométrique se trouve améliorée. Il semble également envisageable que le choix du filtrage numérique apporte quelque réduction des coûts de production.

Pour ce qui concerne les inconvénients il faut considérer la perte d'efficacité relative à la diminution du SNR induite par les étages de quantification supplémentaires. Des exemples concrets seront donnés dans les chapitres suivants. Il faut aussi souligner que si le filtrage numérique est aujourd'hui largement utilisé dans de nombreux domaines (télévision haute définition, radiodiffusion numérique, téléphonie mobile, applications multimédia), les projets actuels de radiotélescopes – qui ont tous fait le choix du filtrage numérique – constitueront de ce point de vue une nouvelle génération d'instruments. A l'heure du développement cette nouveauté peut être considérée comme un facteur de risque aussi bien technique que scientifique.



[R.3.10] Banc de filtres analogiques :

- 50 * 30 cm
- extraction de 4 sous-bandes de 200MHz



Système de filtrage numérique :

- 25 * 15 cm
- modes de filtrage 1/2, 1/4 et 1/8 de bande

Photographies 3.1 et 3.2 : Banc de Filtres Analogiques & Système de Filtrage Numérique

4 Le Projet d'Interférométrie ALMA

4.1 Présentation du projet

4.1.1 Généralités

[R.4.1] ALMA – pour Atacama Large Millimeter Array – est un projet international dont l'objectif est la construction, sur le plateau d'Atacama (Chili), d'un réseau interférométrique aux performances révolutionnaires. Cet instrument de radioastronomie permettra, grâce aux techniques de synthèse d'ouverture, de construire l'image de régions rayonnant dans les domaines millimétrique et sub-millimétrique avec une résolution spatiale inférieure à la seconde d'arc. La résolution spatiale pourra atteindre quelques millisecondes d'arc pour les observations réalisées aux plus hautes fréquences (approchant le THz) avec les espacements d'antennes maximaux (environ 10km). Les 64 antennes du réseau offriront une très grande sensibilité permettant l'étude de galaxies lointaines, observées au cours de leur processus de formation, dans l'état qui était le leur au début de l'Univers. De plus, les grandes possibilités de re-configuration du réseau d'antennes conféreront à ALMA une capacité d'imager avec une excellente fidélité et à différents échelles spatiales pour de vastes régions du ciel.

Pour atteindre ces formidables capacités scientifiques, ALMA requiert un site d'observation aux conditions optimales dans les bandes d'observation, des développements techniques innovants, et une organisation de projet sans précédent dans la communauté astronomique. La collaboration autour de ce projet est en effet véritablement internationale ; elle s'est construite avec la volonté de l'ensemble des participants de considérer ALMA comme une priorité en terme de développement de nouveaux observatoires. Les partenaires d'Amérique du Nord sont les Etats-Unis (National Science Foundation) et le Canada (National Research Council). En Europe, aux membres de l'ESO (European Southern Observatory : Allemagne, Belgique, Danemark, France, Italie, Pays-Bas, Portugal, Royaume-Uni, Suède et Suisse) vient s'ajouter l'Espagne. Le Chili en qualité de pays hôte et à travers le conseil scientifique d'ALMA (Alma Scientific Advisory Committee) est évidemment intégré au projet ; tout comme le Japon (National Astronomical Observatory) qui devrait officiellement rejoindre le projet au cours de l'année 2004.

L'organisation du projet est représentée par la Figure 4.1 : le Bureau ALMA (Joint ALMA Office) oriente avec les avis du comité scientifique ASAC et du comité d'organisation (Alma Management Advisory Committee) les développements techniques subdivisés en huit familles, nommées Integrated Product Team.

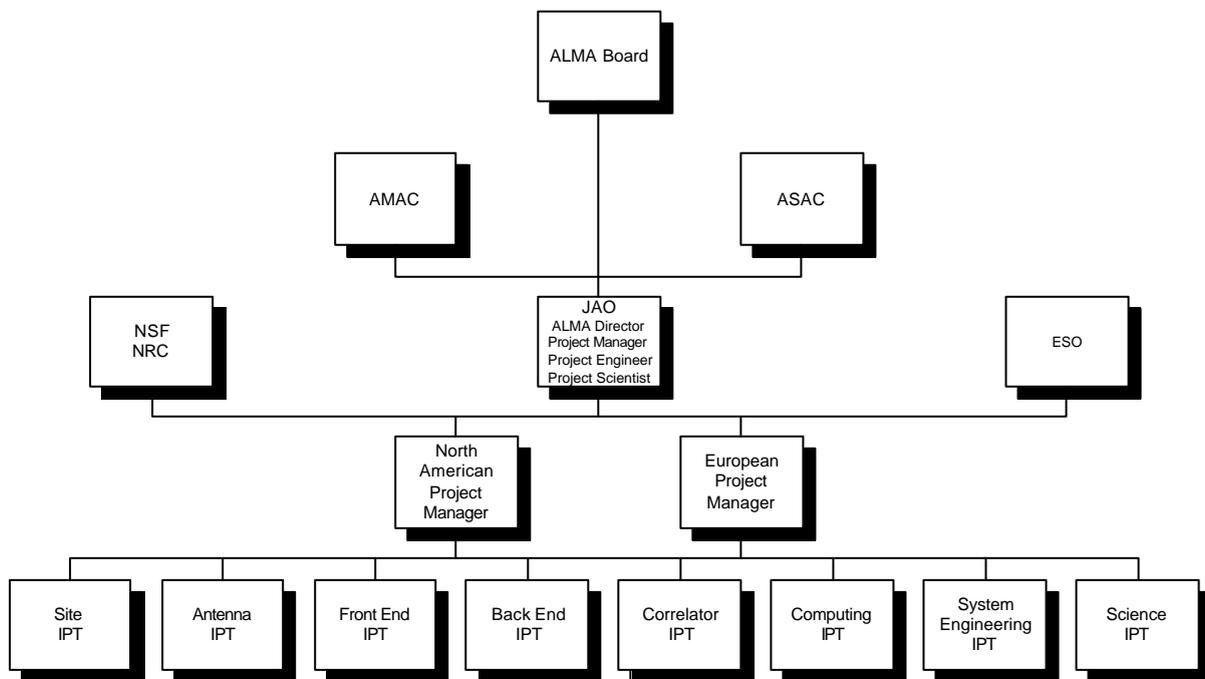


Figure 4.1 : Organigramme du Projet ALMA

Les principales caractéristiques techniques d'ALMA se résument comme suit :

▪ **Réseau :**

Nombre d'antennes (N)	64
Surface collectrice totale ($\pi/4 \cdot ND^2$)	7238m ²
Longueur collectrice totale (ND)	768m
Résolution angulaire	0''2.λ(mm)/ligne de base(km)

▪ **Configurations du réseau :**

Compacte	150m
Zoom continu	200 – 5000m
Résolution maximale	14km
Nombre total de stations d'antennes	216

▪ **Antennes :**

Diamètre	12m
Précision de surface	25mm RMS
Pointage	0''6 RSS (pour un vent de 0.9ms ⁻¹)

▪ **Systèmes de réception :**

4 bandes prioritaires parmi 10 prévues à terme	
Bande 3	84 – 116GHz
Bande 6	211 – 275GHz
Bande 7	275 – 370GHz
Bande 9	602 – 720GHz
Radiomètre de vapeur d'eau	183GHz

▪ **Fréquence Intermédiaire (IF) :**

Largeur de bande	8GHz * 2 polarisations
Numérisation du signal	4GS.s ⁻¹ sur 3 bits – 8 niveaux
Transmission depuis les antennes	Numérique, via fibre optique

▪ **Corrélateur :**

Nombre de ligne de base corrélée	2016 (=64*63/2)
Largeur de bande	16GHz par antenne
Nombre de canaux spectraux	4096 par IF

▪ **Rythme des données :**

Transmission des données	120Gb.s ⁻¹ continu par antenne
Traitement des données par le corrélateur	1.6*10 ¹⁶ MAC.s ⁻¹ (MAC : Multiplication – Accumulation)

La figure 4.2 représente de manière très simplifiée le flot de traitement du signal dans le système ALMA ; les principales structures font l'objet de descriptions détaillées à partir de la Section 4.1.4.

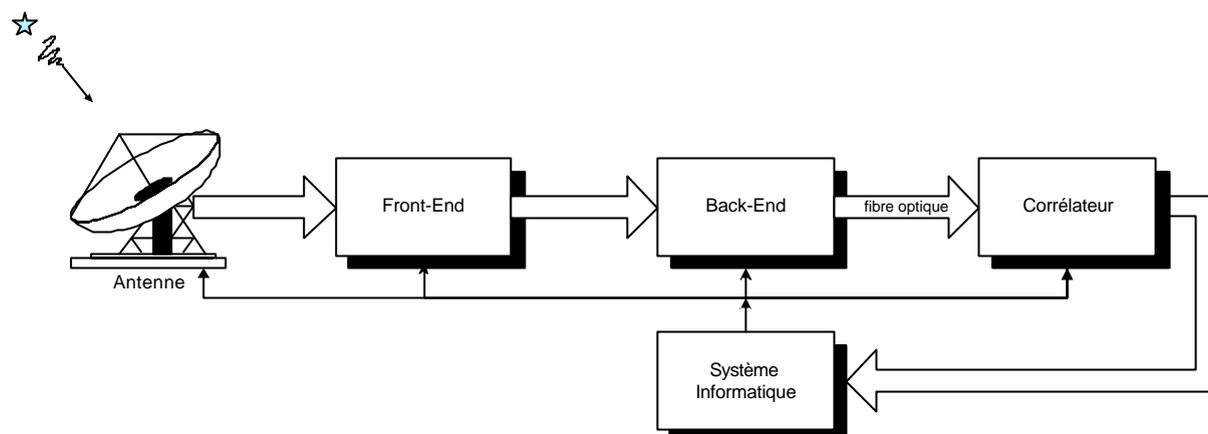


Figure 4.2 : Schéma Simplifié du Système ALMA – Flot de Traitement du Signal

4.1.2 Objectifs Scientifiques

Les capacités scientifiques du système ALMA peuvent être illustrées par le Tableau 4.1, qui indique pour un temps d'intégration de 60 secondes, les densités de flux obtenues pour divers modes d'observation.

Fréquence (GHz)	Continuum S (mJy)	Spectre de raie S (mJy) pour $\Delta v=1 \text{ km.s}^{-1}$	Spectre de raie S (mJy) pour $\Delta v=25 \text{ km.s}^{-1}$
35	0.020	5.1	1.03
90	0.027	4.4	0.89
140	0.039	5.1	1.01
230	0.071	7.2	1.44
345	0.120	10.0	1.99
650	0.849	51.0	10.20
850	1.260	66.0	13.30

Tableau 4.1 : Sensibilités du Système ALMA pour Différents Modes d'Observation

L'interféromètre ALMA sera un instrument unique dans le sens où il permettra de produire des images détaillées, aussi bien en continuum qu'en spectre de raie, pour des galaxies en formation, des étoiles, des planètes, et des nuages interstellaires contenant des composés chimiques nécessaires au développement de la vie. ALMA constituera donc pour les astronomes un instrument puissant et souple qu'ils pourront utiliser pour étudier, avec une haute résolution angulaire, les émissions en ondes millimétriques et sub-millimétriques d'une grande variété de sources astronomiques. ALMA est donc le parfait successeur de la présente génération de réseaux interférométriques en ondes millimétriques. La richesse du ciel dans les domaines millimétrique et sub-millimétrique est, comme expliqué dans le Chapitre 2, principalement liée aux émissions thermiques de gaz froids, de la poussière céleste et de corps solides, ceux-là même qui rayonnent souvent fortement en infrarouge. Actuellement dans cette dernière fenêtre, l'observation se fait depuis l'espace avec les résolutions angulaires et les sensibilités limitées offertes par les télescopes orbitaux. ALMA offrira des résolutions spectrales équivalentes et souvent très supérieures à la prochaine génération de télescopes spatiaux. Les capacités d'ALMA en terme de précisions d'image sont comparables à celles du Hubble Space Telescope. ALMA peut aussi être présenté comme le complément du Very Large Telescope, également installé au Chili mais opérant dans le domaine optique.

ALMA offrira donc de grandes performances, mais cet interféromètre devra aussi se caractériser par une longue durée de vie (30 ans au moins) et une capacité d'adaptation et d'évolution afin de répondre aux besoins des astronomes au cours des prochaines décennies. La longue durée de vie sur un site à l'accès difficile exige des sous-systèmes très fiables, critère de qualité qu'il faudra atteindre pour de grandes quantités de composants.

Trois critères scientifiques ont été établis pour guider le développement des différents sous-systèmes et décider de leur caractéristiques techniques.

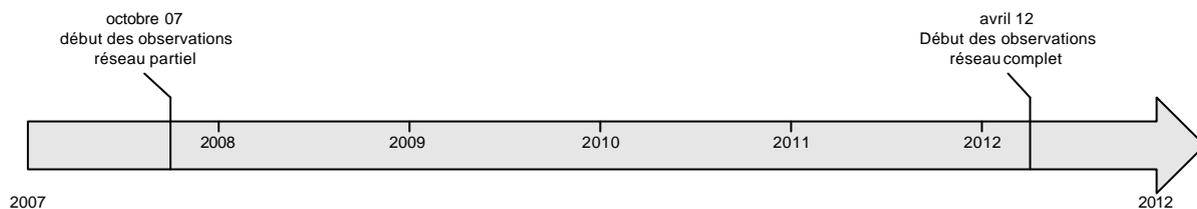
1. Capacité de détecter l'émission des spectres de raies de CO ou CII dans une galaxie normale (du type de la Voie Lactée) pour un décalage vers le rouge de $z=3$, en moins de 24 heures.
2. Capacité de construire l'image de la cinématique des gaz dans des proto-étoiles et dans les disques de proto-planètes autour de jeunes étoiles à une distance de 150pc.
3. Capacité de construire des images précises (représentation de tous points dont la brillance est supérieure à 0.1% de la brillance maximale de l'image) avec une résolution angulaire de $0''1$, ceci pour toutes les sources visibles par ALMA à une élévation supérieure à 20° .

En considérant les performances des réseaux interférométriques actuellement opérationnels et les résultats d'observation obtenus au moyen de ceux-ci, ces 3 spécifications scientifiques peuvent être traduites en caractéristiques techniques de la manière simplifiée décrite ci-après.

1. La sensibilité d'un radiotélescope est liée à trois caractéristiques principales : transparence atmosphérique, performance en bruit des détecteurs, et surface collectrice totale. Pour satisfaire au critère scientifique 1, ALMA doit être 20 à 30 fois plus sensible que la génération actuelle d'instruments.
 - La transparence atmosphérique du site ALMA est sans conteste supérieure à celle d'autres sites ; ses caractéristiques sont bien connues (cf. section suivante).
 - Le niveau de bruit des détecteurs ne peut être grandement amélioré car les récepteurs approchent déjà les limites quantiques fondamentales (gain de 2).
 - La capacité d'ALMA à traiter les deux états de polarisation apporte un gain de $\sqrt{2}$ puisque les largeurs de bande corrélées sont doublées et que la sensibilité est proportionnelle à la racine carrée de la bande de fréquence analysée.
 - L'amélioration des performances repose donc essentiellement sur l'accroissement de la surface collectrice ($\sim 7000\text{m}^2$ pour atteindre le facteur ~ 10 manquant).
 - La large fenêtre d'observation du site ALMA devrait permettre l'étude de galaxies de tous âges.
 - Pour couvrir au mieux le décalage Doppler, il faut adopter des largeurs de bande instantanées les plus grandes possibles pour les récepteurs.
2. Le gain en sensibilité doit être du même ordre de grandeur que pour le critère 1.
 - L'étude spectroscopique de la cinématique requiert des résolutions en vitesse de l'ordre de 0.05km.s^{-1} , ce qui exige des résolutions fréquentielles de l'ordre de 10kHz.
 - Les dimensions et distances des objets à étudier nécessitent la combinaison d'observations à haute fréquence ($>650\text{GHz}$) avec des configurations de réseau dont les dimensions physiques atteignent une dizaine de kilomètres.
3. La haute fidélité d'image requiert un nombre élevé de lignes de base, afin de couvrir suffisamment le plan (u,v) des fréquences spatiales.
 - L'étude détaillée et la pratique des techniques de synthèse d'ouverture montrent qu'un minimum de 40 antennes est nécessaire.
 - Les longueurs des lignes de base doivent être précisément connues.
 - Le signal collecté doit être mesuré à chaque antenne avec une grande précision. Ceci ne peut être obtenu qu'à l'aide d'antennes avec de haute qualité de surface possédant une grande précision de pointage.
 - L'instrument doit pouvoir être calibré en phase de façon précise et rapide afin de pallier les turbulences atmosphériques qui perturbent le rayonnement émis par les sources astronomiques.

La combinaison de ces trois critères scientifiques majeurs implique une grande souplesse de configuration du réseau interférométrique qui doit proposer des lignes de bases dont les dimensions varient de quelques dizaines de mètres à plusieurs kilomètres, et une capacité à observer à travers toute la fenêtre atmosphérique

millimétrique et sub-millimétrique avec une grande résolution. La dimension maximale d'une antenne individuelle est limitée par les spécifications de précision de pointage et de précision de surface ; une antenne de 12m de diamètre correspond à un très bon compromis entre sensibilité et limitation technologique. Pour offrir une surface collectrice totale d'environ 7000m^2 pas moins de 64 antennes de 12m sont alors nécessaires ; ce nombre est suffisant pour garantir une excellente qualité d'image puisque 64 antennes fournissent $64 \times 63/2 = 2016$ paires interférométriques distinctes. Pour corriger au mieux les perturbations liées aux turbulences atmosphériques les antennes doivent être équipées de radiomètres de vapeur d'eau dont les mesures permettent de diminuer significativement les distorsions d'image induites par les fluctuations de phase interférométrique dues à l'atmosphère. ALMA doit pouvoir détecter des sources ponctuelles brillantes (quasars) en un temps très court pour calibrer les phases interférométriques. Ceci est obtenu en adoptant des largeurs de bandes instantanées les plus grandes possibles pour les récepteurs et par une grande rapidité de déplacement des antennes. Enfin une dernière spécification réclame qu'ALMA soit un instrument « facile à utiliser » pour les non-experts de la radioastronomie. Des pré-traitements automatiques d'images doivent être mis en place et appliqués à la majeure partie des données ALMA ; le besoin d'intervention de spécialistes des techniques de synthèse d'ouverture doit être minimisé.



Calendrier 4.1 : Plan Initial des Observations Scientifiques

4.1.3 Le Site ALMA

Afin de produire les images millimétriques et sub-millimétriques les plus claires depuis la Terre, les radiotélescopes requièrent un site sec. C'est en effet, comme expliqué au Chapitre 2, la vapeur d'eau présente dans l'atmosphère qui absorbe les ondes millimétriques ou sub-millimétrique dégradant la sensibilité de l'instrument et limitant les fenêtres de transparence à certains domaines de longueurs d'ondes. Donc plus le site du télescope est sec, meilleures sont les observations. Lorsque les scientifiques ont voulu déterminer à quel endroit devait être construit l'interféromètre ALMA, ils ont considéré des sites au Nouveau Mexique, en Arizona, à Hawaï, et au Chili. Des mesures détaillées et prolongées ont démontré que le ciel au-dessus du désert d'Atacama au Chili présente des conditions uniques de clarté et de stabilité, propriétés essentielles pour atteindre les capacités scientifiques d'ALMA.

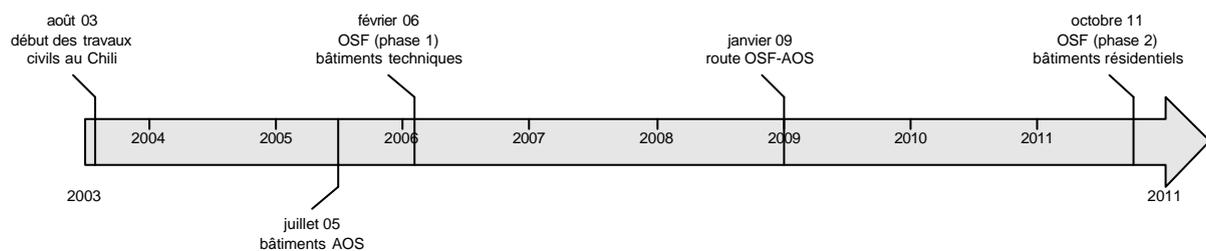


Photographie 4.1 : Site ALMA dans le Désert d'Atacama au Chili (1)



Photographie 4.2 : Site ALMA dans le Désert d'Atacama au Chili (2)

Les coordonnées approximatives de ce site sont 67°45' Ouest, 23° Sud. Cette région appartient à l'état du Chili et a été classée « zone protégée pour la science » par décret présidentiel. Le réseau d'antennes ainsi que les sous-systèmes électroniques opéreront à plus de 5000 mètres d'altitude sur le plateau de Chajnantor au dessus du village de San Pedro de Atacama. Sur le site à 5000m d'altitude, appelé Array Operation Site (AOS), seules seront présentes quelques personnes indispensables à la sécurité du site, à la maintenance de l'électronique ou à la reconfiguration du réseau d'antennes. La majeure partie du personnel concerné par les observations astronomiques se trouvera sur le site appelé Operations Support Facilities (OSF), près du village de San Pedro à 3000 mètres d'altitude et à quelques 30km de distance de l'AOS. Le choix du site OSF a été guidé par deux critères principaux : une altitude à laquelle les difficultés propres à un environnement au taux d'oxygène restreint sont minimales et une proximité avec le site AOS afin de faciliter la résolution d'éventuels problèmes instrumentaux.



Calendrier 4.2 : Constructions sur le Site ALMA

4.1.4 Réseau d'Antennes

[R.4.2] Les 64 antennes du réseau possèdent toutes une surface collectrice de 12m de diamètre parabolôïde et une monture alt-azimutale. Un réflecteur placé au foyer du réflecteur principal produit un foyer secondaire (Cassegrain) situé 1.37m derrière le réflecteur principal. Les différents récepteurs de bande du Front-End (cf. Section 4.1.5) sont placés à des positions fixes dans le plan focal ; la sélection de l'un des récepteurs de bande s'effectue par un ajustement du pointage du réflecteur principal. ALMA devant opérer 24h/24, les matériaux sélectionnés pour la fabrication des antennes doivent assurer un fonctionnement constant de l'instrument quelles que soient les conditions météorologiques. Ils doivent en particulier supporter les importantes variations thermiques. L'asservissement de pointage des antennes permet de contrecarrer les rafales de vent qui caractérisent le site ALMA. Chaque antenne est orientable ; 85% de la sphère céleste est observable à partir du site de Chajnantor.



Figure 4.3 : Dessin Conceptuel du Réseau d'Antennes

Les antennes sont déplaçables (grâce un engin spécifique) et peuvent être positionnées sur 216 stations. Ces stations possèdent une fondation en béton pour soutenir l'antenne, elles sont alimentées en courant électrique et sont équipées d'un système de communication des données. La possibilité de déplacer les antennes permet à ALMA d'atteindre les objectifs de résolution angulaire spécifiés par les scientifiques. Les configurations de réseau aussi compactes que quelques centaines de mètres permettent l'étude des objets étendus ou peu brillants, tandis que les configurations de plusieurs kilomètres (pouvant atteindre 14km) permettent l'étude des objets compacts et très brillants.

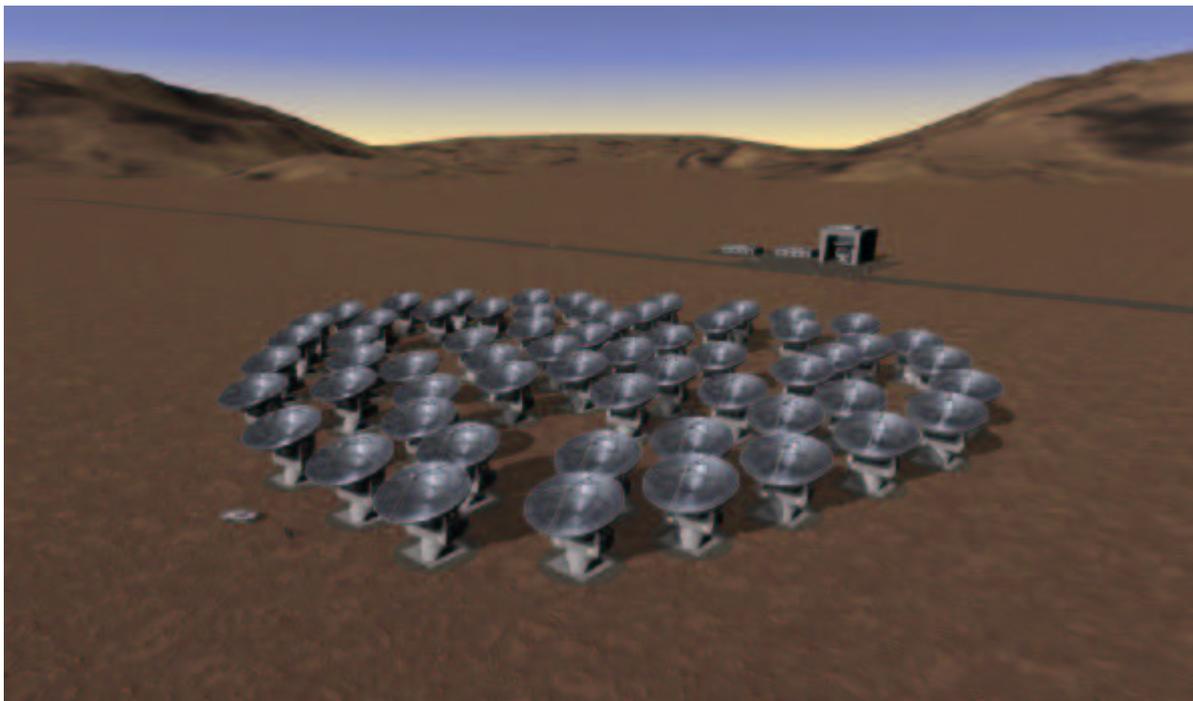
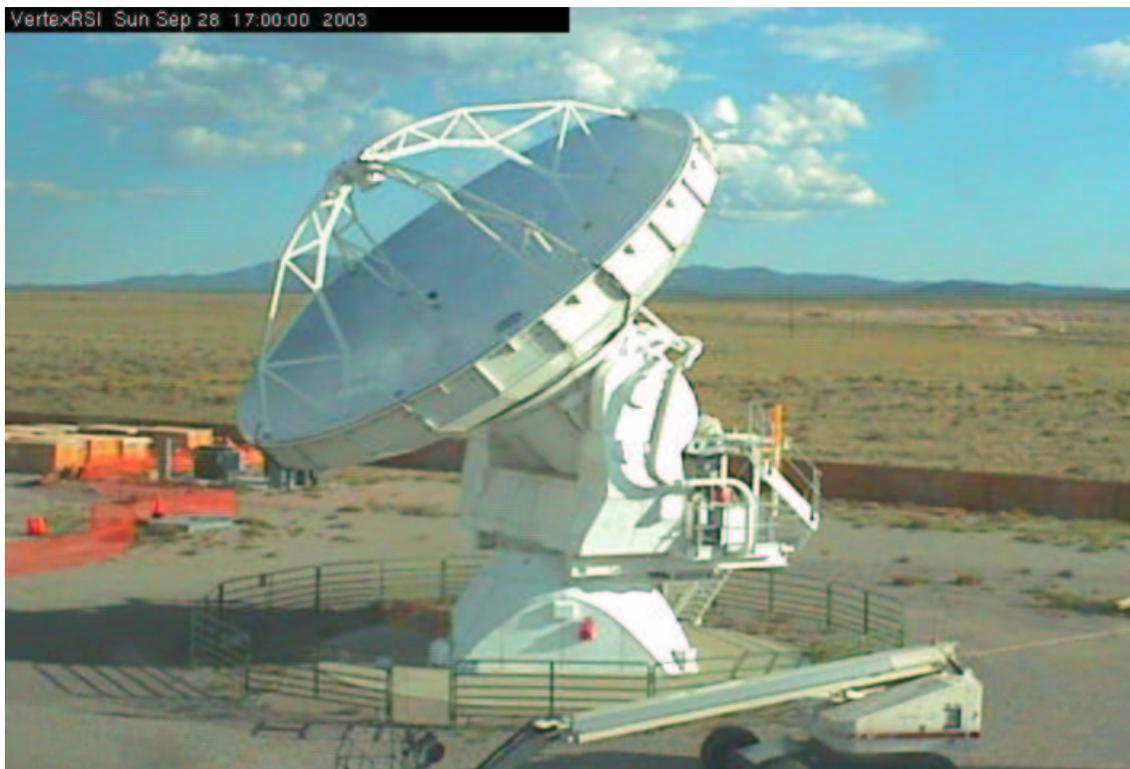


Figure 4.4 : Dessin Conceptuel du Réseau ALMA en Configuration Compact

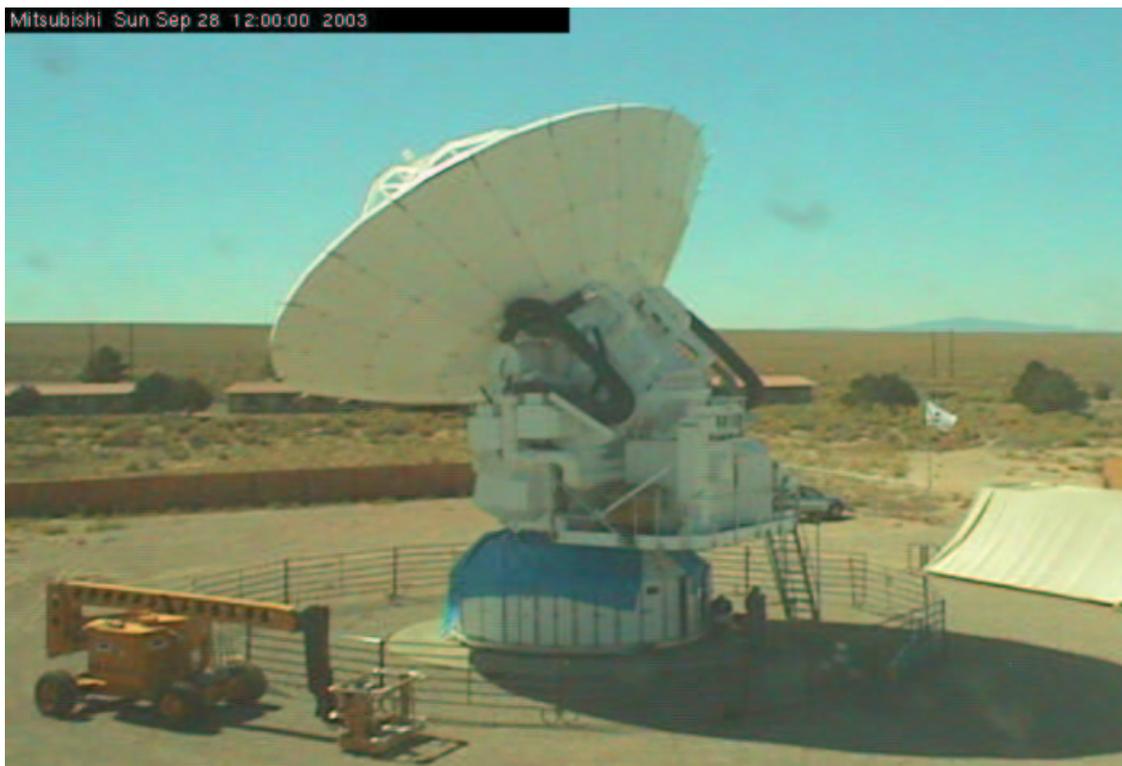
Trois consortiums travaillent au développement des antennes ALMA à partir des spécifications établies par le projet. Chacun livre un prototype d'antenne qui est testé sous la responsabilité de l'équipe – Antenne du projet. La caractérisation de ces prototypes s'effectue aux États-Unis (Nouveau Mexique) sur le site du réseau VLA du NRAO, dans une zone appelée ALMA Test Facility (ATF, cf. photographies 4.3, 4.4 et 4.5). [R.4.3]



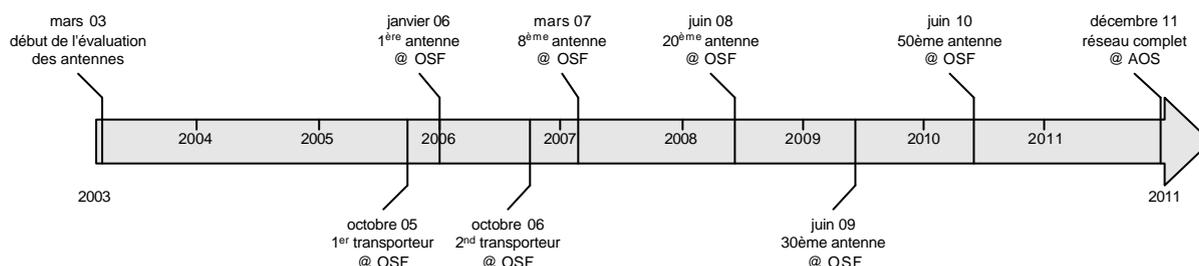
Photographie 4.3 : Antenne Vertex (Modèle Américain) @ ATF



Photographie 4.4 : Antenne AEC (Modèle Européen, mené par Alcatel) @ ATF



Photographie 4.5 : Antenne Mitsubishi (Modèle Japonais) @ ATF



Calendrier 4.3 : Réseau d'Antennes

4.1.5 Les Récepteurs (Front-End)

[R.4.2] et [R.4.4] Chaque antenne est équipée d'un système de réception hétérodyne, ou Front-End, capable de détecter des signaux astronomiques dans diverses bandes de fréquences (4 bandes prioritaires + 6 bandes supplémentaires, cf. Tableau 4.2). Ce découpage en 10 bandes distinctes est nécessaire pour remplir les objectifs des radio-astronomes, et correspond aux fenêtres atmosphériques entre 31.3GHz et 950GHz. Les Front-Ends forment un ensemble de détecteurs cohérents, dans la mesure où tous les récepteurs utilisent un signal issu du même oscillateur local pour translater par abattement de fréquence le signal astronomique incident à une fréquence intermédiaire plus basse.

Les composants du Front-End qui nécessitent un refroidissement cryogénique et qui sont spécifiques à l'une des bandes de fréquences forment des assemblages dissociés appelés « cartridges » (cf. Figures 4.5 et 4.6). Tous les cartridges sont plongés dans un même système cryogénique (cf. photographie 4.6) au sein d'une chambre sous vide placée au cœur de l'antenne derrière le plan focal. Cette chambre qui se déplace selon les deux axes de pointage de l'antenne est solidement fixée à la structure de l'antenne au plus près du plan focal afin de maintenir un bon alignement optique. Chaque cartridge de bande de fréquences est équipé de deux récepteurs travaillant dans des sens orthogonaux de polarisation linéaire, ainsi tous les états de polarisation du rayonnement collecté peuvent être mesurés. Chaque bande possède également son propre système optique tertiaire, constitué d'une lentille et de deux miroirs ellipsoïdaux permettant d'adapter l'onde provenant du foyer secondaire à son propre cornet. Le signal est alors séparé en deux polarisations linéaires et propagé par guide d'onde jusqu'au

système mélangeur suivi d'un amplificateur. Les techniques exactes utilisées pour séparer les polarisations diffèrent selon les bandes considérées.

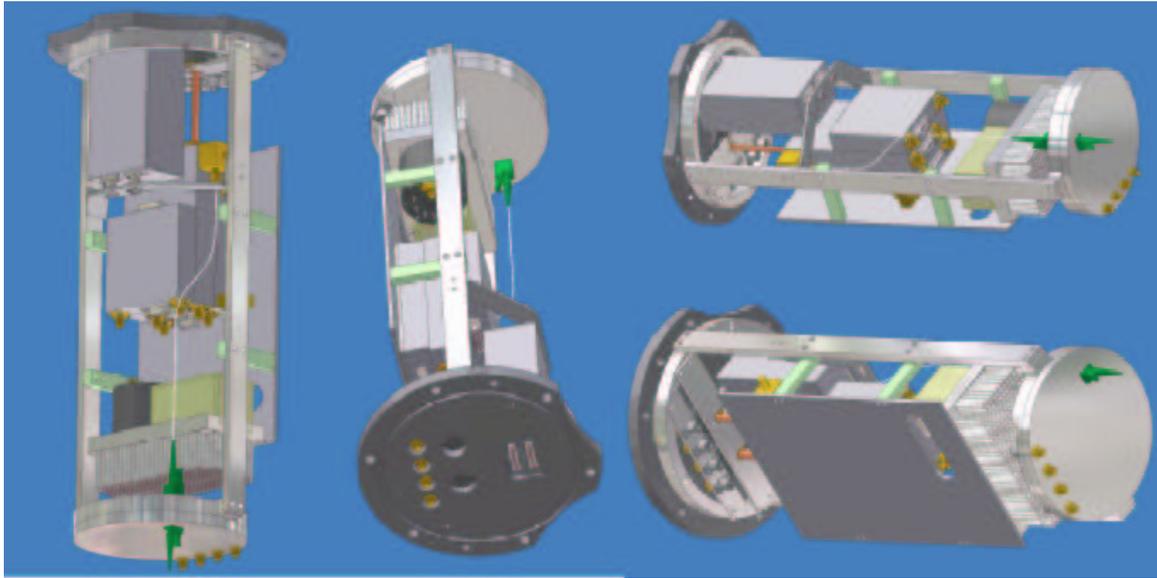


Figure 4.5: Dessin Conceptuel d'un Cartridge

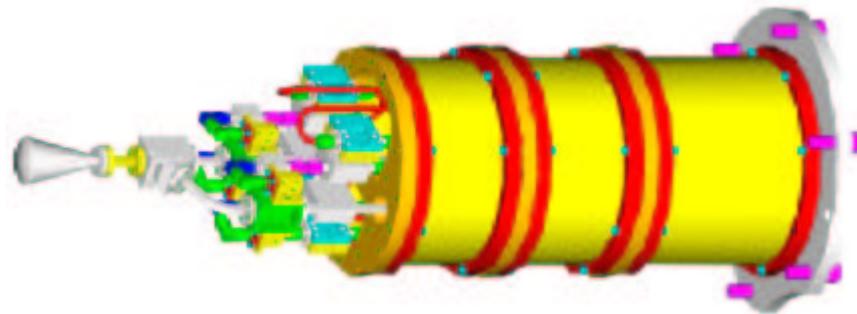
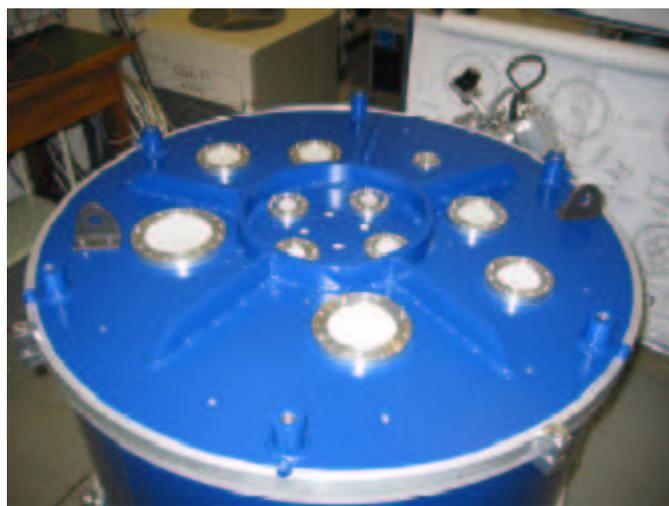


Figure 4.6 : Dessin Conceptuel du Récepteur de Bande 3 Monté sur son Système Cryogénique



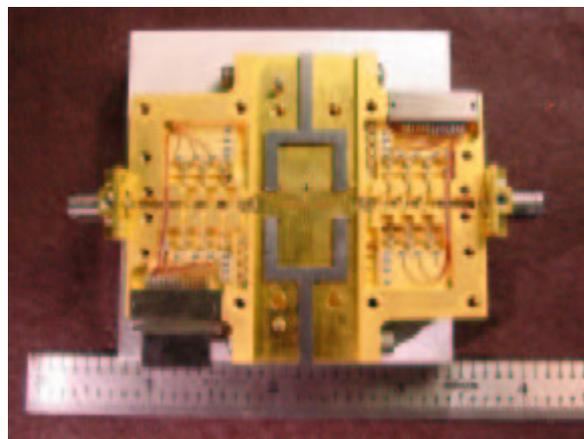
Photographie 4.6 : Cryostat

Face avant du cryostat montrant les lentilles placées devant les 10 cornets des 10 récepteurs (voir Tableau 4.2) et du cornet récepteur pour le radiomètre à vapeur d'eau.

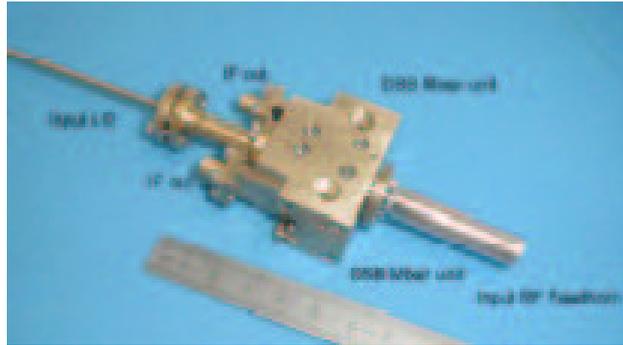
Dans tous les cas, le signal est converti en une bande moyenne fréquence (IF) 4 – 12GHz, soit par un mélangeur à diode Schottky suivant un amplificateur HFET, soit par un mélangeur SIS. Les amplificateurs HFET ainsi que les filtres et mélangeurs associés sont refroidis à une température de 15K ; les mélangeurs SIS opèrent à 4K. Pour les bandes HFET, un filtre est utilisé en amont du mélangeur pour produire la réponse Single Side Band (SSB). Pour les bandes SIS, la réponse du mélangeur peut être Double Side Band (DSB) ou Dual Side Band (2SB). Dans le cas DSB, la sortie du mélangeur est une bande IF unique correspondant à une combinaison linéaire et équivalente des réponses USB et LSB (Upper and Lower Side Bands). Dans le cas 2SB, le mélangeur sépare et produit simultanément deux bandes IF correspondant aux réponses USB et LSB ; l'atténuation de la bande non désirée est d'au moins 10dB. Il a été décidé de produire dans tous les cas et pour chaque polarisation au moins 8GHz de largeur de bande IF instantanée. A la sortie du mélangeur, chaque IF est amplifiée avec un gain d'environ 35 dB. Le signal IF amplifié est transmis par câble coaxial à un système de traitement des signaux IF (STS-IF) situé en dehors de la chambre sous vide. Chaque STS-IF, connecté à l'ensemble des récepteurs de bandes, comporte des étages amplificateurs supplémentaires, des « switches » permettant de sélectionner l'une des bandes pour des traitements ultérieurs : égalisation de gain et atténuation variable pour ajuster la puissance du signal. Ces STS-IF sont au nombre de quatre afin de traiter les quatre IFs pouvant être générées en réception 2SB. Ils sont tous identiques (et donc interchangeables) ; deux d'entre eux ne sont pas connectés aux récepteurs de bande 1, 2, 8, 9 et 10 qui ne génèrent que deux IFs. Tous les STS-IF commutent sur la même bande qui est également la bande sélectionnée par le pointage de l'antenne.



Photographie 4.7 : Cornet et Mélangeur SIS pour Bande 3



Photographie 4.8 : Mélangeur et amplificateur Intégré pour Bande 6

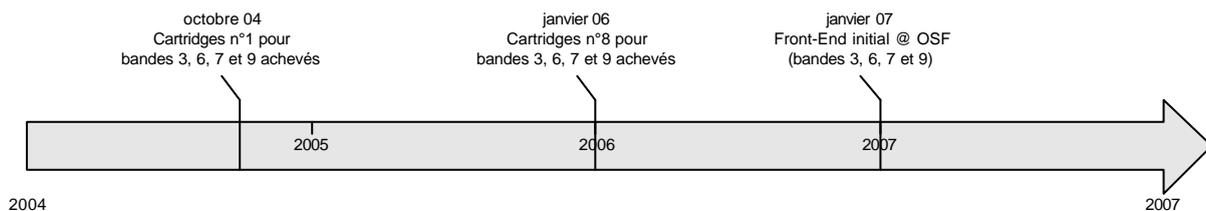


Photographie 4.9 : Mélangeur SIS pour Bande 7

Egalement au foyer Cassegrain, mais un peu à l'écart de l'axe optique du télescope, se trouve le radiomètre à vapeur d'eau réglé sur l'émission de la raie de l'eau à 183GHz. Chaque antenne est équipée d'un tel radiomètre utilisé pour mesurer la colonne de vapeur d'eau au dessus de l'antenne. De ces mesures, on peut déduire la distorsion de phase du signal astronomique résultant de son passage à travers l'écran de vapeur d'eau atmosphérique, et donc corriger les effets parasites sur le signal astronomique. Pour ALMA cette correction est appliquée numériquement après détection du signal par le corrélateur.

Bande n°	Bande de fréquences (GHz)	Technologie	Réponse ³	IF (GHz)	Largeur de bande par polarisation (GHz)
1	31.3 – 45	HFET + schottky	SSB – Upper	4 – 12	8
2	67 – 90	HFET + schottky	SSB – Lower	4 – 12	8
3 ⁴	84 – 116	SIS	2SB	4 – 12	16
4	125 – 163	SIS	2SB	4 – 12	16
5	163 – 211	SIS	2SB	4 – 12	16
6 ⁴	211 – 275	SIS	2SB	4 – 12	16
7 ⁴	275 – 370	SIS	2SB	4 – 8	8
8	385 – 500	SIS	DSB	4 – 12	8
9 ⁴	602 – 720	SIS	DSB	4 – 12	8
10	787 – 950	SIS	DSB	4 – 12	8

Tableau 4.2 : Caractéristiques des Différents Récepteurs de Bande de Fréquences



Calendrier 4.4 : Développement des Bandes Principales du Front-End

4.1.6 Transmission des Données (Back-End)

[R.4.2] et [R.4.5] A chaque antenne, les signaux provenant des quatre canaux **F** du Front-End sont transmis par câble coaxial au système analogique du Back-End qui est situé sur l'un des côtés de la cabine de l'antenne. Dans des « down converters » (DC), le signal IF est mélangé avec un Oscillateur Local (LO) 8 – 14GHz pour être translaté en fréquence dans la bande 2 – 4 GHz, formant ce qui est appelé une « baseband » (BB). Quatre voies de conversion implémentant filtres passe-bande et DC sont disponibles par polarisation constituant le système IFDC. Chaque DC possède un LO indépendant et réglable, contrôlé en fréquence et en phase. Un système de switchs permet de connecter une bande IF à une, deux, ou quatre voies de conversion (cf. Figure 4.7 [R.4.6]).

³ La réponse indiquée est celle qui, à l'heure actuelle, a le plus de chance d'être adoptée au final

⁴ Initialement seules ces bandes de fréquences seront disponibles

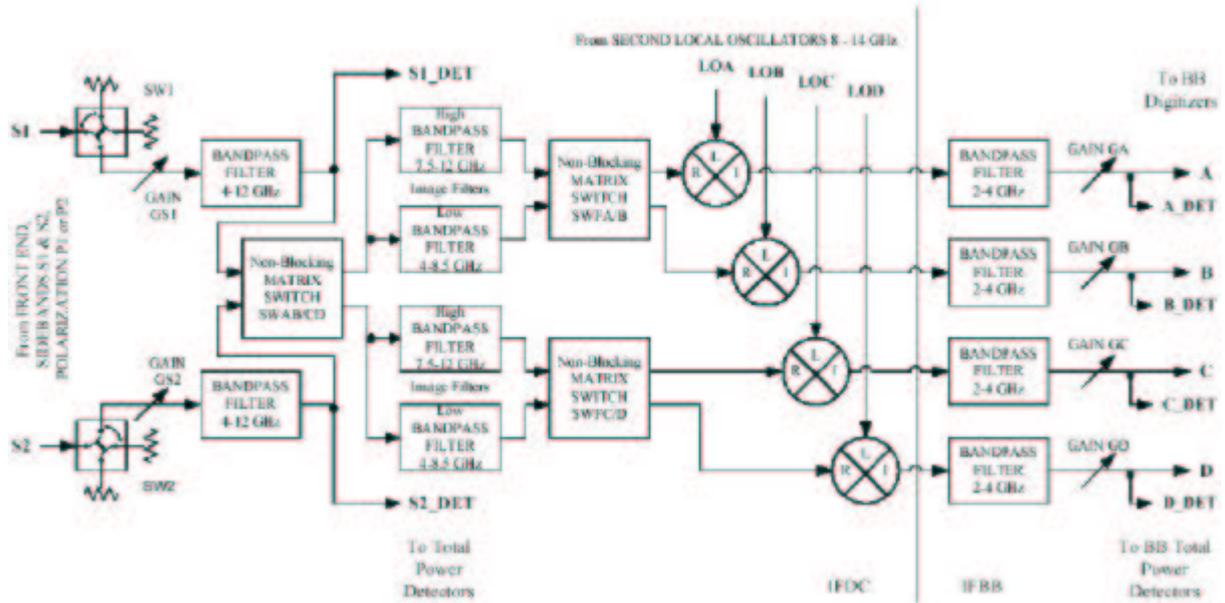


Figure 4.7 : Schématique du Système Analogique du Back-End – IFDC et IFBB

Pour les bandes DSB et SSB, si le canal IF est connecté aux quatre voies de conversion et si les fréquences des LOs sont adéquates, les quatre bandes de base résultant de la translation en fréquence peuvent représenter l'ensemble de la bande IF initiale de 8GHz. Pour les bandes 2SB, chaque canal est normalement connecté à deux voies de conversion. Beaucoup de configurations sont possibles dont l'intérêt dépend de l'observation considérée. Les deux DCs correspondant à une même voie de conversion et à des polarisations opposées possèdent un LO commun ; les deux BBs de polarisation opposée sont donc toujours réglées sur la même fréquence du ciel. Les IFDCs comportent également des étages d'amplification, d'égalisation de gain et d'atténuation pour compenser les pertes dues à la transmission du signal à travers le câble coaxial depuis le Front-End. Les quatre BBs de chaque polarisation sont ensuite traitées identiquement par le système IFBB : amplification, filtrage en bande passante pour limiter le signal à la fenêtre 2 – 4GHz, égalisation de gain et atténuation variable afin d'ajuster le niveau du signal pour la numérisation et ainsi optimiser l'efficacité des spectromètres.

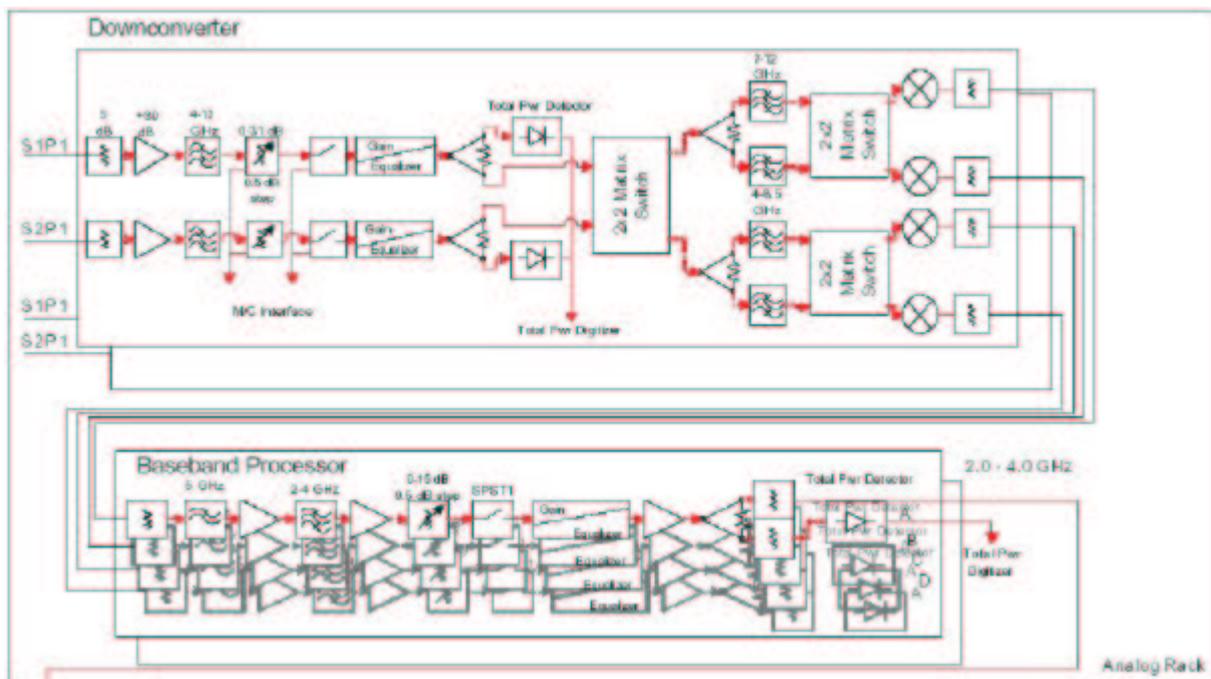


Figure 4.8 : Schématique du Back-End : Système Analogique

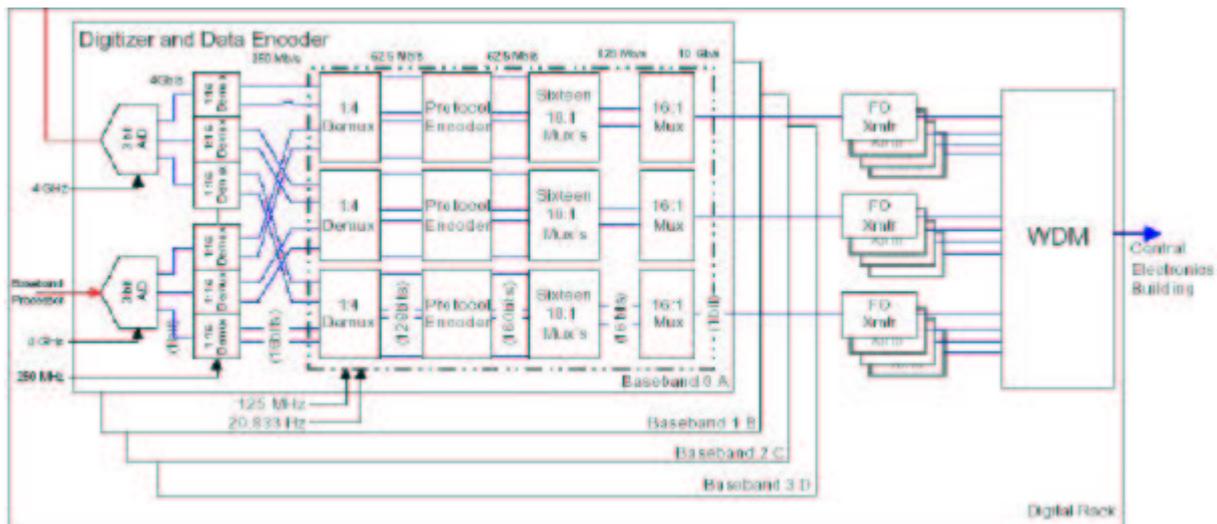


Figure 4.9 : Schématique du Back-End : Système Numérique – Transmission des Données

Des mesures précises de la puissance du signal sont également possibles grâce à des détecteurs quadratiques disponibles pour chaque canal IF au niveau IFDC et pour chaque BB au niveau IFBB. Les résultats de ces mesures, requises pour des études astronomiques en continuum, sont filtrés, numérisés sur 16 bits et délivrés au système informatique toutes les 2ms.

Les huit BB associées à chaque antenne sont transmises par câble coaxial au système numérique du Back-End, situé à l'opposé de la cabine de l'antenne par rapport au système analogique. Dès lors dans le flot de traitement du signal, les canaux sont organisés par paires de polarisations, ainsi deux canaux de polarisations opposées représentant la même fréquence du ciel sont toujours regroupés et traités identiquement. Chaque BB est numérisée sur 3 bits – 8 niveaux à $4GS.s^{-1}$. Aucun CAN commercial disponible à ce jour ne répond aux spécifications d'ALMA, en particulier du point de vue de la bande passante 2 – 4 GHz, et de la faible consommation requise pour les longues durées de vie. Un ASIC (Application Specific Integrated Circuit) a donc dû être développé. L'architecture retenue pour ce CAN, dite Flash, est représentée en Figure 4.9. Elle utilise des comparateurs analogiques pour quantifier le signal avant de l'échantillonner au moyen de bascules, un système d'encodage délivre alors les 3 bits d'information en fonction des résultats de la comparaison du signal analogique avec les seuils de quantification. [R.4.7] et [R.4.8]

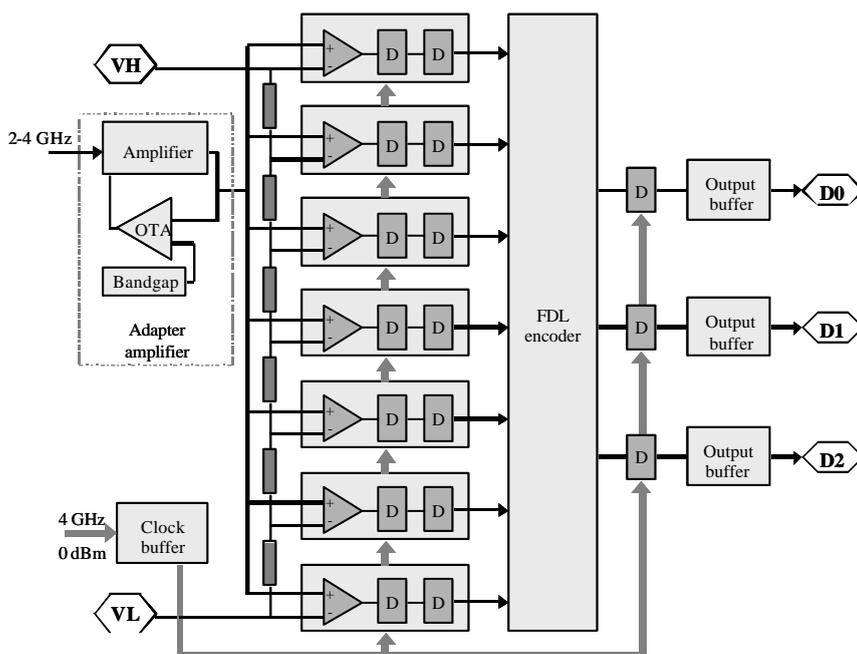


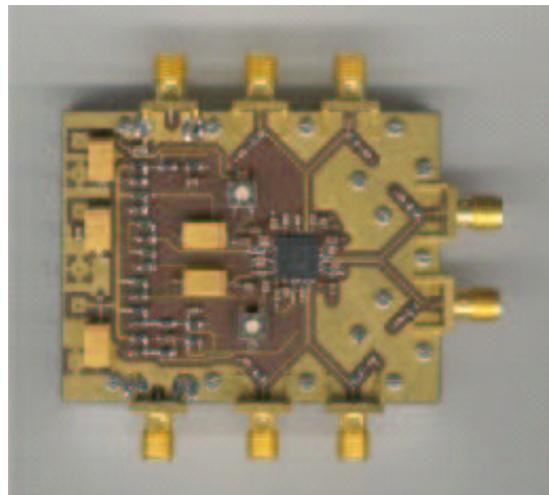
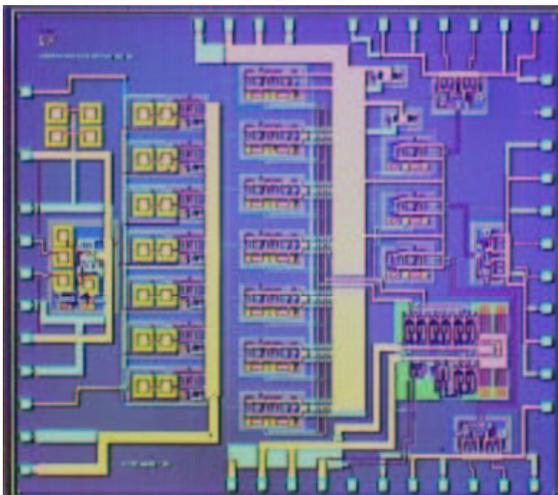
Figure 4.10 : Architecture du Convertisseur Analogique – Numérique

Le codage adopté est de type Gray (cf. Tableau 4.3). Le signe du signal est aisément décodé ce qui constitue un point essentiel en interférométrie où, pour combattre les effets parasites, on applique à une cadence élevée des changements de signe qu'il faut décoder avant corrélation.

Niveau du signal	Codage Gray	Codage en complément à 2
-----Vs ₇ -----	100	011
-----Vs ₆ -----	101	010
-----Vs ₅ -----	111	001
-----Vs ₄ -----	110	000
-----Vs ₃ -----	010	111
-----Vs ₂ -----	011	110
-----Vs ₁ -----	001	101
	000	100

Tableau 4.3 : Codage Gray et Codage en Complément à 2, pour 3 bits – 8 niveaux

Pour satisfaire les spécifications de vitesse et de bande passante une technologie SiGe – BiCMOS a été adoptée ; les Photographies 4.10 et 4.11 montrent l'un des prototypes CAN (puce nue sous microscope optique et puce empaquetée et montée sur PCB de test). La phase de l'horloge utilisée pour l'échantillonnage du signal est programmable ce qui permet de décaler légèrement les instants de numérisation des signaux de différentes antennes. Cette technique nécessaire en interférométrie pour compenser les différences de marche qui affectent les signaux collectés par les antennes du réseau est appelée « delay tracking » et nécessite une application de délais instrumentaux à plusieurs endroits de la chaîne de traitement [R.4.9]. Les corrections appliquées par déphasage de l'horloge du CAN sont dites « ultra-fines » ; elles correspondent à des pas inférieurs à 30ps. L'horloge d'échantillonnage est commune aux huit canaux de BB issus d'une même antenne. Le flot d'échantillons de 3 bits à $4GS.s^{-1}$ généré par chaque CAN est immédiatement démultiplexé par 16 (en fait chaque bit est traité par un simple registre à décalage entrée série → sortie parallèle de profondeur 16 fonctionnant à 4GHz). Cela permet de former un flot de données équivalent de 96 voies parallèle à $250Mb.s^{-1}$ (la technologie retenue est en effet une logique LVDS différentielle : à chaque bit d'information correspond donc 2 voies physiques). Ce format peut alors être pris en charge par le système de transmission numérique des données. Notons que le démultiplexeur fait également l'objet d'un développement ASIC.

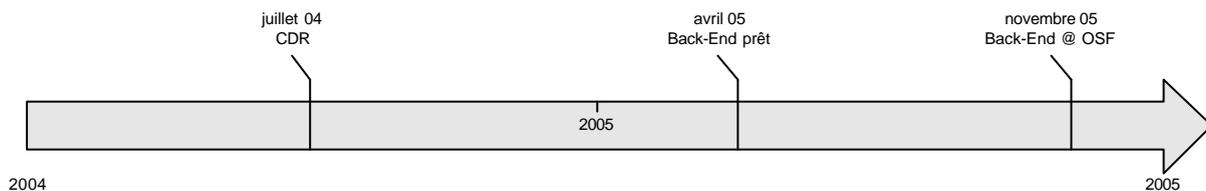


Photographies 4.10 et 4.11 : Prototype CAN (technologie SiGe BiCMOS 0.25µm) et PCB de Test

Chaque échantillonneur traite 1 BB et génère donc 12Gb.s^{-1} ; le flot d'information associé à chaque antenne du réseau atteint 96Gb.s^{-1} . Ces données sont transmises par fibre optique au bâtiment technique central pour y être corrélées avec les signaux issus de toutes les autres antennes du réseau. Douze longueurs d'ondes, toutes proches de 1550nm , sont nécessaires pour transmettre dans la fibre les données d'une antenne. Chaque support optique est modulé à 10Gb.s^{-1} et transporte 8Gb.s^{-1} des 12Gb.s^{-1} de données produites par chaque échantillonneur ; les 2Gb.s^{-1} additionnels correspondent au protocole de communication. Les principales caractéristiques de cette transmission par fibre optique sont :

- la récupération des données initiales (3 bits à 4Gb.s^{-1}) de manière transparente et sans perte.
- un délai de transmission à la sortie du récepteur de la fibre optique équivalent pour chaque canal.
- un taux d'erreur sur le décodage des bits inférieur à 10^{-6} .

Comme principale difficulté notons que l'ensemble des bits d'un canal donné (12Gb.s^{-1}) ne peut être transmis à la même longueur d'onde dans une fibre, et que cette dispersion cause des variations dans les délais de transmission. Les données sont donc mises en mémoire tampon pendant un délai variable à la réception, de manière à aligner temporellement le flot de données des différents canaux. Chaque station d'antenne possède sa propre connexion optique avec le bâtiment technique où 64 fibres sont sélectionnées grâce à des fiches de raccordement positionnées manuellement. Les signaux délivrés par les 64 fibres actives sont traités par des amplificateurs optiques avant d'être démultiplexés par longueur d'onde afin de séparer les douze supports optiques. Chaque groupe de trois longueurs d'ondes correspondant à une paire de polarisation est transmis à un système récepteur – décodeur situé dans l'un des quadrants du corrélateur (cf. Section 4.2.1.1). Chaque quadrant comporte un nombre de récepteurs – décodeurs permettant de traiter les signaux collectés par les 64 antennes pour une seule paire de polarisation ; les trois autres paires de polarisation étant traitées par les trois quadrants restant du corrélateur. Les décodeurs démultiplexent le flot de données à 10Gb.s^{-1} et éliminent les bits liés au protocole. Les bits originels sont présentés au premier étage du corrélateur à un rythme de 125MS.s^{-1} , le flot initial de 3 bits à 4Gb.s^{-1} est donc formaté en 96 voies parallèles (32×3). Dans certaines circonstances (cf. Section 4.2.1.4) il est désirable pour améliorer la résolution spectrale, d'avoir plusieurs quadrants de corrélateur traitant la même paire de BBs.



Calendrier 4.5 : Back-End

4.1.7 Système Informatique

Le système informatique a la tâche de programmer les observations, de contrôler tous les instruments ce qui inclut le pointage des antennes, de surveiller les performances des instruments et les paramètres environnementaux, de gérer le flot de données à travers l'électronique du back-end et de présenter ces données au corrélateur. Le traitement des données en sortie du corrélateur est également une de ses tâches : des étalonnages sont appliqués, un premier contrôle des images est effectué, puis les données scientifiques et tous les paramètres d'observation associés sont enregistrés, archivés et préparés pour le transfert par réseau.

Le traitement des données produites par le corrélateur est assuré par un réseau de 16 PCs, plus 1 PC pour le contrôle du réseau. Cet ensemble de PCs est appelé Correlator Data Processor (CDP). Quatre de ces PCs sont connectés chacun au Long Term Accumulator (LTA) de l'un des quadrants (cf. Section 4.2.1.1). Chaque PC peut traiter les données à 64MB.s^{-1} , le réseau fonctionne donc à 1024GB.s^{-1} . Cependant pour le temps d'intégration minimal et la résolution spectrale maximale, le LTA produit un flot de donnée à 16777GB.s^{-1} . Pour s'adapter à la limite de vitesse du CDP, l'utilisateur doit sélectionner une combinaison adéquate temps d'intégration – résolution spectrale, ou bien il doit accepter de ne transférer qu'une partie des données (seulement certains lags ou seulement certaines paires d'antennes). Le CDP effectue une succession de traitements sur les données (cf. Chapitre 3) :

- Correction de quantification
- Fenêtrage
- Transformée de Fourier (des lags vers le domaine fréquentiel)
- Correction d'erreur de délai résiduel
- Correction de gain complexe
- Intégration additionnelle
- Formatage des données pour la transmission et l'archivage

Les données formatées par le CDP sont transmises par lien ethernet à 10Gb.s^{-1} depuis le bâtiment technique central de l'AOS vers l'OSF, sur 30km de distance. Les données sont archivées sur disque à une vitesse maximale de l'ordre de 40MB.s^{-1} , ce qui équivaut à 4% du rythme maximal du CDP et à 0.24% du rythme maximal du corrélateur. Une fois de plus l'utilisateur doit modifier la combinaison temps d'intégration – résolution spectrale ou n'enregistrer qu'une partie des données.

4.2 Détection du Signal par Corrélation

Avant toute chose, précisons que le terme « corrélateur » désigne évidemment le système électronique calculant les coefficients de corrélation du signal observé, mais que par une extrapolation usuelle, ce terme désigne également l'ensemble de l'électronique de traitement numérique du signal (car la corrélation en est l'une des fonctions principales). Dans ce dernier cas et afin de lever toute ambiguïté, le terme corrélateur sera écrit avec un « C » majuscule.

Le Corrélateur est un processeur spécifique pour le TNS, où l'on combine pour toutes les paires d'antennes du réseau les signaux de fréquence intermédiaire numérisés. De plus le Corrélateur calcule tous les produits d'auto-corrélation qui permettent de mesurer la puissance détectée par chacune des 64 antennes du réseau. Le réseau ALMA compte $64 \times 63 / 2 = 2016$ paires d'antennes, et à chaque antenne correspond 4 paires de BBs de $2 \times 2\text{GHz}$ dans deux polarisations différentes, soit un flot de donnée de 16GS.s^{-1} par antenne. Pour traiter toutes les données le Corrélateur réalise plus de 10^{16} multiplications-accumulations par seconde. L'architecture du Corrélateur est du type XF, où les coefficients de corrélation (ou lags) sont calculés à partir d'échantillons décalés de 1 période d'échantillonnage. Les images des sources astronomiques sont ensuite obtenues par transformée de Fourier inverse des produits de corrélation complexes (amplitude et phase) fournis par le Corrélateur. Une discussion quant au choix d'une architecture XF ou d'une architecture FX peut être trouvée dans [R.4.10].

4.2.1 Architecture XF

4.2.1.1 Structure Générale

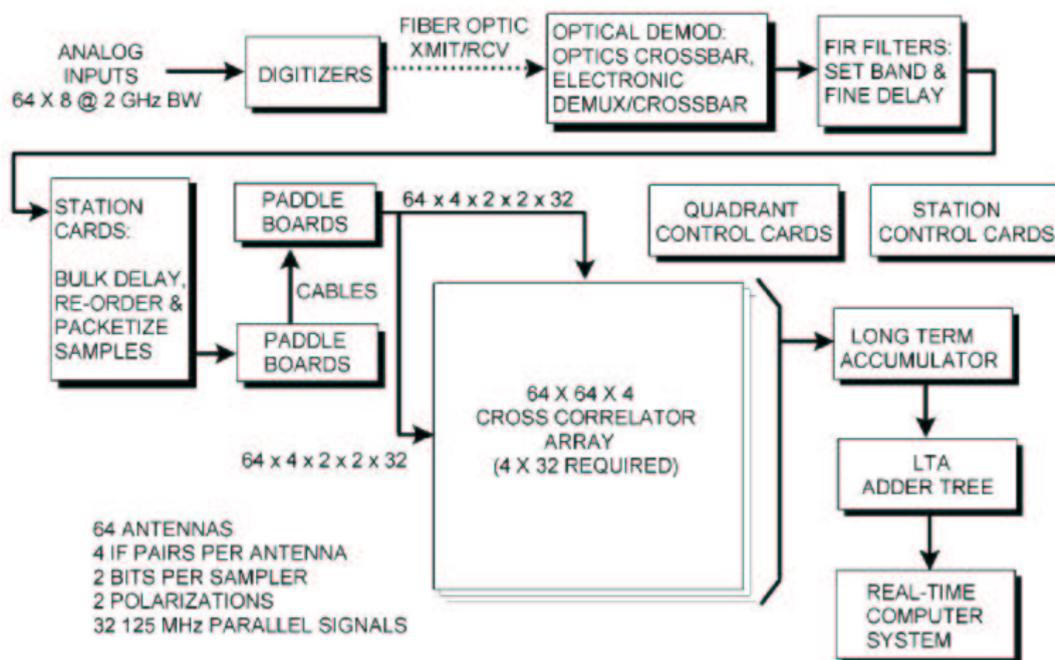


Figure 4.11 : Les Sous-Systèmes du Corrélateur

[R.4.2] et [R.4.11] L'électronique du Corrélateur est organisée en quadrants, chaque quadrant traitant une paire de BBs (les deux polarisations) pour toutes les antennes. Si les quatre paires de BBs produites par le Back-End ne sont pas utiles, il est possible de transmettre le même flot de données à plusieurs quadrants ; la résolution spectrale se trouve améliorée car les quadrants calculent alors des lags différents pour le même signal. Il n'existe en revanche aucune connexion entre les quadrants du Corrélateur. Cette architecture permet

d'accroître la largeur de bande d'analyse par simple augmentation du nombre de quadrants (à chaque quadrant supplémentaire correspond 1 paire de BBs supplémentaire), en revanche le nombre d'antennes pouvant être traitées simultanément est figé. A l'intérieur d'un quadrant le traitement numérique du signal s'effectue en quatre étapes principales pour lesquelles des cartes électroniques dissociées (travaillant à 125MHz) sont développées. Ces quatre structures, représentées sur la Figure 4.11, sont les suivantes : le système de filtrage (FIR filters), les « station cards », le corrélateur et le système LTA (Long Term Accumulator). Il est à noter que par souci de clarté, sont également représentés sur la Figure 4.11 les CANs (ou digitizers), le système de transmission optique des données et le système PC temps réel qui ne font pas partie de l'électronique du Corrélateur.

Le signal formaté par le décodeur à la sortie de la fibre optique est traité par un banc de filtres numériques programmables, pouvant fonctionner dans divers modes de filtrage (cf. Section 4.2.1.2). Chaque BB est traitée par une carte de filtrage agissant comme un filtre passe-bas et permettant de réduire la bande d'analyse à 1GHz, 500MHz, 250MHz, 125MHz ou 62.5MHz. En sortie du filtre le signal est décimé à 2 fois la largeur de bande synthétisée (bande de Nyquist) et re-quantifié sur 2 bits – 4 niveaux. Le signal peut ne pas être filtré si l'on souhaite corrélér 2GHz de bande.

Le flot d'échantillons filtrés, décimés et re-quantifiés est ensuite réorganisé dans des mémoires stockant 4MS (soit 1ms d'observation pour 2GHz de bande) et formant le cœur des station cards. Ces mémoires, qui permettent aussi d'ajuster les délais (comme le déphasage de l'horloge des CANs), produisent un flot de données constant à 125MS.s^{-1} . Pour corrélér des largeurs de bande supérieures à 62.5MHz avec un corrélateur fonctionnant avec une horloge à 125MHz, les données sont organisées en plusieurs voies parallèles de 2 bits où chaque voie représente le signal filtré dans un intervalle de temps et où les différentes voies représentent continûment le signal filtré. Par exemple, pour 2GHz de bande d'analyse (pas de filtrage), la première voie produit les échantillons filtrés correspondant à un intervalle de temps de 1/32ms, la seconde voie produit les échantillons filtrés correspondant à l'intervalle de temps de 1/32ms suivant, etc. Chaque voie présente les données à un rythme équivalent à 1/32 du rythme initial (4GS.s^{-1}) soit 125MS.s^{-1} ; 32 voies en parallèle sont donc nécessaires pour traiter tout le flot d'information. Notons que cette technique de démultiplexage temporel du signal filtré avant corrélation induit une perte d'efficacité du corrélateur de 0.2% du fait que les derniers échantillons d'un intervalle ne sont jamais corrélés avec les premiers échantillons de l'intervalle suivant. Par contre cette technique confère au corrélateur les mêmes avantages que la technique de re-circulation : une résolution spectrale multipliée par 4 (au lieu de 2) chaque fois que la bande d'analyse est divisée par 2 (cf. paragraphe suivant, Section 4.2.1.4 et Section 4.2.2)

Pendant 1ms les 32 voies sont traitées en parallèle par le corrélateur analysant donc l'ensemble des données ; pendant la ms suivante de nouvelles données sont présentées par les mémoires et corrélées. Chaque voie est traitée par une entité de ressources différente du corrélateur appelée « plane ». Il y a donc 32 planes dans le Corrélateur. Dans l'exemple précédemment décrit, chaque plane traite des plages d'échantillons différentes et contiguës. Pour les largeurs de bande plus faibles (résultant du filtrage) moins de plages sont nécessaires pour couvrir tous les échantillons ; une même plage d'échantillons est donc transmise à plusieurs planes mais avec des délais différents, ainsi le nombre de lags calculés pour chaque plage augmente ce qui améliore d'autant la résolution spectrale. Par exemple pour une largeur de bande de 1GHz soit de 2GS.s^{-1} , 16 voies à 125MS.s^{-1} suffisent à représenter tout le flot de données filtrées. Puisque 32 planes sont disponibles par BB, chaque voie est traitée par 2 planes du corrélateur. Chaque plane consiste en une matrice 64x64 de corrélateurs permettant de calculer les coefficients d'auto-corrélation pour toutes les antennes et les coefficients d'inter-corrélation pour toutes les paires d'antennes ; les données transmises depuis le système de filtrage étant distribuées selon les lignes et colonnes de cette matrice. Les corrélateurs disposent de 4 modes de fonctionnement décrits ci-après, où H et V désignent les deux canaux de polarisations opposées (Horizontale et Verticale) d'une paire de BBs. Tous les corrélateurs d'un plane sont configurés pour fonctionner dans le même mode avec le même nombre de ressources correspondant à un total de 256 lags physiques.

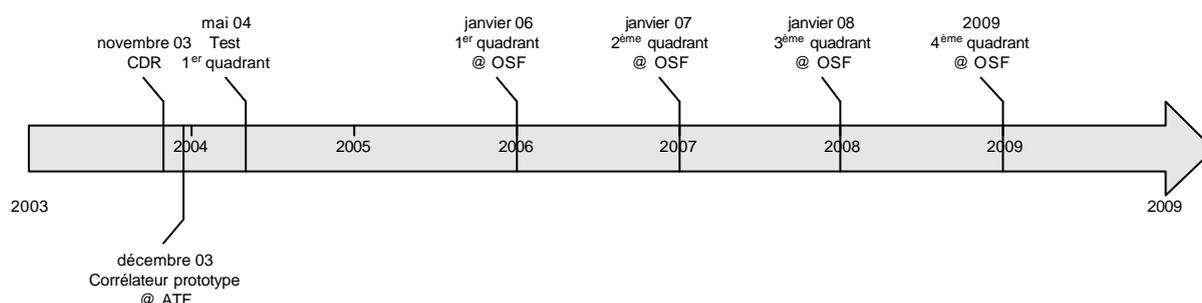
- corrélateur 256 lags pour H seulement → H*H
- corrélateur 256 lags pour V seulement → V*V
- 2 corrélateurs 128 lags pour H et V → H*H et V*V
- corrélateurs 64 lags pour H et V → H*H, V*V, H*V et V*H

Toutes les ms, les résultats de corrélation produits par les différents planes sont lus et intégrés dans le LTA. Le LTA permet d'accumuler les résultats fournis par les puces de corrélation si des temps d'intégration supérieurs sont nécessaires. Le temps d'intégration final est multiple de 16ms car l'accumulation dans le LTA s'effectue sur un cycle de 16 données consécutives de corrélation. Le résultat final est codé sur 32 bits, pour éviter toute erreur par « overflow » le temps d'intégration est limité à 65s.

Les principales caractéristiques physiques du Corrélateur sont indiquées dans le Tableau 4.4 (les puissances dissipées ne sont pas encore définitives).

Module	N ^b de PCBs	Dimension des PCBs	Puissance
<i>FIR filter card</i>	512	6U	50W
<i>Station card</i>	256	6U	20W
<i>Correlator card</i>	512	9U	180W
<i>Control card</i>	64	6U	40W
<i>LTA</i>	64	9U	20W
<i>Final adder</i>	8	9U	10W
<i>Total</i>			~130kW

Tableau 4.4 : Modules et PCB du Corrélateur



Calendrier 4.6 : Développement et Installation du Corrélateur

4.2.1.2 Le Système de Filtrage du Corrélateur de Base

[R.4.12],...[R.4.16] Le système de filtrage réalise une sélection de la bande à analyser par le corrélateur. Son signal d'entrée est constitué des échantillons produits par l'un des CAN du réseau, soit un flot de donnée de 3 bits à 4GS.s^{-1} . Le format de l'information délivrée au système de filtrage est 32 voies parallèles de 3 bits à 125MS.s^{-1} , ce qui correspond à 32 échantillons successifs et équivaut au rythme initial de 4GS.s^{-1} . Le système de filtrage possède 6 modes de fonctionnement décrits dans le Tableau 4.5.

Mode de filtrage	Largeur de Bande	N ^b de poids	Rythme de sortie	N ^b de sorties à 125MS.s^{-1}
Passe-tout	2GHz	1	4GS.s^{-1}	32
1/2 bande	1GHz	128	2GS.s^{-1}	16
1/4 bande	500MHz	256	1GS.s^{-1}	8
1/8 bande	250MHz	512	500MS.s^{-1}	4
1/16 bande	125MHz	1024	250MS.s^{-1}	2
1/32 bande	62.5MHz	2048	125MS.s^{-1}	1

Tableau 4.5 : Les Différents Modes du Système de Filtrage du Corrélateur de Base

Tous ces modes de filtrage (dont quelques-uns sont illustrés en Figure 4.12) sont prévus pour des filtres passe-bas, cependant le système de filtrage étant complètement programmable des filtres passe-bande peuvent être envisagés. Chaque carte de filtrage implémente 2048 multiplieurs en dur pour réaliser la multiplication des échantillons par les poids. La structure électronique est configurée selon le mode de filtrage sélectionné. Par exemple pour le mode de filtrage 1/2 bande, 16 filtres de 128 poids sont formés, ils traitent en parallèle les 4GS.s^{-1} d'information et génèrent la bande de 1GHz pour la corrélation. A l'opposé pour le 1/32 bande, un seul filtre de 2048 poids est formé ; il suffit pour traiter les 4GS.s^{-1} d'information et générer la bande de 62.5MHz pour la corrélation. L'architecture de la carte de filtrage repose sur la considération suivante : pour des caractéristiques de bande synthétisée constantes (même atténuation, même ondulation et même rapport de dimension entre région de transition et bande passante), le nombre de poids nécessaire est inversement proportionnel au rythme de génération des échantillons filtrés. L'obtention des différents modes de filtrage requiert donc simplement une redistribution des ressources électroniques, mais celles-ci sont globalement constantes. Chaque filtre de la carte fonctionnant à la fréquence d'horloge de 125MHz, l'architecture parallèle choisie permet de synthétiser des largeurs de bande supérieures à 62.5MHz en implantant plusieurs filtres en

parallèle. Tous les filtres traitent la même information et appliquent la même fonction de filtrage, par contre ils calculent chacun des échantillons de sortie différents mais successifs. Par exemple pour le 1/16 bande, 2 filtres à 125MHz sont requis pour produire le flot d'échantillons à 250MS.s^{-1} permettant de synthétiser la bande de Nyquist de 125MHz. Chaque filtre implémente la même fonction de convolution mais le filtre 1 calcule les échantillons pairs au rythme de 125MS.s^{-1} et le filtre 2 calcule les échantillons impairs au rythme de 125MS.s^{-1} .

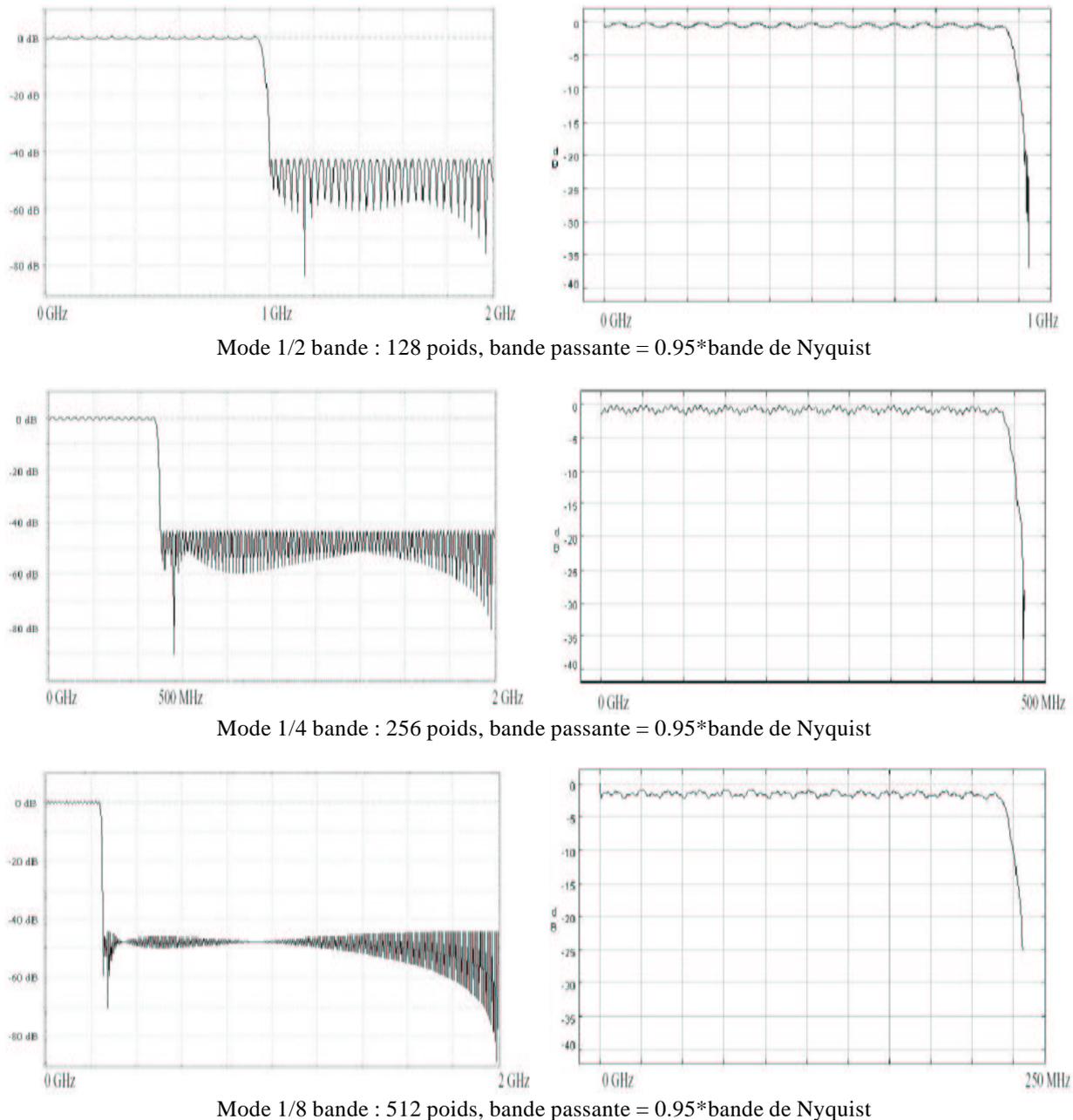
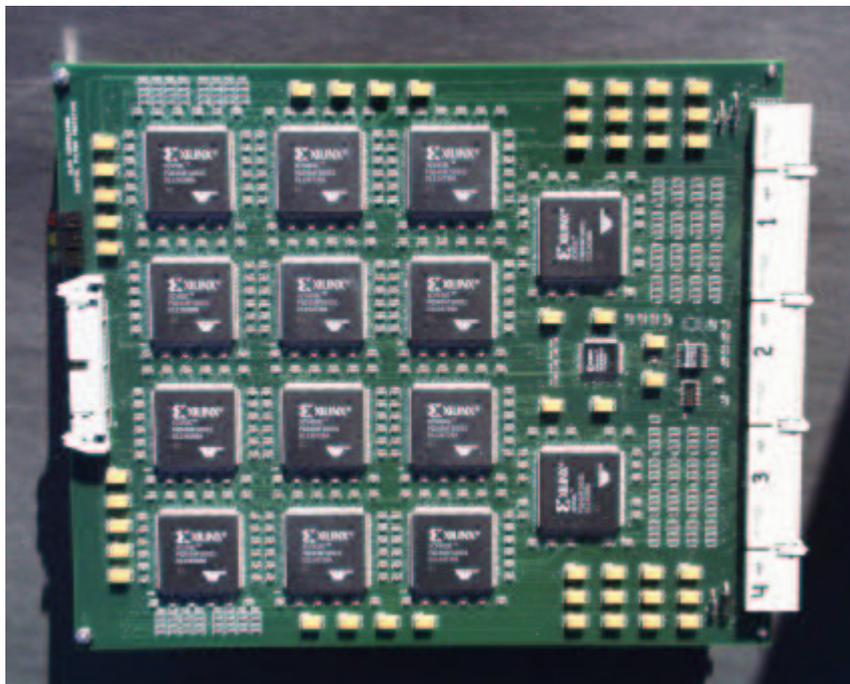


Figure 4.12 : Exemples de Modes de Filtrage

Tous les modes de filtrage peuvent être implémentés à l'aide de plusieurs composants FPGAs (Field Programmable Gate Array). Les différentes configurations sont obtenues par reconfiguration des FPGAs et chargement de poids spécifiques ; chaque mode de filtrage fait l'objet d'une conception propre pour l'obtention d'un fichier de configuration des FPGAs. Les multiplications sont implantées dans des RAMs utilisées comme des Look Up Tables (LUT, cf. Chapitre 5 pour une explication détaillée). Chaque LUT (utilisée dans une configuration $256*16$) produit un résultat partiel de la fonction de convolution, à savoir $\sum x_i p_i$ pour 4 couples échantillons – poids. En plus de ces blocs de RAM, des registres à décalage doivent être implantés car les fonctions de convolution portent sur un minimum de 128 échantillons consécutifs (pour le mode 1/2 bande, soit 1GHz de bande) alors que le format de l'information à l'entrée de la carte de filtrage ne propose que 32

échantillons consécutifs. Enfin un système d'arbre d'additionneurs permet de calculer les résultats définitifs de la fonction de convolution à partir des résultats partiels donnés par les LUTs. La majeure partie de l'arithmétique implantée dans les composants FPGAs s'effectue avec une précision de 10 bits. Les échantillons finaux devant être transmis au corrélateur sont normalement re-quantifiés sur 2 bits à l'aide d'une LUT. Notons qu'il est possible de re-quantifier ces échantillons sur 4 bits, l'intérêt de tels modes est exposé dans la Section 4.2.1.2. La fonctionnalité décrite ci-dessus, correspondant à une carte de filtrage, a été intégrée dans 15 composants FPGAs (cf. Photographie 4.12). Quelques détails concernant, le type de FPGAs, la répartition de la fonctionnalité, la consommation, etc. sont donnés dans le Tableau 4.6.



Photographie 4.12 : Carte de Filtrage Numérique du Corrélateur de Base

Les 14 FPGA sont les composants de plus grande dimension. En plus des composants discrets de découplage ou de terminaison résistive, on peut voir un petit FPGA (en fait, CPLD) servant à la configuration des FPGAs et à l'interfaçage de la carte avec le système de contrôle du Corrélateur (SCC)

Composant	Xilinx XCV50E	Xilinx XCV400E	Xilinx XCV50E	CPLD Xilinx XC95144XL
Fonctionnalité	<ul style="list-style-type: none"> ➢ delay tracking ➢ BIST 	<ul style="list-style-type: none"> ➢ registres à décalage ➢ 2048 multiplications ➢ 5 étages d'addition 	<ul style="list-style-type: none"> ➢ étages d'addition finaux (de 2 à 5 selon le mode de filtrage) ➢ re-quantification ➢ BIST 	<ul style="list-style-type: none"> ➢ port microprocesseur 8 bits ➢ configuration des FPGAs
Utilisation des ressources	55%	73%	51%	57%
N^b de bascules	900	6741	747	33
N^b d'E/S	153	145	158	65
Fréq. Max	138MHz	134MHz	136MHz	
Consommation	<0.51W	~5W	<1.2W	
N^b de composants	2	8	4	1

Tableau 4.6 : Description Hardware du Système de Filtrage du Corrélateur de Base

4.2.1.3 Le Corrélateur de Base (Baseline Correlator – BC)

[R.4.17] Tout comme les CANs, les puces de corrélation font l'objet d'un développement ASIC. La technologie des composants commerciaux serait satisfaisante, mais le nombre et la complexité des puces de

corrélation rendent attractive la solution ASIC aussi bien en terme de consommation que du point de vue du coût, pour le système corrélateur complet.

Le motif de base d'un corrélateur est une cellule MAC qui produit l'un des lags. Ici la cellule MAC est constituée d'un multiplieur 2bits – 4 niveaux x 2 bits – 4 niveaux, d'un accumulateur 25 bits et d'un registre de sortie 16 bits. La multiplication est implémentée sur le modèle de la table biaisée du Tableau 4.7.

Code	Poids
01	3
00	1
11	-1
10	-3

X	01	00	11	10
01	9	3	-3	-9
00	3	1	-1	-3
11	-3	-1	1	3
10	-9	-3	3	9

X	01	00	11	10
01	9	6	3	0
00	6	5	4	3
11	3	4	5	6
10	0	3	6	9

Tableau 4.7 : Corrélacion et Tables de Multiplication

Cette structure de base est chaînée pour former un sous bloc – corrélateur de 64 lags. Le bloc corrélateur de 256 lags est constitué de 4 sous-blocs – corrélateur de 64 lags et d'un système de multiplexeurs permettant de configurer le bloc corrélateur de 256 lags selon les 4 modes de corrélation décrits en Section 4.2.1.1.

Une puce de corrélation intègre une matrice 4x4 de blocs corrélateur de 256 lags pour un total de 4096 lags (cf. Figure 4.13) permettant de traiter les 4 modes de base de corrélation. Les différents modes de corrélation sont obtenus par chargement d'un registre de configuration depuis un micro-processeur externe générant un mot de configuration en série. Chaque puce traite les données, démultiplexées dans le temps d'un facteur 32 (cf. paragraphe concernant les station cards en Section 4.2.1.1), correspondant à 1 paire de BBs dans ses 2 polarisations et pour 4 antennes. Les puces opèrent à une fréquence d'horloge de 125MHz. La complexité est de l'ordre de 2.000.000 de portes logiques. La technologie choisie correspond à une tension de 1.8V. Le boîtier est un type industriel classique « monté en surface ».

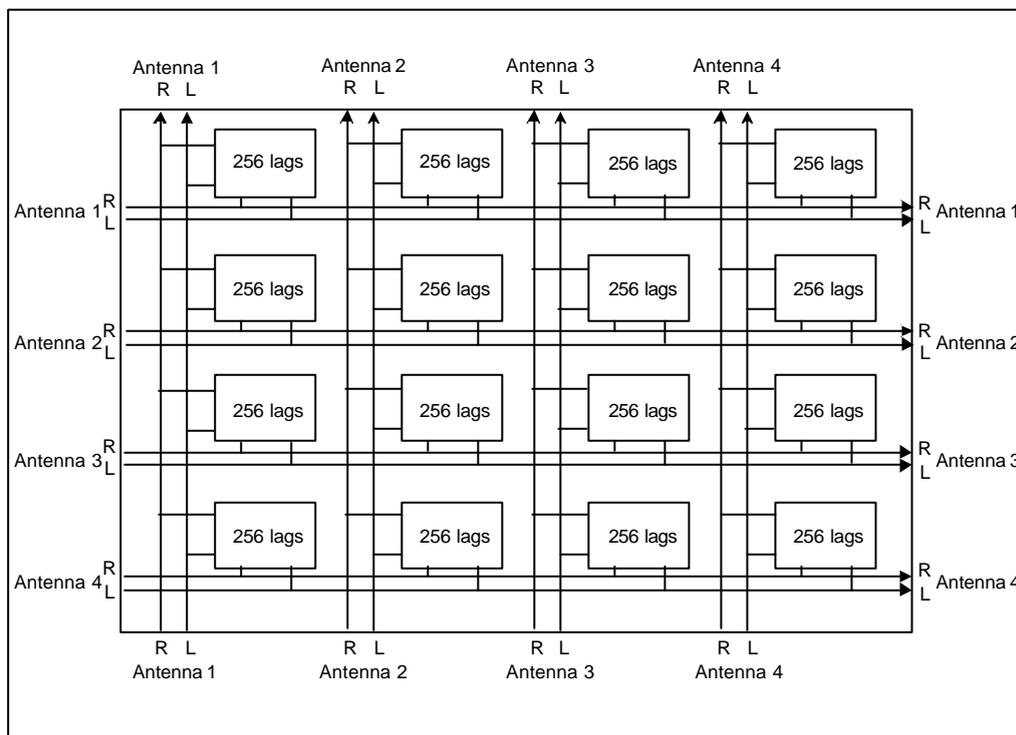


Figure 4.13 : Schéma d'une Puce de Corrélacion

Chaque puce traite les données d'une BB de 2GHz pour 4 antennes dans les 2 états distincts de polarisation. Ces 2 états de polarisation (H et V) sont distribués à chacun des blocs corrélateur de 256 lags afin de produire selon le mode de corrélation choisi 1 ($H*H$ ou $V*V$), 2 ($H*H$ et $V*V$), ou 4 ($H*H$, $V*V$, $H*V$ et $V*H$) produits de polarisation pour respectivement 256, 128 ou 64 coefficients de corrélations pour 4 antennes.

Chaque carte de corrélation consiste en une matrice 8x8 de puces de corrélation permettant de calculer les lags (retard > 0) et leads (retard < 0) pour 32 antennes, soit les lags et leads en cross-corrélation de $32 \times 31/2$ combinaison d'antennes et les lags en auto-corrélation pour les 32 antennes considérées (cf. Figure 4.14). Le nombre de lags physiques sur une carte de corrélation est donc de 256k. Une carte de corrélation implémente également 8 FPGAs Xilinx pour lire et transmettre les données accumulées dans les puces de corrélation au LTA et 5 autres FPGAs Xilinx pour effectuer des additions supplémentaires requises en Very Long Baseline Interferometry (interférométrie avec des antennes sur des sites séparés de plusieurs centaines à plusieurs milliers de kilomètres).

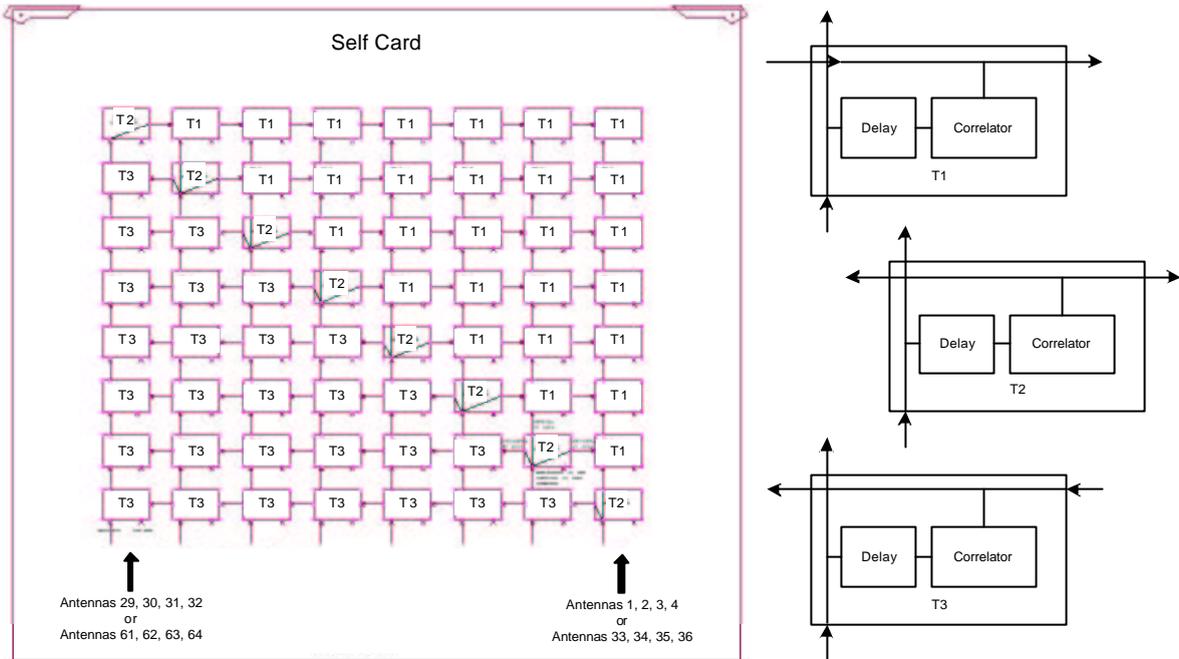


Figure 4.14 : Carte de Corrélation – Self Card

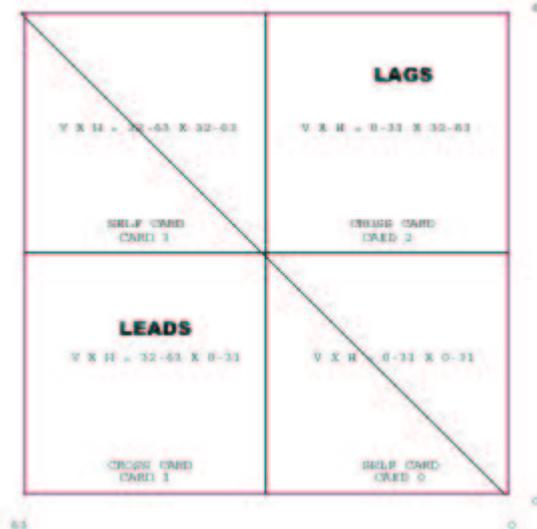


Figure 4.15 : Schéma d'un Plane du Corrélateur

Pour corrélérer 1 paire de BBs pour tout le réseau d'antennes il faut donc 4 cartes de corrélation ; les lags et leads en cross-corrélation de $64 \times 63/2$ combinaison d'antennes et les lags en auto-corrélation des 64 antennes sont alors accessibles. Cette structure de 4 cartes de corrélation forme ce qui a été désigné en section 4.2.1.1 comme un plane du corrélateur (cf. Figure 4.15). Le nombre total de cartes nécessaire pour corrélérer « en temps continu » 1 paires de BB pour tout le réseau d'antennes est $32 \text{ planes} \times 4 \text{ cartes de corrélation} = 128 \text{ cartes}$. Cette

structure constitue un quadrant du corrélateur. Le nombre total de puces de corrélation est donc 64 puces par carte*4 cartes par plane*32 planes*4 quadrants = 32768 puces. 512 (32*4*4) cartes de corrélation sont requises pour corréler en temps continu tous les signaux collectés par le réseau ALMA lorsque les 4 paires de BBs (soit 8 CANs) par antenne sont activés pour chacune des 64 antennes.

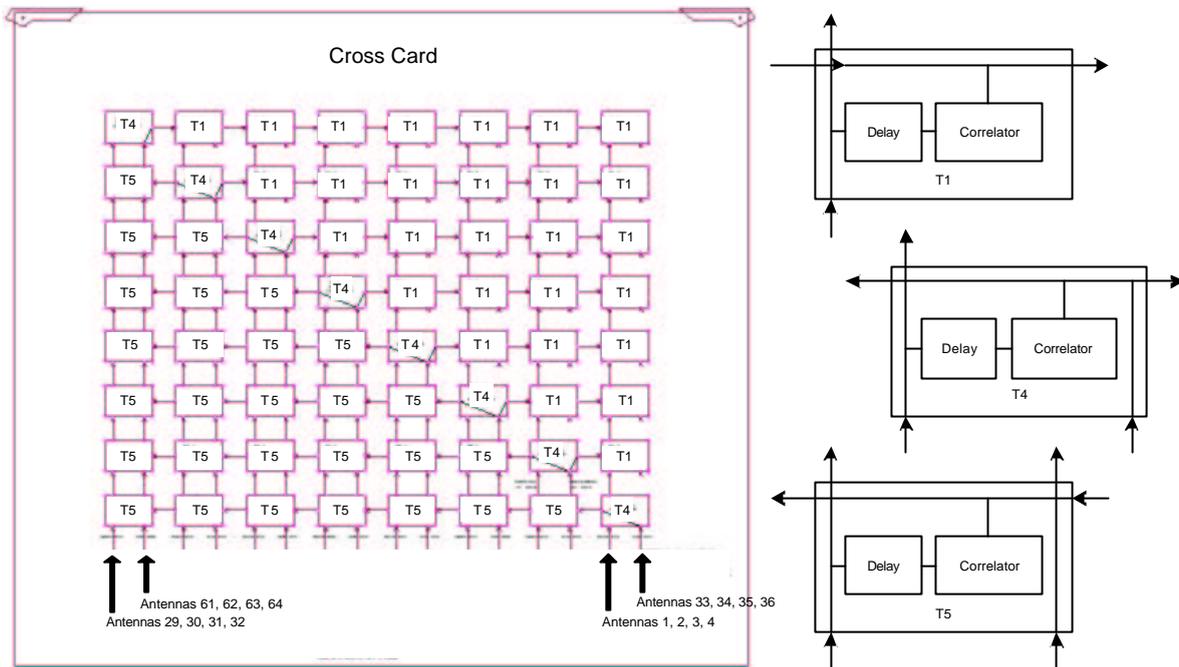


Figure 4.16 : Carte de Corrélation – Cross Card

Les cartes de corrélation « self card » et « cross card » sont physiquement identiques, seul la distribution des signaux sur ces cartes diffère. Les 2 self cards calculent les produits de corrélation pour toutes les combinaisons du groupe d'antennes 1 à 32 ou 33 à 64. Les 2 cross cards calculent les produits de corrélation pour toutes les combinaisons entre le groupe d'antennes 1 à 32 et le groupe d'antenne 33 à 64.

4.2.1.4 Modes d'Observation

[R.4.18] Les lags peuvent être répartis de diverses manières pour corréler tout ou partie des signaux générés par le réseau interférométrique. Certaines antennes, certaines BB ou certains produits de polarisation peuvent ne pas être considérés dans le but d'augmenter la résolution spectrale. Une autre façon d'augmenter la résolution spectrale est de restreindre la largeur de bande corrélée au moyen du système de filtrage. Dans tous les cas « l'abandon de certaines ressources du réseau » doit se faire en proportion à des puissances de 2 de manière à ce que l'utilisation du corrélateur soit optimale. Chaque spectre produit correspond toujours à 1 BB et 1 produit de polarisation.

Dans la configuration complète (64 antennes, 4 paires de BBs, 2GHz, 4 produits de polarisations) le corrélateur produit 64 lags et 64 leads en cross-corrélation et 64 lags en auto-corrélation, ce qui conduit à des spectres de 64 canaux. La résolution spectrale de base offerte par ALMA est donc $2\text{GHz}/64=31.25\text{MHz}$. Les quelques lignes suivantes illustrent (de manière non exhaustive) comment la résolution spectrale peut-être augmentée en utilisant toujours toutes les antennes du réseau. La couverture en vitesse et la résolution en vitesse qui sont des caractéristiques très parlantes pour les radio-astronomes sont données ici en considérant l'émission de CO à 230GHz ; ces grandeurs sont obtenues très simplement en appliquant la formule du décalage Doppler.

- 8GHz soit 10400km.s^{-1} @ 230GHz
 - 4 paires de BBs, 2GHz, 1 produit de polarisation : les puces de corrélation sont configurées pour proposer un unique corrélateur 256 lags par BB, le nombre de canaux spectraux est multiplié par 4.
 - Résolution spectrale : $2\text{GHz}/256=7.8125\text{MHz}$
 - Résolution en vitesse @ 230GHz : 10km.s^{-1}

- 4GHz soit 5200km.s^{-1} @ 230 GHz
 - 2 paires de BBs, 2GHz, 4 produits de polarisation : les 2 quadrants normalement alloués aux 2 BBs abandonnées sont partagés entre les 2 BBs restantes, le nombre de canaux est multiplié par 2.
 - Résolution spectrale : $2\text{GHz}/128=15.625\text{MHz}$
 - Résolution en vitesse @ 230GHz : 20km.s^{-1}
 - 4 paires de BBs, 1GHz, 4 produits de polarisation : 2 plans du corrélateur traitent le même intervalle de temps, le nombre de canaux est multiplié par 2.
 - Résolution spectrale : $1\text{GHz}/128=7.8125\text{MHz}$
 - Résolution en vitesse @ 230GHz : 10km.s^{-1}

- Les plus hautes résolutions spectrales :
 - En diminuant la largeur de bande : le nombre de canaux est multiplié par 2 chaque fois que la largeur de bande est divisée par deux, cette technique est limitée à un facteur 32. Dans ce cas extrême, la largeur de bande corrélée est 62.5MHz et le nombre de canaux est 2048.
 - Résolution spectrale : $62.5\text{MHz}/2048=30.5\text{kHz}$
 - Résolution en vitesse @ 230GHz : 0.04km.s^{-1}
 - En abandonnant des BBs : le nombre de canaux est multiplié par 2 ou 4 selon que l'on analyse 2 ou 1 paire(s) de BBs. Dans le cas d'une largeur de bande corrélée de 62.5MHz et pour 1 paire de BBs (2 produits de polarisations), le nombre de canaux est 8192.
 - Résolution spectrale : $62.5\text{MHz}/8192=7.63\text{kHz}$
 - Résolution en vitesse @ 230GHz : 0.01km.s^{-1}
 - En abandonnant des produits de polarisation : le nombre de canaux est multiplié par 2 ou 4 selon que l'on abandonne seulement les produits croisés de polarisation ou que l'on ne traite qu'une polarisation. Dans le cas d'une largeur de bande corrélée de 62.5MHz, pour 1 BB et donc 1 produit de polarisation, le nombre de canaux est 32768.
 - Résolution spectrale : $62.5\text{MHz}/32768=1.91\text{kHz}$
 - Résolution en vitesse @ 230GHz : 2.5m.s^{-1}

- 1GHz soit 1300km.s^{-1} @ 230GHz :
 - 1 paire de BBs, 1GHz, 2 produits de polarisation : le nombre de canaux est multiplié par 2 (HH et VV) * 2 (1GHz) * 4 (1 BB) pour atteindre 1024.
 - Résolution spectrale : $1\text{GHz}/1024=980\text{kHz}$
 - Résolution en vitesse @ 230GHz : 1.3km.s^{-1}
 - 2 paires de BBs, 500MHz, 2 produits de polarisation : le nombre de canaux est multiplié par 2 (HH et VV) * 4 (500MHz) * 2 (2BBs) pour atteindre 1024.
 - Résolution spectrale : $500\text{MHz}/1024=490\text{kHz}$
 - Résolution en vitesse @ 230GHz : 0.65km.s^{-1}
 - 4 paires de BBs, 250MHz, 2 produits de polarisation : le nombre de canaux est multiplié par 2 (HH et VV) * 8 (250MHz) pour atteindre 1024.
 - Résolution spectrale : $250\text{MHz}/1024=245\text{kHz}$
 - Résolution en vitesse @ 230GHz : 0.32km.s^{-1}

Il est à noter que pour une largeur de bande corrélée donnée, la résolution optimale est obtenue en diminuant la largeur de bande au moyen du système de filtrage car avec cette méthode la variation de la résolution est quadratique (linéaire en largeur de bande et linéaire en nombre de canaux). Par contre les difficultés d'étalonnage sont certainement accrues car l'information est répartie sur plusieurs BBs, corrélées individuellement.

Largeur de bande corrélée par antenne : n ^b BBs * bande filtrée	Produits de polarisation	N ^b de canaux par spectre	Résolution spectrale	Vitesse @ 230GHz	Résolution en vitesse @ 230 GHz
8GHz=4*2GHz	HH, VV, HV, et VH	64	31.25MHz	10400km.s ⁻¹	41km.s ⁻¹
8GHz=4*2GHz	HH ou VV	256	7.8MHz	10400km.s ⁻¹	10km.s ⁻¹
4GHz=2*2GHz	HH, VV, HV, et VH	128	15.6MHz	5200km.s ⁻¹	20km.s ⁻¹
4GHz=4*1GHz	HH, VV, HV, et VH	128	7.8MHz	5200km.s ⁻¹	10km.s ⁻¹
250MHz=4*62.5MHz	HH, VV, HV, et VH	2048	30.5kHz	325km.s ⁻¹	40m.s ⁻¹
62.5MHz=1*62.5MHz	HH, VV, HV, et VH	8192	7.6kHz	82km.s ⁻¹	10m.s ⁻¹
62.5MHz=1*62.5MHz	HH ou VV	32768	1.91kHz	82km.s ⁻¹	2.5m.s ⁻¹
1GHz=1*1GHz	HH et VV	1024	980kHz	1300km.s ⁻¹	1.3km.s ⁻¹
1GHz=2*500MHz	HH et VV	1024	490kHz	1300km.s ⁻¹	0.65km.s ⁻¹
1GHz=4*250MHz	HH et VV	1024	245kHz	1300km.s ⁻¹	0.32km.s ⁻¹

Tableau 4.8 : Exemples de Modes d'Observation pour le Corrélateur de Base

Précisons que les modes d'observations résumés dans le Tableau 4.8 supposent une configuration homogène du Corrélateur pour l'ensemble du réseau interférométrique, ce qui n'est pas obligatoire. En plus des modes précédents, pouvant être qualifiés de « modes purs », des « modes mixtes » pour lesquels la configuration du corrélateur diffère d'une paire de BBs à une autre sont possibles. Pour ces modes mixtes chaque sous-mode utilise une fraction en puissance de 2 des ressources du corrélateur. Le nombre de sous-modes pouvant cohabiter est limité à 4 afin de conserver une complexité raisonnable dans l'analyse des signaux. Notons également qu'il existe un mode pour lequel la largeur de bande corrélée est 31.25MHz.

Une autre souplesse du corrélateur concerne le format des données corrélées (2 bits x 4 bits ou 4 bits x 4 bits au lieu 2 bits x 2 bits en mode normal) ; la sensibilité est alors accrue puisque le bruit de quantification diminue. Par contre la résolution spectrale est détériorée car plusieurs multiplieurs sont requis pour calculer un même lag. La reconstruction des données est assurée par le système informatique. Cette possibilité n'est offerte que lorsque la largeur de bande filtrée est 1GHz ou moins.

Enfin une dernière possibilité pour améliorer la sensibilité (toujours au détriment de la résolution) consiste à sur-échantillonner le signal d'un facteur 2 avant la corrélation. A largeur de bande utile donnée, la sensibilité est alors améliorée d'un facteur $\sqrt{2}$. Deux méthodes peuvent être utilisées pour générer les échantillons à une fréquence double de la fréquence de Nyquist.

Le système de filtrage peut ne pas fonctionner comme décrit dans le Tableau 4.5. En fait, pour chaque mode les poids du filtres sont choisis de manière à synthétiser une largeur de bande 2 fois plus étroite que dans les modes respectifs du Tableau 4.5, ainsi on produit des échantillons à la vitesse de 2*Nyquist. Les divers modes sont alors :

- 16 RIFs de 128 poids à 125MS.s⁻¹ synthétisent une bande utile de 500MHz
- 8 RIFs de 256 poids à 125MS.s⁻¹ synthétisent une bande de 250MHz

- 4 RIFs de 512 poids à 125MS.s^{-1} synthétisent une bande de 125MHz
- 2 RIFs de 1024 poids à 125MS.s^{-1} synthétisent une bande de 62.5MHz
- 1 RIF de 2048 poids à 125MS.s^{-1} synthétise une bande de 31.25MHz

Notons que les performances de filtrage sont quelque peu détériorées, le nombre de poids n'étant pas doublé pour synthétiser des bandes pourtant 2 fois plus étroites.

Ou bien lorsque des BBs sont abandonnées, deux cartes filtres de filtrages différentes synthétisent la même bande pour la corrélation mais traitent des fenêtres d'échantillons décalée dans le temps de manière à produire globalement des échantillons à la vitesse de $2*\text{Nyquist}$. Une carte de filtrage produit les échantillons pairs (P), la seconde produit les échantillons impairs (I). En interne au corrélateur, les lags sont obtenus en intercalant un délai supplémentaire entre chaque cellule MAC et en calculant les produits $P*P$, $P*I$, $I*P$ et $I*I$. Le résultat final équivaut à une corrélation à la vitesse de $2*\text{Nyquist}$ correspond à la somme de ces 4 produits. La résolution spectrale est dégradée d'un facteur 2. Evidemment les registres de délai additionnels sont intégrés dans la puce de corrélation, la sélection d'un décalage de 1 période d'horloge (mode normal) ou de 2 périodes d'horloge (mode sur-échantillonné) entre chaque cellule MAC est obtenu grâce à des multiplexeurs.

Format des données	Echantillonnage	Sensibilité	Résolution
2 bits x 2 bits	Nyquist	0.85	Nominale
2 bits x 2 bits	$2*\text{Nyquist}$	0.91	1/2
2 bits x 4 bits	Nyquist	$(0.85*0.95)^{1/2}=0.9$	1/2
2 bits x 4 bits	$2*\text{Nyquist}$	$(0.91*0.96)^{1/2}=0.93$	1/4
4 bits x 4 bits	Nyquist	0.95	1/8
4 bits x 4 bits	$2*\text{Nyquist}$	0.96	1/8

Tableau 4.9 : Modes de Corrélation pour le Corrélateur de Base

4.2.2 Architecture DHXF

4.2.2.1 Le Corrélateur de 2nde Génération (2GC)

Puisque les dimensions des transistors n'ont pas encore atteint leurs limites théoriques pour des technologies sur silicium, le nombre de cellules logiques dans un circuit intégré continue de doubler environ tous les 18 mois (Loi de Moore). Cette évolution de la technologie des semi-conducteurs, qui devrait se poursuivre pendant encore 10 ou 20 ans, permet d'envisager la conception de corrélateurs toujours plus puissants. Bien que le BC satisfasse aux spécifications scientifiques d'ALMA, il est essentiel de continuer à étudier des architectures pour de grands corrélateurs dans l'optique de fabriquer lorsque la technologie le permettra, un nouveau corrélateur ALMA pour offrir à la communauté scientifique l'instrument le plus performant. Cette tâche, identifiée comme le Corrélateur de 2^{de} génération (2GC), est menée en étroite collaboration par plusieurs instituts de recherche européens (en France : Observatoire de Bordeaux, en Italie : Osservatorio di Arcetri, au Pays-Bas : ASTRON). Ce travail de R&D consiste à étudier et optimiser l'architecture du Corrélateur et à prototyper certains des sous-systèmes électroniques. Le 2GC proposé par l'équipe européenne, dont l'architecture est détaillée en Section 4.2.2.2, offre :

- des résolutions spectrales supérieures de plus d'un ordre de grandeur
- une efficacité de corrélation supérieure (i.e. sensibilité accrue)
- une haute flexibilité de configuration (i.e. une plus grande souplesse d'analyse)

Du fait de l'adoption pour le BC d'un nouveau système de filtrage (cf. Section 4.2.2.7) qui améliore considérablement les performances et la souplesse du système de détection, le développement du 2GC est maintenant repoussé dans le temps.

4.2.2.2 Principe de l'Architecture DHXF

[R.4.20] La composante européenne de l'équipe Corrélateur d'ALMA a travaillé sur un nouveau concept de corrélateurs dont l'architecture, appelée Digital Hybrid XF, est intermédiaire entre les architectures traditionnelles XF et FX (cf. Section 3.3.1). Le principe de base de cette architecture est de diminuer les ressources de corrélation requises pour obtenir une résolution spectrale donnée, en divisant la largeur de bande à corrélérer, en plusieurs sous-bandes de fréquences (SB) contiguës corrélées individuellement. L'adoption d'une telle architecture et l'évolution de la technologie des circuits intégrés permettent d'obtenir pour le 2GC, les performances décrites en Section 4.2.2.3. La réduction de la complexité du corrélateur pour une architecture DHXF est obtenue au détriment de la complexité du système de filtrage numérique. La complexité du corrélateur

étant proportionnelle au carré du nombre d'antennes et la complexité du système de filtrage numérique étant proportionnelle au nombre d'antennes, l'architecture DHXF présente des avantages par rapport à un Corrélateur de type XF, surtout lorsque le nombre d'antennes du réseau interférométrique devient important. Nous pouvons déjà noter que dans une architecture DHXF le système de filtrage joue un rôle majeur, c'est un sous-système indispensable au fonctionnement du corrélateur.

En divisant la BB en plusieurs SBs contiguës corrélées individuellement, on diminue évidemment la largeur de bande traitée par chaque corrélateur. Le nombre de planes de corrélateur maintenant nécessaire pour traiter en parallèle toute l'information d'une SB est déterminé par la largeur maximale des SBs. Il est inférieur au nombre de planes nécessaire avec une architecture XF et en fait le démultiplexage temporel peut être abandonné si la fréquence du corrélateur et la largeur des SBs sont adaptées (cf. paragraphe suivant). Par contre plusieurs corrélateurs de SB traitant les divers SBs en parallèle sont désormais nécessaires pour traiter toute l'information d'une BB. Les architectures XF et DHXF sont représentées en Figure 4.17 pour une bande corrélée de 2GHz (i.e. pas de filtrage pour le BC).

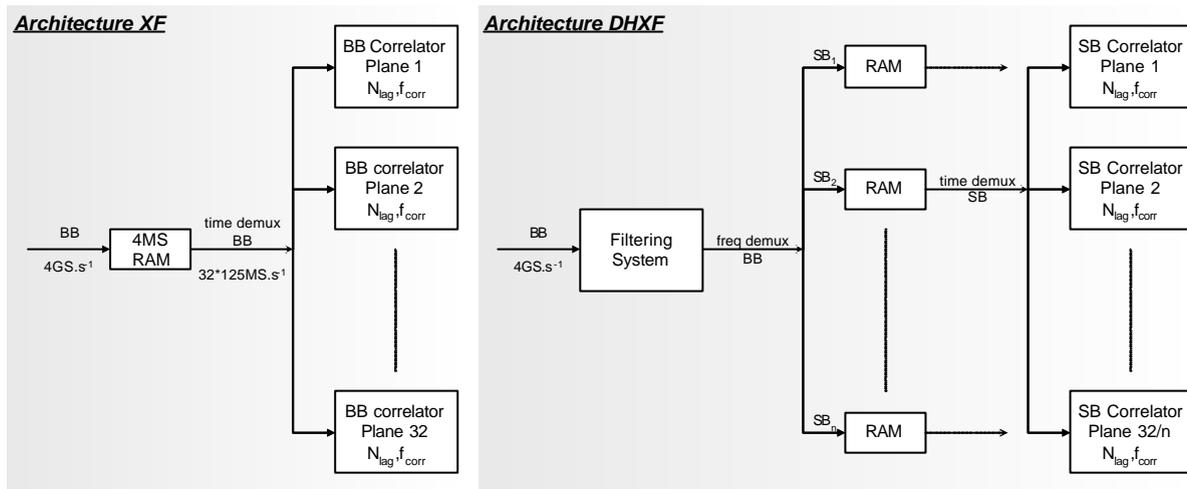


Figure 4.17 : Architecture XF et Architecture DHXF

Pour l'architecture XF :

- nombre de corrélateurs pour 1 BB = nombre de planes = $2 \times \text{largeur de BB} / f_{\text{corr}}$ soit dans le cas ALMA – BC : $4\text{GHz} / 125 \text{MHz} = 32$
- résolution spectrale = largeur de BB / N_{lag}

Pour l'architecture DHXF :

- nombre de corrélateurs pour 1 SB = nombre de planes = $2 \times \text{largeur de SB} / f_{\text{corr}}$
- nombre de SBs = largeur de BB / largeur de SB
- nombre de corrélateurs pour 1 BB = nombre de SBs * nombre de planes = $2 \times \text{largeur de BB} / f_{\text{corr}}$
- résolution spectrale = largeur de SB / N_{lag}

Ces quelques caractéristiques présentent de manière évidente l'avantage d'une architecture DHXF par rapport à une architecture XF, cet avantage peut être décrit de diverses façons bien évidemment toutes équivalentes. La façon la plus conforme à la pratique est sans doute d'exprimer que pour un nombre de lags déterminé (le maximum pouvant être intégré dans les puces de corrélation étant donnée la technologie disponible), la résolution spectrale offerte par une architecture DHXF est supérieure à celle offerte par une architecture XF d'un facteur correspondant au nombre de SBs utilisées pour représenter la BB initiale, et ce pour une complexité du corrélateur équivalente. D'autre part, l'utilisation optimale du Corrélateur DHXF est celle où le démultiplexage temporel n'est plus nécessaire, ce qui requiert une adéquation entre largeur de SBs, nombre de SBs, et fréquence de corrélation. On montre que la meilleure configuration de l'architecture DHXF est obtenue lorsque la largeur de SB et la fréquence de corrélation sont liées par le critère de Nyquist ; dans ce cas un seul plane suffit pour corrélérer chaque sous-bande. Pour le 2GC cette configuration a été retenue : 32 SBs adjacentes de 62.5MHz sont synthétisées à l'aide du système de filtrage pour couvrir chaque BB de 2GHz, de sorte que la fréquence du corrélateur reste raisonnablement basse, 125MHz. L'analyse du signal est donc effectuée par démultiplexage fréquentiel des BBs pour l'architecture DHXF, cette technique se substitue au démultiplexage temporel des BBs pour l'architecture XF.

Si la DSP du signal est bien obtenue par la séquence XF (estimation de la puissance temporelle puis TFD), l'architecture est qualifiée de « Hybride » dans le sens où l'estimation de la puissance s'effectue par sous-bande fréquentielle. Le spectre complet de la BB n'est reconstruit qu'après TFD, ce qui s'apparente à la séquence FX où l'information est analysée par canal spectral. Dans le cas théorique extrême où les SBs deviennent très étroites, l'architecture DHXF s'apparente au cas FX où le signal est d'abord analysé par canal spectral ; la seule différence avec l'architecture FX réside dans l'ordre des étapes : estimation de la puissance du signal (en représentation temporelle ou fréquentielle) et TFD vers le domaine spectral.

4.2.2.3 Modes d'Observation

Afin d'établir un tableau des principaux modes d'observation prévus pour le 2GC, précisons les caractéristiques de ce Corrélateur. Chaque corrélateur de SB offre 32 canaux spectraux pour l'analyse des tous les produits de polarisations. A l'image du BC d'autres modes de corrélation sont disponibles, ils permettent d'augmenter le nombre de canaux à 64 ou 128 selon les produits de polarisation que l'on souhaite analyser. Le nombre de lags par bande corrélée individuellement proposé pour le 2GC est donc inférieur à celui du BC, cela peut paraître étonnant si l'on ne précise pas que ces lags portent sur des échantillons de 3 bits.

Le format de corrélation adopté pour le 2GC est en effet 3 bits – 8 niveaux conférant au corrélateur une sensibilité de 0.96. Pour obtenir une telle amélioration (~10% par rapport au format à 2bits – 4 niveaux) avec le corrélateur de base il faudrait augmenter le temps d'intégration de 20% pour chaque observation, ou bien disposer de cinq antennes supplémentaires. De telles augmentations ont un coût très élevé ou sont impossibles. Comme le BC, le 2GC peut offrir des résolutions spectrales améliorées en abandonnant certaines des ressources du réseau interférométrique (BBs ou polarisations).

Le 2GC peut également restreindre à l'aide du système de filtrage la largeur de bande corrélée par BB (en abandonnant des SBs ou en diminuant la largeur des SBs). A ce propos, une caractéristique importante du 2GC est la technique de re-circulation des données. Cette technique, dont le principe est expliqué pour une application au système de filtrage en Section 7.4, consiste à augmenter virtuellement les ressources en lags, lorsque la fréquence de Nyquist associée à la largeur de bande à traiter est inférieure à la fréquence d'horloge du corrélateur. Dans ce cas un même lag hardware peut servir à calculer différents lags théoriques. Pour le 2GC le Corrélateur supporte des facteurs de re-circulation 2, 4 et 8. En terme de résolution spectrale cela se traduit par un gain de 4 (resp. 16 et 64). Autrement dit l'évolution de la résolution spectrale en fonction de la largeur de bande corrélée est quadratique, comme pour le BC, mais les raisons techniques diffèrent.

Largeur de bande corrélée par antenne : $n^b \text{ BBs} * \text{nb SBs} * \text{largeur SB}$	Produits de polarisation	N ^b de canaux par spectre	Résolution spectrale	Vitesse @ 230GHz	Résolution en vitesse @ 230 GHz
8GHz=4*32*62.5MHz	HH, VV, HV, et VH	32	1.95MHz	10400km.s ⁻¹	2.5km.s ⁻¹
8GHz=4*32*62.5MHz	HH ou VV	128	488kHz	10400km.s ⁻¹	0.64km.s ⁻¹
4GHz=2*32*62.5MHz ou 4GHz=4*16*62.5MHz	HH, VV, HV, et VH	64	0.98MHz	5200km.s ⁻¹	1.3km.s ⁻¹
4GHz=2*32*31.25MHz ou 4GHz=4*16*31.25MHz	HH, VV, HV, et VH	128	244kHz	5200km.s ⁻¹	0.3km.s ⁻¹
1GHz=4*32*7.8MHz	HH, VV, HV, et VH	256	30.5kHz	1300km.s ⁻¹	40m.s ⁻¹
7.8MHz=1*1*7.8MHz	HH, VV, HV, et VH	32768	240Hz	10km.s ⁻¹	0.31m.s ⁻¹
7.8MHz=1*1*7.8MHz	HH ou VV	130k	60Hz	10km.s ⁻¹	0.08m.s ⁻¹

Tableau 4.10 : Exemples de Modes d'Observation pour le 2GC

4.2.2.4 Construction des Spectres et Corrections

[R.4.21] Dans un Corrélateur hybride, le signal à analyser est divisé en plusieurs SBs qui sont analysées séparément. La question des effets de bord devient essentielle puisque cela détermine la précision avec laquelle le spectre complet est reconstruit dans les régions de transition. Les données produites par le Corrélateur et les spectres de SB associés sont étalonnés et corrigés individuellement pour un certain nombre d'effets instrumentaux avant d'être re-combinés. Les étapes (software) de traitement du signal après corrélation sont décrites ci-après. La plupart de ces étapes ne sont pas propres aux Corrélateurs hybrides mais sont plus importantes encore pour ce type d'architecture.

1. Correction de quantification. Le signal est quantifié à plusieurs reprises au cours du traitement électronique. Les quantifications les plus critiques interviennent au niveau du CAN (3 bits – 8 niveaux) et en sortie du système de filtrage (2 bits – 4 niveaux pour le BC, 3 bits – 8 niveaux pour le 2GC). Des quantifications de moindre importance sont aussi appliquées en interne au système de filtrage. La relation entre les fonctions de corrélation de deux signaux numériques quantifiés sur un nombre fini de niveaux et des deux signaux initiaux non quantifiés peut être établie analytiquement. Cependant la détermination de cette relation devient difficile quand les signaux subissent plusieurs quantifications successives. En fait cette relation est parfaitement connue pour des corrélateurs 2 bits – 4 niveaux et 3 bits – 8 niveaux traitant le signal immédiatement après sa numérisation par les CANs. Cette même relation n'a en revanche pas été établie dans le cas nouveau où le signal numérisé par les CANs est traité par un système de filtrage numérique dans lequel il subit une ou plusieurs re-quantifications avant d'être corrélé. Dans ce cas une modélisation numérique peut être réalisée à partir de données artificielles ; elle permet de définir de manière empirique la correction de quantification.

2. « Tapering » ou apodisation du spectre par pondération de la fonction de corrélation. La longueur finie de la fonction de corrélation produit une détérioration du spectre. Comme expliqué d'un point de vue général en Section 3.3.1.3, la fonction de corrélation finie peut en effet être considérée comme le produit de la fonction de corrélation infinie idéale par la fenêtre de pondération. Le spectre résultant correspond donc à la convolution du spectre idéal par la TFD de la fonction de pondération choisie ; chaque canal est pollué par le contenu spectral des autres canaux. L'apodisation est utilisée pour réduire l'influence des canaux spectraux adjacents (les plus polluants), au détriment de la résolution spectrale. Pour les Corrélateurs hybrides il est essentiel de réduire les effets de bord associés aux canaux extrêmes de chaque sous-bande car ceux-ci comportent a priori une information utile puisqu'ils sont distribués à travers tout le spectre observé et donc dans la fenêtre spectrale d'intérêt. La fenêtre de Hanning est généralement adoptée pour ces bonnes propriétés d'atténuation des lobes secondaires.

3. Transformée de Fourier discrète. Habituellement la TFD est calculée en des points de fréquence normalisée définis par la formule $v_k = k/2N_{lag}$, pour k entier compris entre 0 et N_{lag} . Chaque point spectral résultant peut être considéré comme une estimation de l'énergie spectrale complexe contenue dans un canal de largeur $\Delta v = 1/2N_{lag}$ (résolution spectrale) centré en v_k , excepté pour les canaux 0 et N qui sont réels et de largeur spectrale $1/4N_{lag}$. Pour un corrélateur hybride ces 2 canaux extrêmes existent pour chaque spectre de SB, aussi afin de faciliter la reconstruction du spectre complet, la TFD est calculée pour les points de fréquence $(k+1/2)/2N_{lag}$, k entier compris entre 0 et $N-1$. Ainsi la bande analysée est divisée en N canaux spectraux équivalents, tous complexes et de largeur Δv . Le calcul de la TFD en ces points « décalés » peut être obtenu par calcul classique de la TFD des coefficients de corrélation si ces derniers sont préalablement multipliés par une exponentielle : $S(v) = TFD(r_k \cdot \exp(2\pi j k / 4N_{lag}))$.

4. Correction des réponses individuelles des canaux spectraux. Cette correction prend en compte les effets dus à l'ondulation des filtres et au repliement des spectres (« aliasing »), mais aussi la distorsion due au tapering introduit dans l'étape précédente. Cette correction inclut une composante fonction des données car la réponse d'un canal spectral dépend de la variation locale du spectre ; les erreurs induites par l'ondulation des filtres sont amplifiées en présence de forts gradients spectraux. Les caractéristiques spectrales de chaque SB sont déterminées par le filtre à l'origine de la synthèse de cette SB. Les régions de transition constituent le problème principal pour la reconstruction du spectre de BB complet (cf. Section 4.2.2.5), car elles altèrent en amplitude et en phase, les spectres de leur propre SB par repliement, et les spectres des SBs adjacentes. Pour limiter cet aliasing les régions de transition des filtres doivent être aussi étroites que possible ; cela exige un nombre de poids élevé et augmente évidemment la complexité technique des filtres. Il est toutefois inutile d'adopter des régions de transition plus étroites que la largeur des canaux induite par le tapering.

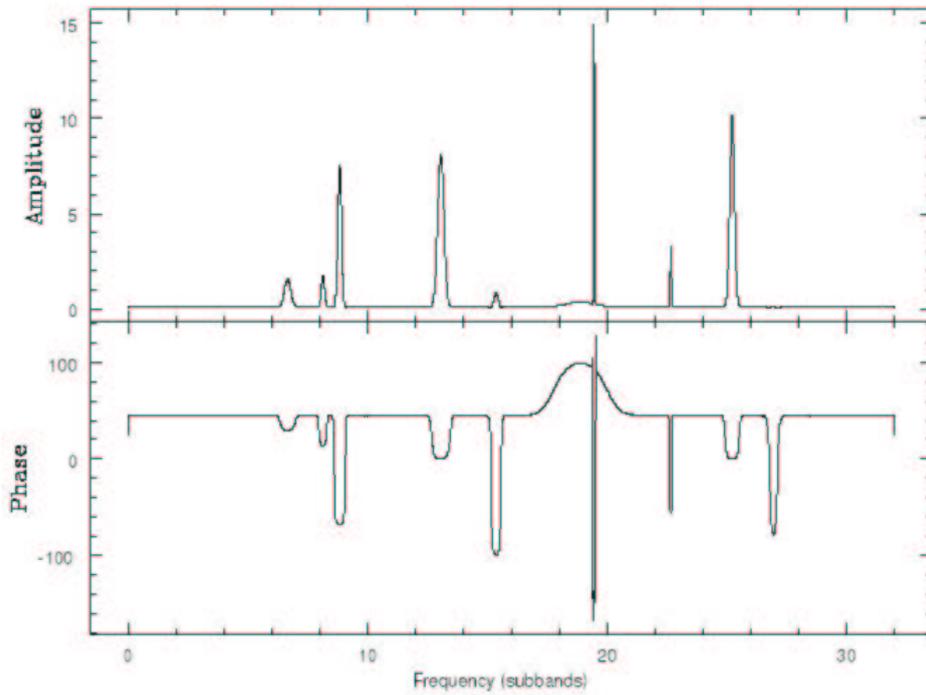


Figure 4.18 : Spectre Radioastronomique pour Simulation

Pour illustrer ce propos considérons le spectre de la Figure 4.18 et intéressons nous à l'analyse du signal originel par un Corrélateur hybride. Nous nous focaliserons sur les 8^{ème} et 9^{ème} SBs qui correspondent à des variations spectrales importantes. En Figure 4.19 sont représentés, le spectre initial (en vert), le spectre obtenu au moyen d'un Corrélateur hybride de 512 canaux par SB (en rouge) et le spectre obtenu au moyen d'un Corrélateur hybride de 64 canaux par SB (croix noires). Les filtres considérés pour modéliser les architectures hybrides comportent plus de 3000 poids ; la bande rejetée est atténuée de 40dB, l'ondulation dans la bande passante est de +/- 0.14dB et les régions de transition sont telles que l'atténuation des bandes repliées est équivalente à celle des lobes secondaires pour une fenêtre de Hanning.

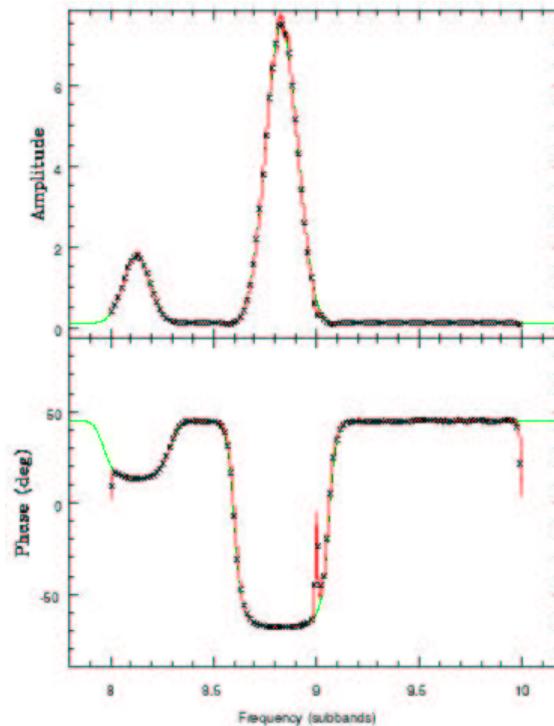


Figure 4.19 : Spectre Reconstituit entre les SBs 8 et 10 – Architecture Hybride

Les erreurs d'évaluation des spectres dans les régions de transition peuvent atteindre 30% en amplitude et 20° en phase (cf. Figure 4.20, gauche). Après correction ces erreurs sont réduites d'un facteur 3 ou 4 mais ne sont pas complètement éliminées (cf. Figure 4.20, droite).

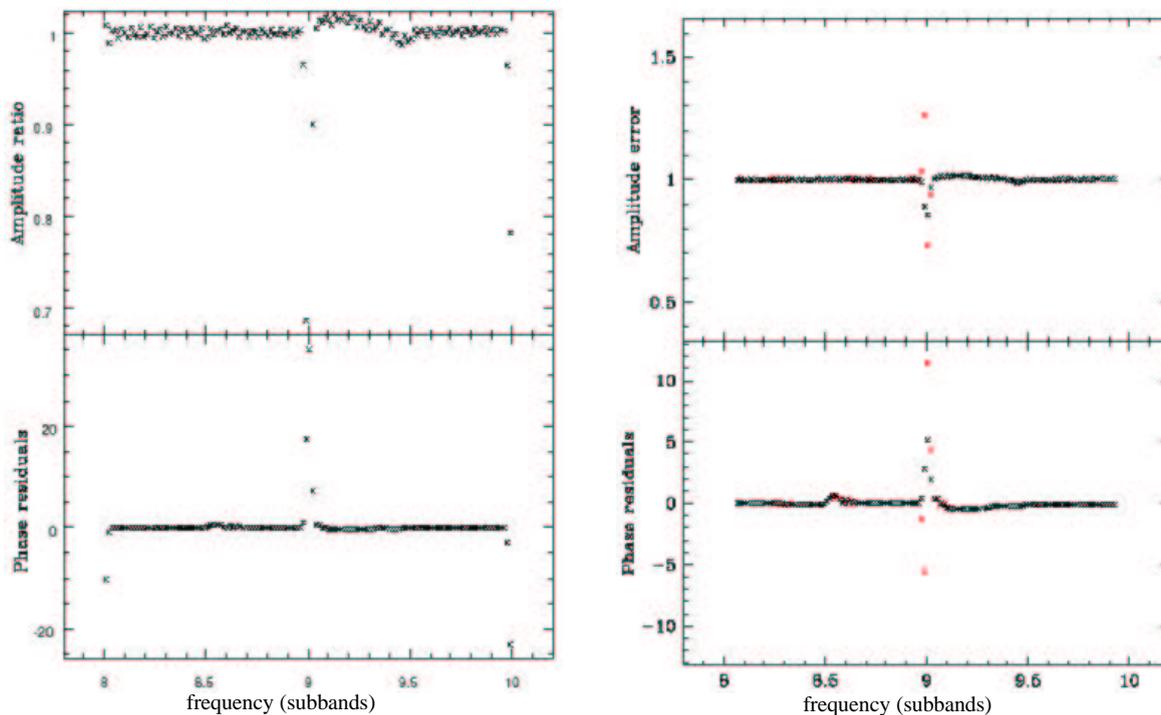


Figure 4.20 : Architecture Hybride – Erreurs avant Correction et Erreurs après Correction

Des spectres de grande précision (erreur $<1\%$ en amplitude et $<1^\circ$ en phase) peuvent être obtenus en adoptant des SBs se chevauchant (cf. Section 4.2.2.5) et en abandonnant les canaux de fréquences les plus affectés en bord de chaque spectre de SB. En Figure 4.21 sont représentées les erreurs résiduelles pour des SBs chevauchées de 1 point spectral (gauche) et de 2 points spectraux (droite).

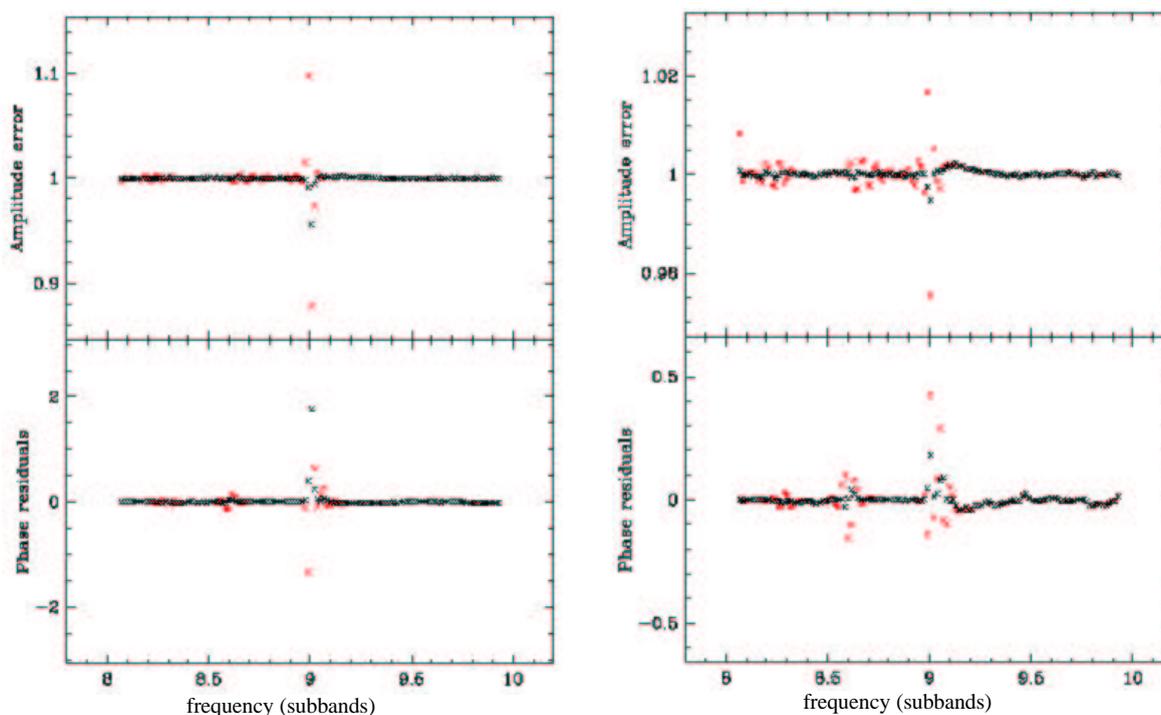


Figure 4.21 : Architecture Hybride – SB chevauchées – Erreurs après Correction

5. Normalisation des spectres. Chaque canal spectral est redimensionné avant la re-quantification finale. L'information de puissance totale collectée à la sortie de chaque filtre permet de ré-aligner les spectres de SB à un même niveau de puissance.

4.2.2.5 Problème des Régions de Transition – SBs Chevauchées

[R.4.22] L'inconvénient majeur des Corrélateurs hybrides est lié aux régions de transition des filtres de SB qui peuvent induire des pertes d'information, et qui en tous cas compliquent la construction du spectre de BB, par juxtaposition des spectres de SBs. Il est évident que ce problème est directement lié aux caractéristiques des filtres ; plus les régions de transition sont étroites (i.e. plus les filtres sont techniquement complexes), moins le spectre de BB est altéré. Diverses configurations sont représentées sur les Figures 4.22, 4.23 et 4.24 ; un compromis entre complexité des filtres, complexité du processus de construction et qualité de représentation spectrale est possible.

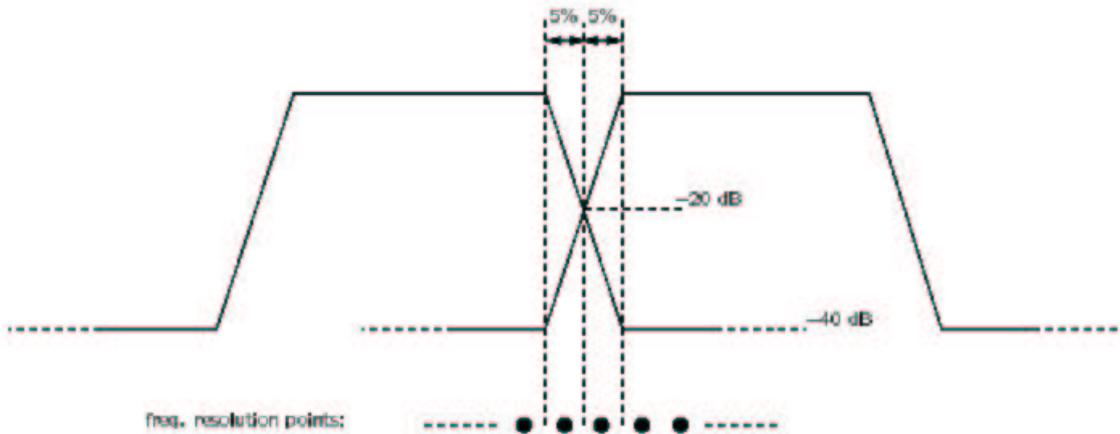


Figure 4.22 : Régions de Transition – Pente de $-20\text{dB}/\Delta v$

Dans la situation de la Figure 4.22, 2 points de fréquence par SB présentent un SNR dégradé. L'adoption de filtres aux régions de transition 2 fois plus étroite conduit à la situation de la Figure 4.23. La dégradation du SNR pour les 2 points de fréquence compris dans la région de transition est alors de l'ordre de 3dB.

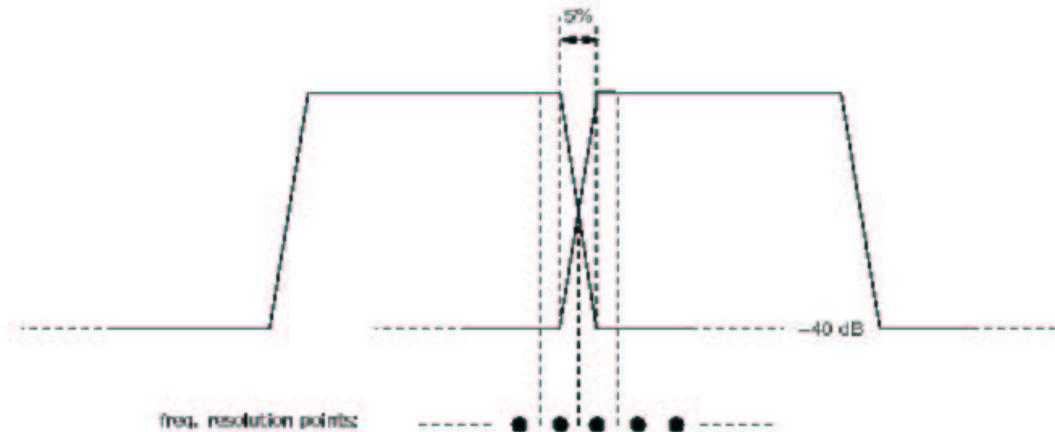


Figure 4.23 : Régions de Transition – Pente de $-40\text{dB}/\Delta v$

Une situation intermédiaire consiste à adopter comme point de fréquence commun aux 2 SBs le point d'atténuation à 3dB de la zone de transition (cf. Figure 4.24). La complexité des filtres est dans ce cas moins de 2 fois supérieure aux filtres de base. Le SNR au point de fréquence commun est légèrement dégradé, les autres canaux spectraux ne le sont pas car l'atténuation des SBs adjacentes atteint 40dB. La difficulté réside dans la reconstruction du canal commun qui doit s'effectuer par addition des puissances estimées pour chacune des 2 SBs.

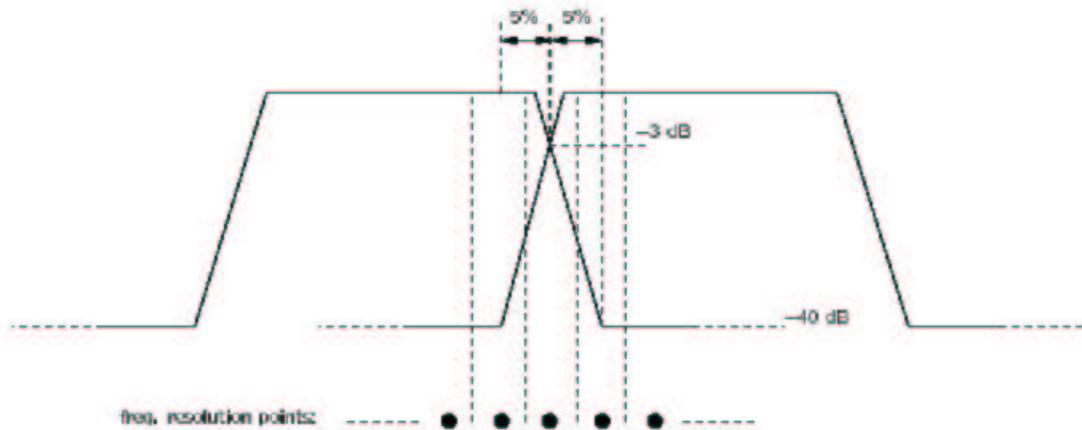


Figure 4.24 : Régions de Transition – Point Commun à -3dB

L'adoption de SBs chevauchées permet d'éviter la perte d'information dans les régions de transition lorsque des observations large bande sont effectuées à l'aide d'un Corrélateur hybride. En choisissant un recouvrement suffisant, chaque point de résolution spectrale est couvert par la bande passante de l'un des filtres de SB. Plus le recouvrement est important, plus les spécifications des filtres de SBs sont relaxées. Deux stratégies sont possibles pour opérer le chevauchement des SBs et couvrir toute la largeur de BB : (1) adoption de SBs plus larges ou (2) accroissement du nombre de SBs. Pour obtenir une couverture continue du spectre de BB avec la résolution spectrale optimale, un chevauchement des SBs de 10% et des régions de transition de 2 points de fréquence peuvent être adoptés. Cette situation est représentée en Figure 4.25, la complexité des filtres correspond à celle des filtres de base de la Figure 4.22. La construction du spectre de BB se fait simplement en juxtaposant les SB et en ne conservant que les points de fréquence compris dans la bande passante de l'un des filtres.

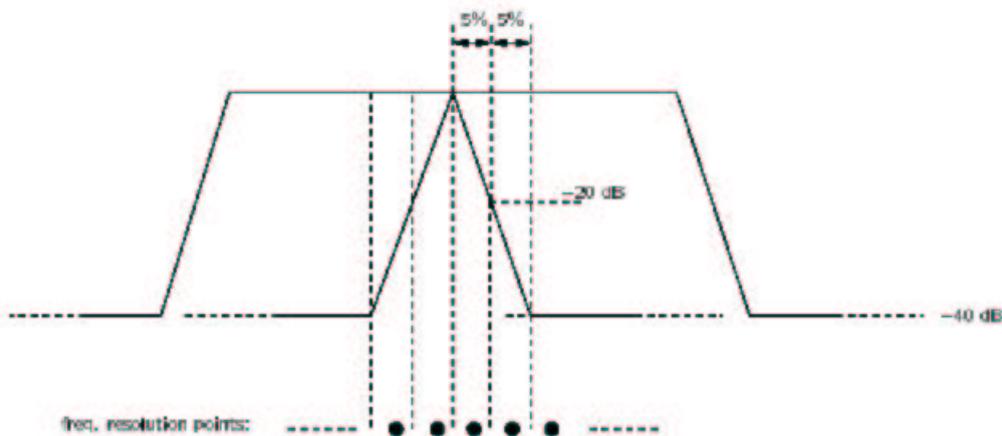


Figure 4.25 : Régions de Transition – SBs chevauchées

1. L'élargissement des SBs synthétisées et l'analyse de ces SBs ne peuvent être obtenus sans augmentation de la fréquence d'horloge des filtres et des corrélateurs de SBs. Un recouvrement de 10% à chaque bord des SBs conduit à une largeur totale de SB de $1.2 \times 62.5\text{MHz} = 75\text{MHz}$, soit une fréquence d'échantillonnage de 150MHz. La largeur de SB utile (bande passante des filtres de SB) reste égale à 62.5MHz. Notons que la première et la dernière SB ne possèdent qu'une zone de recouvrement et peuvent donc présenter des caractéristiques légèrement différentes. La modification de la fréquence n'est pas suffisante pour analyser correctement le signal. En effet il n'y a plus adéquation entre position spectrale des SBs et repliement des spectres par re-échantillonnage. Ce problème est illustré en Figure 4.26 où l'aliasing entre les composantes de fréquences négatives et positives de la SB synthétisée est mis en évidence.

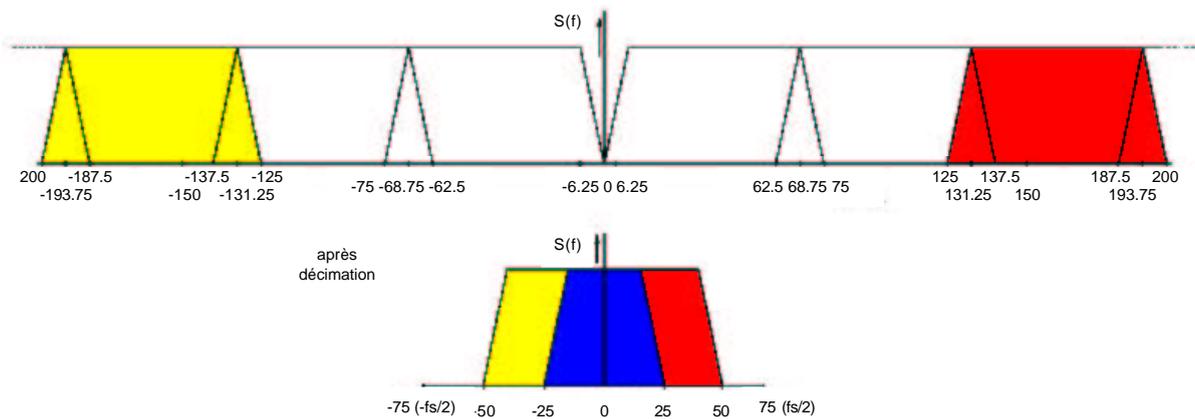


Figure 4.26 : SBs chevauchées – Elargissement des SBs

La solution consiste à traduire en fréquence le signal afin de faire correspondre position des SBs et point de repliement spectral. Techniquement cela est implémenté au moyen d'un système OL – mélangeur. Puisque la translation en fréquence est différente pour chaque SB, ce traitement ne peut être appliqué à l'aide des OLs et mélangeurs analogiques des Back-Ends. Chaque SB possède son propre système OL – mélangeur, développé en mode numérique et intégré au système de filtrage. La complexité d'un tel système et la complexité additionnelle induite sur le filtre lui-même sont conséquentes ; elles sont détaillées dans la Section 7.2. Notons que tout le Corrélateur doit fonctionner avec une horloge à 150MHz. Cette difficulté technique s'ajoute à celle de la réalisation de la conversion série – parallèle des BBs : les échantillons à $4GS.s^{-1}$ doivent être démultiplexés temporellement par un facteur non entier ($4GHz/150MHz=26.7$) pour s'adapter à la vitesse du Corrélateur.

2. Accroissement du nombre de SBs. Pour cette option et un même recouvrement de 10% à chaque bord, la largeur totale de SB reste égale à 62.5MHz, par contre la largeur de SB utile devient $62.5MHz/1.2=52MHz$. Le nombre de SBs nécessaire pour couvrir les BBs de 2 GHz est $32 \times 1.2=39$ SBs. Comme pour le cas 1 et pour les mêmes raisons, un système OL – mélangeur digital doit être intégré au système de filtrage (cf. Figure 4.27).

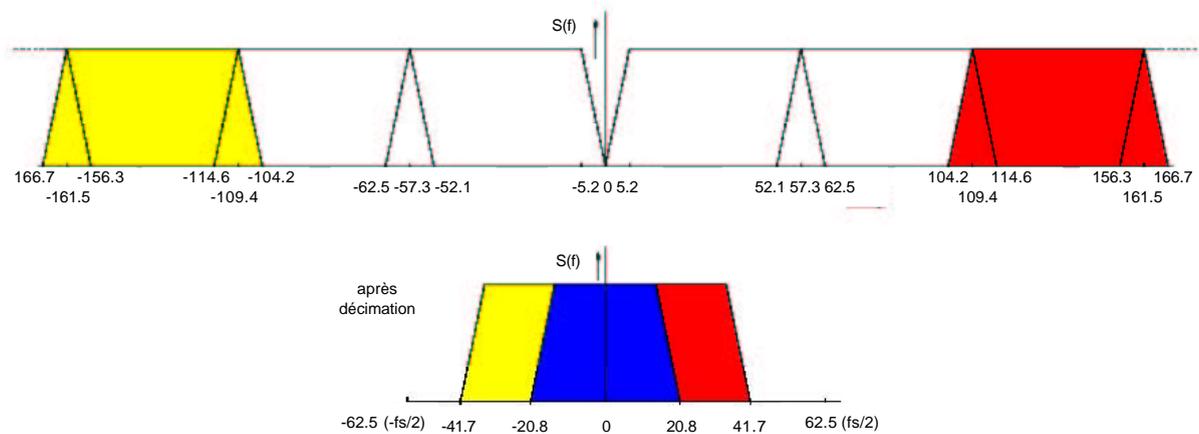


Figure 4.27 : SBs chevauchées – Accroissement du Nombre de SBs

Cette approche n'a pas d'inconvénient concernant la fréquence du Corrélateur car la largeur totale de SB requiert toujours une horloge à 125MHz. Le désavantage de cette option est lié au nombre accru de SBs qui doivent être synthétisées, conduisant à une augmentation linéaire des ressources de filtrage et de corrélation (22% d'augmentation par rapport aux 32 SBs initiales).

4.2.2.6 Souplesse d'Analyse

Si le traitement de signaux radio-astronomiques par des Corrélateurs hybrides pose un certain nombre de problèmes théoriques et conduit à des défis techniques, un tel traitement présente a contrario des avantages significatifs en terme de performance et de souplesse pour l'analyse spectrale. Le principal avantage, déjà

évoqué en Section 4.2.2.2, est l'optimisation de la résolution spectrale, mais l'analyse du signal par SB offre bien d'autres possibilités. En effet sans anticiper sur les chapitres concernant la conception détaillée du système de filtrage en architecture DHXF, chaque SB est a priori synthétisée par un filtre différent, et ces divers filtres de SB sont indépendants. Il peut donc être imaginé que les modes de filtrage sélectionnés pour les SB diffèrent, ce qui signifie que les largeurs de SB et les résolutions spectrales associées ne sont pas nécessairement communes pour l'ensemble d'une BB. De plus, le système OL – mélangeur qui doit être intégré à chaque filtre de SB, dans le cas de SBs chevauchées peut être utilisé pour placer la bande d'analyse n'importe où dans la BB. En fait l'astronome dispose d'un certain nombre de ressources indépendantes de filtrage (autant que de SB dans l'architecture hybride retenue) qu'il peut configurer individuellement pour s'adapter au mieux aux caractéristiques spectrales de l'objet observé.

Un exemple d'observation est donné en Figure 4.28 : le signal considéré pour cette modélisation présente 13 raies spectrales aléatoirement réparties dans une bande de 2GHz (spectre en haut et à gauche). La connaissance a priori de la position des groupes de raies permet une analyse simultanée des trois fenêtres spectrales d'intérêt avec des résolutions améliorées (les 3 autres spectres). La souplesse de l'architecture hybride peut également être mise à profit pour étudier simultanément en continu une large bande spectrale et zoomer sur une SB étroite du spectre qui présenterait un motif, objet d'une étude spectroscopique.

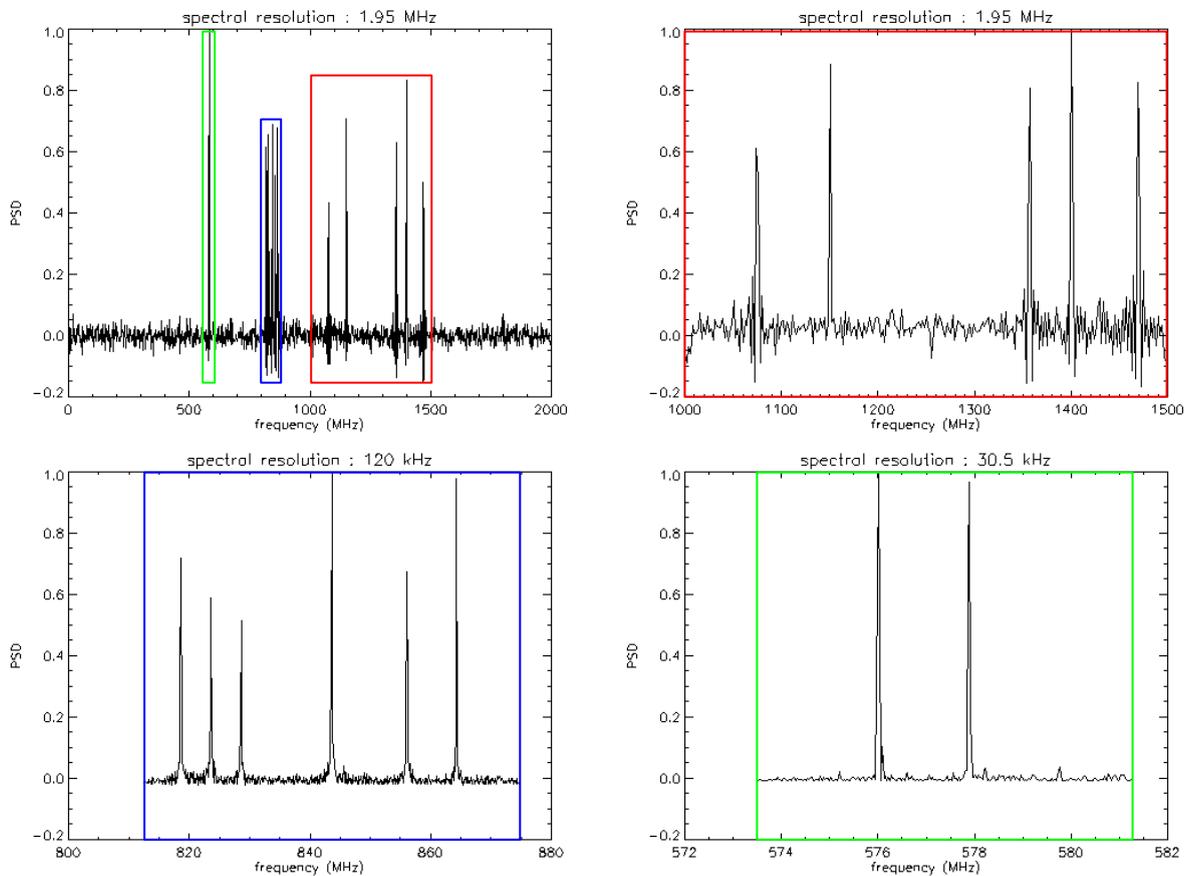


Figure 4.28 : Analyse Spectrale d'un Signal Radioastronomique avec une Architecture DHXF

4.2.2.7 Architecture DHXF et BC

[R.4.23] Les performances du BC en terme de résolution spectrale peuvent être améliorées simplement, en modifiant uniquement le système de filtrage. L'architecture parallèle en division temporelle du BC peut en effet être transformée en architecture parallèle en division fréquentielle requise pour un Corrélateur hybride. En architecture XF et pour le mode d'observation des plus larges bandes (2GHz par BB) le signal est divisé en 32 voies parallèles, chacune transportant 1/32ms d'information à 125MHz, chaque voie étant corrélée par un plane du corrélateur. En architecture DHXF et pour le mode d'observation des plus larges bandes, le signal peut être divisé en 32 SBs de 62.5MHz, corrélées individuellement à 125MHz par les planes du corrélateur XF devenant ainsi des corrélateurs de SB. Sans modifier l'architecture ni même les ressources du corrélateur, mais en développant un système de filtrage différent et quelque peu plus complexe que celui initialement prévu,

l'architecture du BC peut devenir hybride avec tous les avantages précédemment décrits. Cette option a été proposée par l'équipe du NRAO (National Radio Astronomy Observatory, USA) en charge du développement du BC. Cette équipe a proposé l'adoption d'une architecture « polyphase » pour le système de filtrage (cf. Section 6.2.2). Dans le même temps, l'équipe européenne travaillant à l'architecture et au prototypage du 2GC a étudié l'option « système de filtrage du 2GC + corrélateur du BC ». Il a été démontré que le système de filtrage initialement pensé pour le 2GC pouvait parfaitement s'adapter au corrélateur du BC et transformer le BC en un corrélateur hybride. Ce système de filtrage 2GC (quelque peu bridé) peut respecter les spécifications établies pour le BC en terme de dimension physique du PCB, consommation, et coût. Cette option « système de filtrage du 2GC + corrélateur du BC » a été présentée à la Critical Design Review du BC en Novembre 2003, et a été retenue pour le BC. Le développement du système de filtrage est dévolue à l'équipe européenne. Les résolutions spectrales offertes par ce BC – hybride sont décrites dans le Tableau 4.11, où seuls sont considérés les modes d'observations obtenus avec les ressources complètes du réseau interférométrique (64 antennes, 4 paires de BBs par antenne, 4 produits de polarisation). Les tableaux complets résumant les modes d'observations possibles sont fournis en Annexe. L'amélioration de la résolution spectrale varie d'un facteur 1 à 32 selon la largeur de bande corrélée. L'adoption de l'architecture DHXF optimise les observations larges bandes.

Largeur de bande corrélée par BB : nb SBs * largeur SB	Résolution spectrale	Vitesse @ 230GHz	Résolution en vitesse @ 230 GHz	Augmentation de la résolution BC – XF
2GHz=32*62.5MHz	0.98MHz	10400km.s ⁻¹	1.3km.s ⁻¹	*32
1GHz=16*62.5MHz	0.49MHz	5200km.s ⁻¹	0.6km.s ⁻¹	*16
500GHz=8*62.5MHz	244kHz	2600km.s ⁻¹	320m.s ⁻¹	*8
250GHz=4*62.5MHz	122kHz	1300km.s ⁻¹	160m.s ⁻¹	*4
125GHz=2*62.5MHz	61kHz	650km.s ⁻¹	80m.s ⁻¹	*2
62.5MHz=1*62.5MHz	30.5kHz	325km.s ⁻¹	40m.s ⁻¹	*1

Tableau 4.11 : Résolutions Spectrales pour le BC – HXF

5 Conception des Circuits Numériques

5.1 Circuits Numériques

5.1.1 Etat de l'Art

Les ASICs (Application Specific Integrated Circuits) sont, comme leur nom l'indique, des circuits intégrés développés pour répondre au besoin spécifique d'une application. Leur développement a été rendu possible par l'apparition conjointe des technologies micro-électroniques et d'outils logiciels de conception (CAO) spécialisés. Ces circuits peuvent être analogiques, numériques ou mixtes ; nous nous intéresserons essentiellement au cas numérique. L'objet de ces ASICs est de remplacer un grand nombre de circuits intégrés standards analogiques, numériques, des microprocesseurs et des mémoires afin d'obtenir un système plus performant en terme de vitesse et de consommation, grâce une grande densité d'intégration. De plus, l'adoption de ces ASICs conduit à une diminution de la complexité des PCBs pour une même fonctionnalité, en pratique ils permettent plutôt de conserver une complexité de PCB « raisonnable » alors que les fonctionnalités atteintes sont de plus en plus complexes. Aujourd'hui l'évolution des technologies électroniques (représentée par la Figure 5.1 [R.5.1]) est encore décrite par la loi de Moore (densité d'intégration doublant environ tous les 18 mois). Cette loi devrait rester valable au delà de 65nm jusqu'à ce que l'on soit gêné par les effets quantiques.

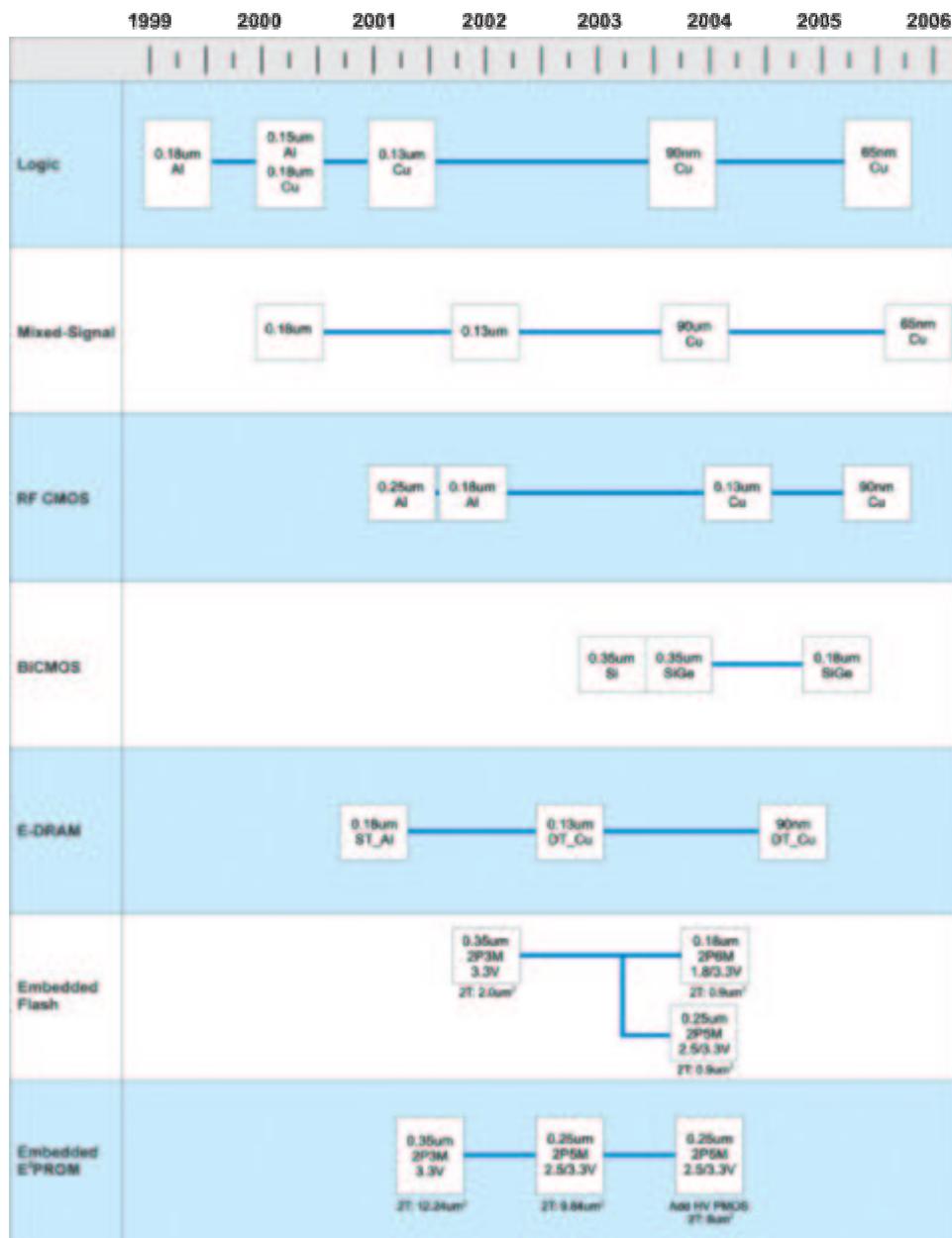


Figure 5.1 : Evolution des Technologies ASICs

En fait, le terme ASIC recouvre des méthodes de conception et des technologies de réalisation différentes, adaptées à des besoins divers. Une typologie généralement admise classe les ASICs en quatre grandes familles. [R.5.2]

▪ **Les circuits pré-diffusés**

Les circuits pré-diffusés (« Gate Arrays ») sont constitués d'éléments standards réalisés dans le silicium sous forme matricielle, lors d'une phase de préfabrication. L'étape de conception consiste à personnaliser ces circuits. Cette personnalisation aboutit à la réalisation par le «fondeur de silicium», d'interconnexions spécifiques à l'application. Le concepteur dispose de fonctions élémentaires simples, telles que portes, bascules, multiplexeurs, qu'il agence pour constituer son circuit.

▪ **Les circuits pré-caractérisés**

Les circuits pré-caractérisés (« Standard Cells » ou « Semi Custom ») sont construits à partir de cellules élémentaires plus ou moins complexes, existant virtuellement sous forme de description logicielle dans une bibliothèque informatique délivrée par le fondeur. La conception de circuits analogiques ou numériques est possible, en fonction du contenu de la bibliothèque mise à disposition. La mise en œuvre de ces cellules implique l'utilisation de la panoplie complète des outils CAO (cf. Section 5.2) et la réalisation physique du composant passe par toutes les étapes technologiques du « process » de fabrication. Les circuits ainsi obtenus présentent des performances élevées. Le prix de production unitaire peut être réduit pour de grandes quantités du fait de densités d'intégration accrues : seuls seront gravés dans le silicium les cellules et opérateurs nécessaires à la fonctionnalité du circuit. Les puces de corrélation ALMA appartiennent à cette famille d'ASIC.

▪ **Les circuits à la demande, ou sur mesure**

Les circuits à la demande (« Full Custom ») sont chronologiquement les premiers appareils. Chaque élément (transistor, résistance, capacité, etc.) est dessiné sur mesure. Le dimensionnement spécifique de ces éléments a pour objectif d'optimiser les performances électriques et de réduire la surface de silicium. Les coûts d'étude sont très élevés et ne peuvent être amortis que pour une production en volume important. Comme pour les circuits pré-caractérisés, toutes les étapes technologiques du process sont nécessaires à la réalisation du circuit. En pratique, les circuits à la demande associent très souvent des sous-blocs « pré-caractérisés » et des sous-blocs « sur mesure ». De tels développements concernent principalement les systèmes analogiques ou mixtes. Ils peuvent s'imposer pour des développements justifiant de densités d'intégration très grandes, ou de performances très élevées (e.g. CAN ALMA).

▪ **Les circuits à logique programmable**

Les circuits à logique programmable (Programmable Logic Devices, l'acronyme PLDs désignant généralement l'ensemble des composants de logique programmable) sont des circuits constitués de matrices de cellules dont les interconnexions et la configuration interne sont effectuées depuis l'extérieur du composant, avec des moyens de programmation informatique, puis électriques, dédiés. Ces moyens sont à la disposition du concepteur du circuit. Ils permettent de réaliser, sans recours à un fondeur, des circuits combinatoires ou séquentielles de complexité variable. Le niveau d'intégration croissant de ces circuits et la large gamme de produits disponibles rendent ces PLDs de plus en plus attrayants, en particulier vis à vis des circuits pré-diffusés qui tendent à disparaître.

	Avantages	Inconvénients
<i>Logique Discrète</i>	- Disponibilité - Facilité de conception - Coût	- Densité d'intégration faible
<i>Logique Programmable (CPLD et FPGA)</i>	- Densité d'intégration élevée - Re-programmation	- Système non optimal (Silicium, consommation, package)
<i>ASIC (Semi et Full Custom)</i>	- Densité d'intégration très élevée - Performances optimales	- Durée et Complexité de conception

Tableau 5.1 : Avantages et Inconvénients de Diverses Familles de Circuits Numériques

5.1.2 Les Circuits à Logique Programmable

[R.5.3] Les premiers PLDs étaient des réseaux logiques combinatoires programmables. Toute fonction combinatoire pouvant se décomposer en une somme de termes produits ou en un produit de termes sommes, la première architecture, appelée PLA (pour Programmable Logic Array), consistait en deux plans programmables permettant la combinaison de portes logiques « AND » et « OR » et le partage des sorties des « AND » entre les

divers « OR » (cf. Figure 5.2). Cette architecture était très flexible, mais à l'époque compte-tenu de la technologie de 10µm, les délais de propagations étaient importants et la vitesse du PLA relativement faible. Aussi une nouvelle architecture fut-elle imaginée. Cette architecture, dite PAL (pour Programmable Array Logic), est une variante du PLA dans laquelle le plan des portes « OR » est figé. L'avantage de cette architecture, représentée en Figure 5.3, était de présenter des délais de propagation plus faibles, mais au détriment de la flexibilité. Ces deux architectures ont été initialement développées en technologie TTL schottky. Notons que cette architecture PAL est « duale » de l'architecture d'une mémoire PROM dans laquelle le plan figé est le plan de portes « ET » formant le décodeur d'adresse, et le plan configurable est le plan de portes « OU » formant l'encodeur de sortie.

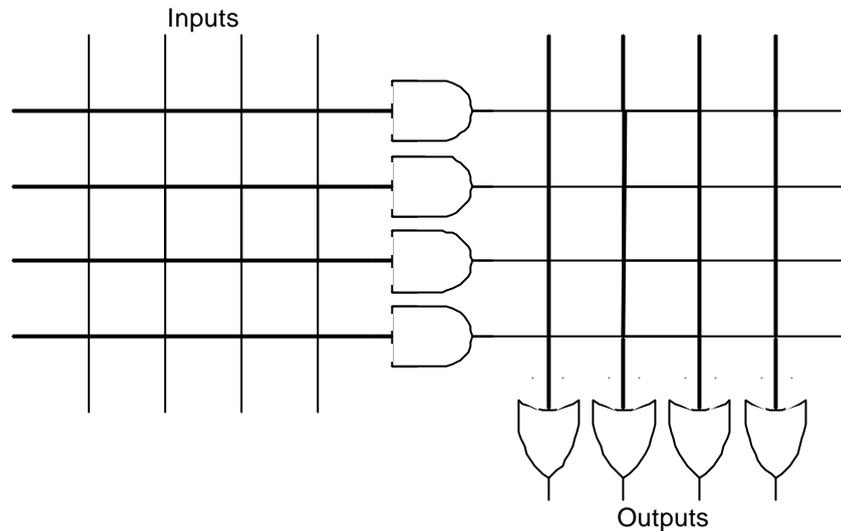


Figure 5.2 : Architecture PLA – Cline 1975

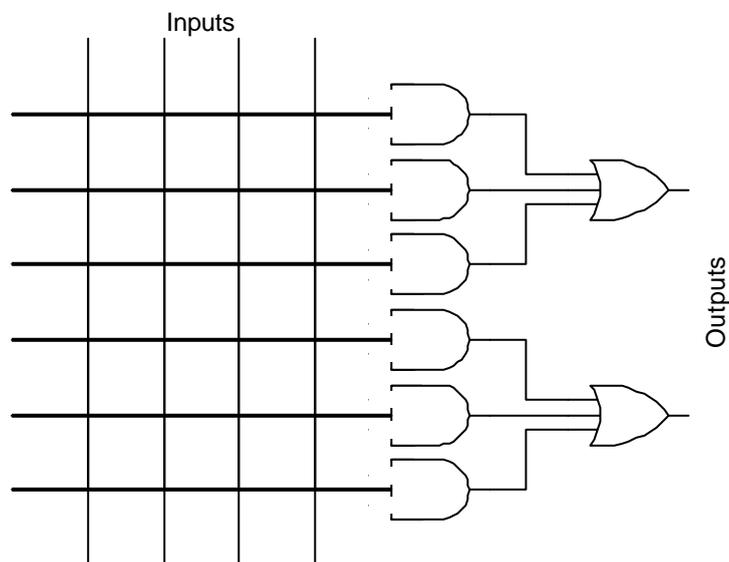


Figure 5.3 : Architecture PAL – Birkner 1978

D'autres architectures ont suivi, s'inspirant du motif de base de l'architecture PAL. Ces divers systèmes se différencient par leur densité et leur technologie. Les PLDs, qui ont donné leur nom à l'ensemble des circuits à logique programmable et qui sont souvent dénommés SPLD (Simple PLD) de nos jours, sont en technologie CMOS. Sont également apparues les versions séquentielles des architectures PAL et PLD pour lesquelles les sorties du réseau « AND » sont traitées par des registres de type bascule D et peuvent être ré-injectées en entrée du réseau « AND ». D'autre part les versions re-programmables des PAL et PLD, à savoir GAL (Generic Array Logic), EPLD (Erasable PLD) et EEPLD (Electrically Erasable PLD), ont été développées. Ces divers composants sont développés en technologie EPROM, EEPROM ou mémoire Flash.

Le niveau supérieur d'intégration est dénommé CPLD (Complex PLD). Ces CPLDs ne sont qu'une extension des SPLDs ; ils se basent sur le même motif architectural et sur les mêmes technologies. L'idée est simplement d'intégrer un plus grand nombre de motifs regroupés dans des macro-structures souvent désignées comme des blocs logiques, et d'organiser ces blocs logiques autour d'une matrice d'interconnexions (cf. Figure 5.4). Il existe donc deux niveaux d'interconnexions : la matrice globale et le réseau interne à chaque bloc logique.

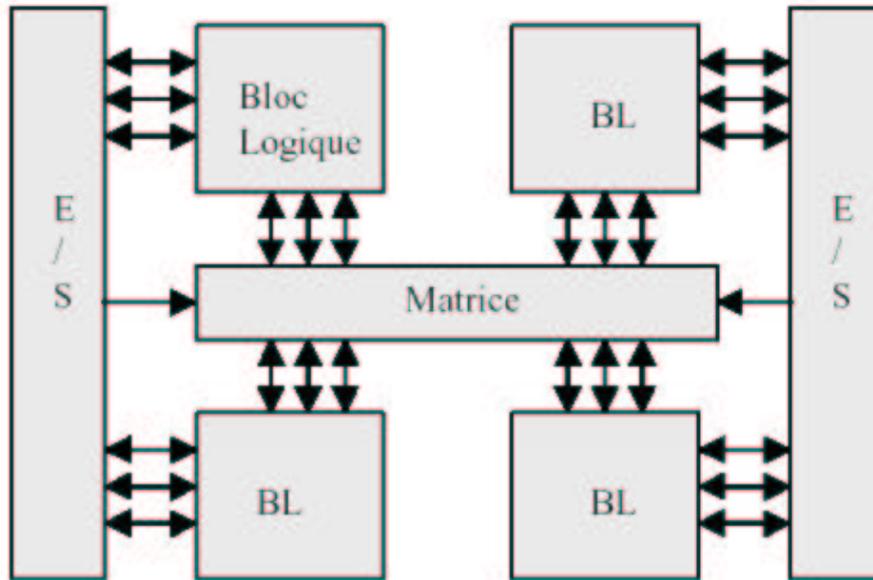


Figure 5.4 : Architecture d'un CPLD

Au milieu des années 80 est apparue une nouvelle famille de composants dont le concept est de combiner la souplesse des PLDs et la densité des Gate Arrays, les FPGAs (Field Programmable Gate Arrays). Il existe deux types de FPGA qui se distinguent par les cellules logiques implémentées et la méthode utilisée pour réaliser les interconnexions. Le type le plus courant de FPGA est développé en technologie SRAM et doit donc être reprogrammé à chaque mise sous tension ; la fonctionnalité peut être modifiée à volonté. Son architecture est matricielle en cellules logiques et en réseau d'interconnexions. On peut considérer, sans trop s'éloigner de la réalité, que la cellule logique typique consiste en une petite LUT (à 4 entrées et 1 sortie par exemple) et un registre de sortie. La LUT, dont le contenu est initialisé lors de la programmation du FPGA, implémente la table de vérité du signal de sortie de la cellule logique en fonction de ces 4 entrées. Cette structure définit la granularité du composant : toute fonction logique à intégrer est décomposée en une combinaison de cellules logiques. La complexité (en nombre de cellules logiques) de la fonction à intégrer peut donc être estimée en considérant les dimensions de la LUT. Les interconnexions sont également effectuées à l'aide de bits SRAM. L'autre type de FPGA, très proche des Gate Arrays, est non re-programmable car les interconnexions sont figées (anti-fusibles) et possède une architecture basée sur des portes logiques traditionnelles.

La tendance actuelle pour les ASIC programmables sur site est une augmentation de la densité d'intégration permettant à la fois, l'augmentation du nombre de cellules logiques et l'implantation de fonctions logiques complexes d'usage courant prêtes à l'emploi (mémoire RAM, mémoire FIFO, diviseurs de fréquence, etc.), voire de fonctions paramétrées plus complexes encore, dites IP (Intellectual Properties, e.g. FIR, FFT, etc.).

5.1.3 Exemple de FPGAs – la Famille Altera Stratix

[R.5.4] La famille de FPGAs Stratix correspond aux plus grandes densités disponibles aujourd'hui. Ces FPGAs sont développés à partir d'un process technologique 0.13µm, le cœur des puces est alimenté sous 1.5V, les I/O sont disponibles dans divers standards logiques gérés sous 3.3V, 2.5V et 1.5V. Les puces sont intégrées dans des boîtiers BGA (Ball Grid Array) ou FBGA (Fine BGA). Les densités intégrées vont de ~10000 à ~80000 Logic Elements (LE, le motif de base chez Altera). Mais d'autres types de ressources sont implantés dans ces puces : mémoires, fonctions DSP, PLL (Phase Locked Loop). Le Tableau 5.2 donne un aperçu des ressources disponibles dans les différents composants de cette famille. Les ressources, les interconnexions et le réseau de distribution des signaux d'horloge sont organisés hiérarchiquement et sous forme matricielle (cf. Figure 5.5).

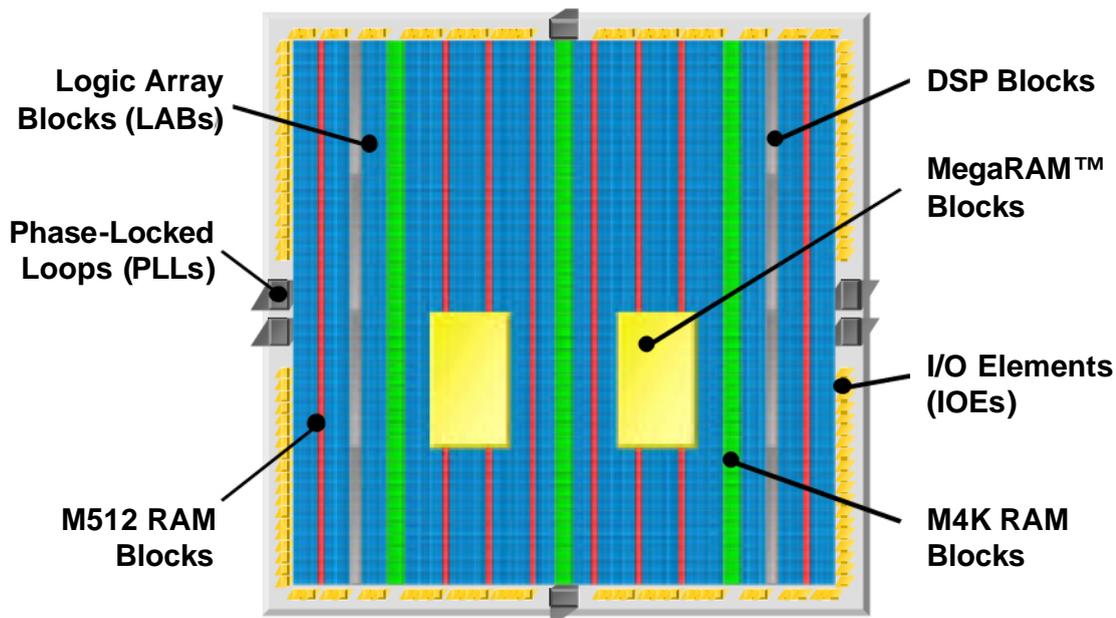


Figure 5.5 : Architecture de la Famille Stratix

Les LEs sont les plus petites fonctions logiques intégrées dans les puces, ils définissent donc la granularité du FPGA. Comme expliqué précédemment un LE est constitué d'une LUT à 4 entrées et d'un registre. Toute fonction combinatoire ou séquentielle peut être construite en associant ces LEs. La mise en cascade de ces LEs est optimisée par des connexions spécifiques.

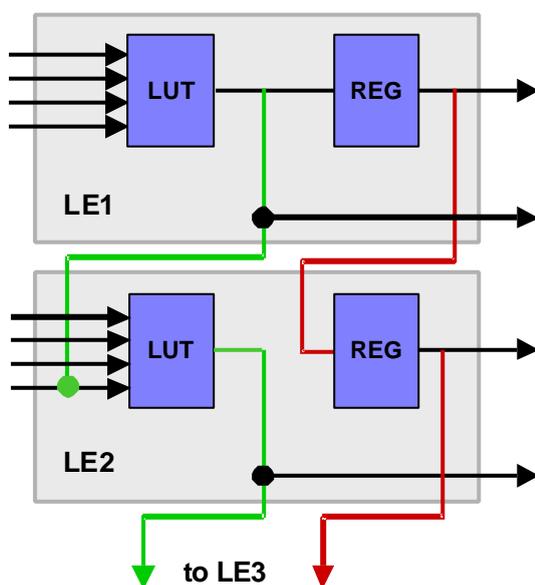


Figure 5.6 : Architecture et Connexion de LEs

Le système de mémoires est constitué de blocs configurables de 3 densités différentes : 512 bits (M512), 4k bits (M4K) et 512k bits (MegaRAM). La configuration des mémoires concerne le nombre de mots stockés et la profondeur mémoire mais aussi la fonctionnalité : RAM double port, RAM simple port, ROM, registre à décalage, etc.

Les blocs DSP (pour Digital Signal Processing) intègrent des fonctions matérielles telles que multiplieurs, accumulateurs, additionneurs, multiplexeurs et registres. Ces blocs sont pensés pour implémenter des fonctions arithmétiques complexes en proposant des performances de vitesse optimales sur des surfaces de silicium minimales. Les blocs DSP sont configurables dans une certaine mesure grâce aux multiplexeurs : multiplication, multiplication – addition et multiplication – accumulation sont des fonctions possibles avec un compromis entre nombre de fonctions et format des opérandes.

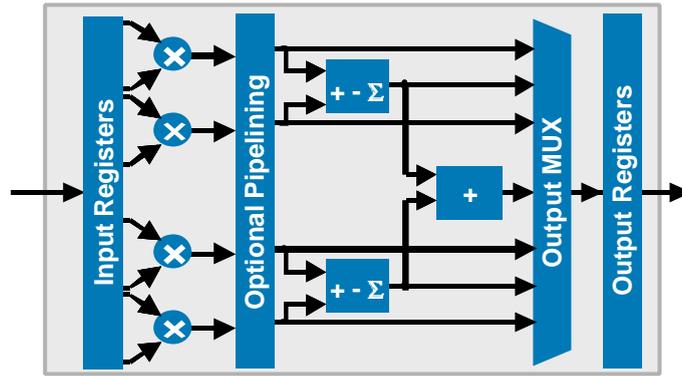


Figure 5.7 : Architecture d'un Bloc DSP

Device	LEs	M512	M4K	MegaRAM	RAM bits	DSPs	PLL
EP1S10	10570	94	60	1	920448	6	4+2
EP1S20	18460	194	82	2	1669248	10	4+2
EP1S25	25660	224	138	2	1944576	10	4+2
EP1S30	32470	295	171	4	3317184	12	8+2
EP1S40	41250	384	183	4	3423744	14	8+4
EP1S60	57120	574	292	6	5215104	18	8+4
EP1S80	79040	767	364	9	7427520	22	8+4

Tableau 5.2 : Famille Stratix

[R.5.5] Lorsque le nombre de composants Stratix requis atteint quelques milliers de pièces, Altera propose une version HardCopy de ces composants, qui s'apparente alors à des ASICs pré-caractérisés. Ces HardCopy Stratix sont développés avec la même technologie et possèdent la même architecture que les FPGAs Stratix. Ce sont en fait des versions masquées des FPGAs : les interconnexions spécifiques à la fonctionnalité développée par le concepteur sont réalisées en fonderie au lieu d'être programmées par l'utilisateur. Evidemment le composant résultant présente une fonctionnalité figée. L'avantage de ce processus est principalement une réduction des coûts mais aussi une amélioration de la vitesse et de la consommation. Ces résultats sont obtenus grâce à la réduction de la surface de silicium: toutes les cellules logiques liées à la configuration des FPGAs sont supprimées ainsi que certains des blocs MegaRAM. Les composants HardCopy restent toutefois moins optimisés que de véritables ASICs car les ressources du FPGA non utilisées ne sont pas supprimées. Le développement de composants HardCopy est beaucoup plus aisé et plus court que celui d'un véritable ASIC. Un tel développement présente également moins de risques puisque le processus de migration, représenté en Figure 5.6, consiste à partir d'une version FPGA validée, à mener le flot de conception du HardCopy en se fondant sur la même description structurelle, et à réaliser un circuit dans la même technologie, la même architecture, le même brochage, les mêmes boîtiers, etc.

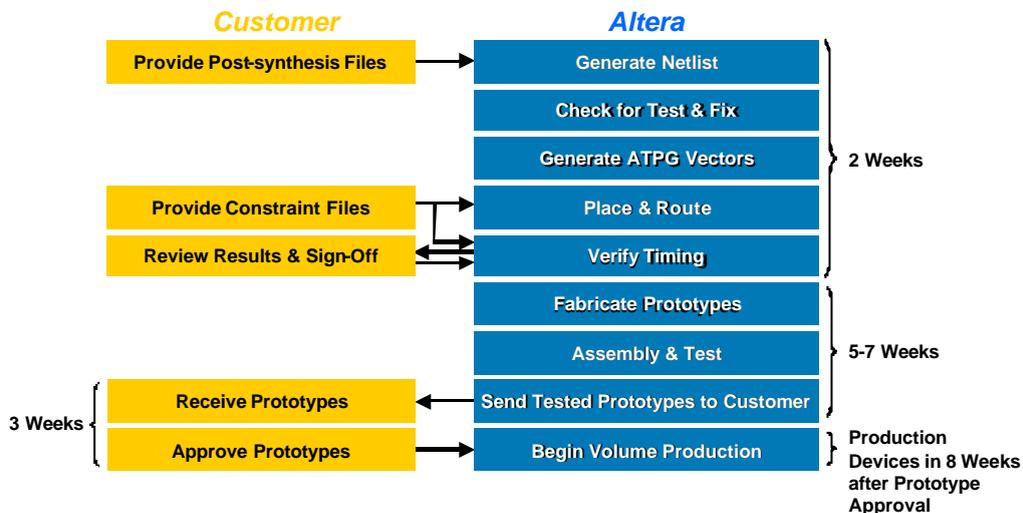


Figure 5.8 : Flot de Migration vers les HardCopy Stratix

5.2 Flot de Conception

[R.5.6] et [R.5.7] De nos jours les circuits numériques, tirant profit de l'évolution des technologies sur silicium, peuvent intégrer plusieurs millions de portes logiques fonctionnant à des fréquences de quelques centaines de MHz. Cette évolution a conduit à l'apparition de la notion de System On -Programmable- Chip (SO-P-C) qui caractérise des systèmes numériques complexes, intégrant dans une même puce, microprocesseur, mémoires, interface de communication, système de traitement des données, etc. Si le système de filtrage numérique d'ALMA ne nécessite pas le développement de microprocesseurs embarqués, la complexité du TNS adopté est telle qu'une carte de filtrage numérique requiert une dizaine de circuits numériques de grande densité.

Evidemment la conception de tels circuits nécessite la mise en œuvre d'un flot de conception adapté. On ne discutera pas ici de manière détaillée de ce flot de conception, celui-ci n'étant d'ailleurs pas unique d'un circuit à un autre, et même d'un module de circuit à un autre. On n'explicitera pas les différentes méthodologies de conception : en cascade ou en spirale, top – down ou bottom – up, on introduira simplement les principales étapes du flot de conception, communes à toutes les méthodologies : description fonctionnelle, synthèse, placement – routage (P&R) et simulation.

Un flot de conception usuel de type cascade est représenté en Figure 5.9 ; il fait apparaître les étapes préalablement citées, ainsi que quelques autres absolument essentielles et évidentes. La conception débute nécessairement par l'établissement des spécifications du système parmi lesquelles figurent le plus souvent : la fonctionnalité, l'interface, la fréquence de fonctionnement, la consommation, le coût, etc. A la fin du flot de conception la complexité du système est connue et les performances du système réel, en terme de vitesse et de consommation, peuvent être estimées à l'aide d'outils CAO et comparées aux spécifications initiales. L'aboutissement de la conception consiste en la fabrication du circuit dans le cas d'un ASIC ou dans la programmation du composant dans le cas d'un FPGA. Pour ces deux types de circuits numériques le flot de conception adopté diffère quelque peu. La conception d'un ASIC nécessite quelques étapes supplémentaires entre la synthèse et la fabrication. Citons par exemple la nécessité de fournir des vecteurs de test permettant de vérifier la conformité électronique du circuit fabriqué en fonderie, ceci en dehors de toute réalité fonctionnelle. Ce type de question ne se pose pas pour le concepteur FPGA car le composant a déjà été validé électroniquement, seule la validité de la fonctionnalité lui incombe.

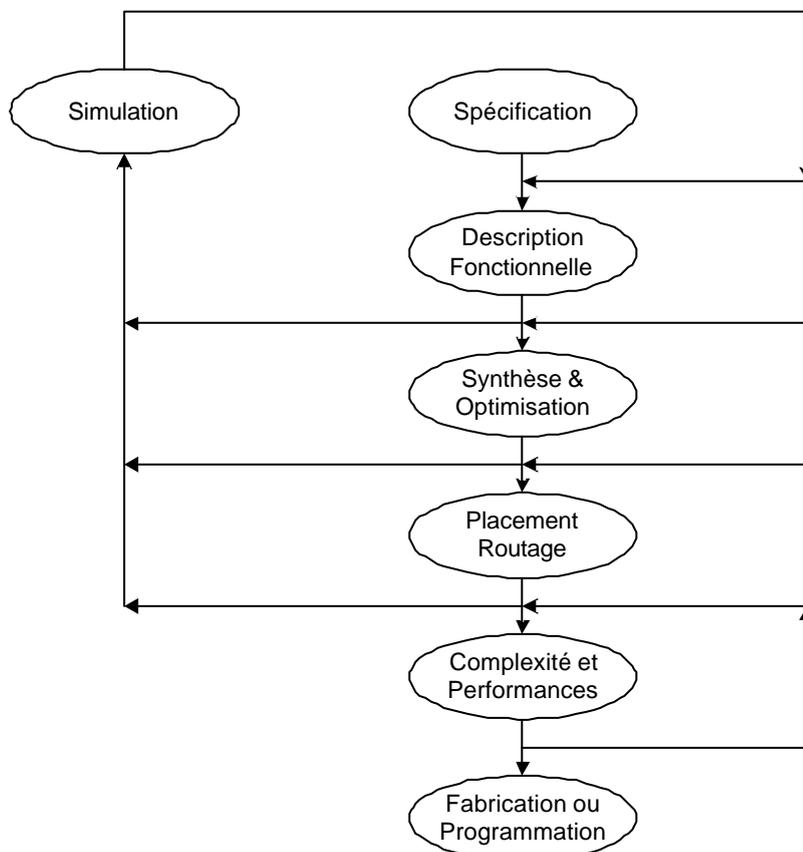


Figure 5.9 : Flot de Conception

5.2.1 Description Fonctionnelle

Cette étape consiste à traduire certaines des spécifications du système (fonctionnalité et interface) en une description plus ou moins hiérarchique et plus ou moins détaillée (i.e. plus ou moins bas niveau et proche de l'électronique). Cette découpe hiérarchique et ce niveau de détail dépendent de la « confiance » que le concepteur accorde aux outils de synthèse et au niveau de contrôle qu'il veut avoir sur cette synthèse, mais aussi à l'importance qu'il attache à un module du système qu'il peut vouloir concevoir individuellement. La description d'un module peut s'effectuer par saisie schématique (schéma bloc, table de vérité, diagramme d'état) ou par l'écriture d'un code spécialisé (VHDL, pour Very high speed integrated circuit Hardware Description Language, ou Verilog ; par la suite seul le VHDL sera considéré). Ce code constitue en fait toujours la véritable source de description du système car la saisie schématique aboutit à la génération d'un code équivalent par les outils CAO. L'utilisation du VHDL présente deux avantages essentiels : indépendance vis à vis de la technologie, et optimisation de l'environnement de test.

A titre d'exemple sont données ci-après les descriptions VHDL possibles (car ces descriptions sont rarement uniques) de fonctions logiques élémentaires. L'interface du module VHDL est appelée *entité* ; la fonctionnalité est décrite par une *architecture*.

1. Multiplexeur 4:1

```
ENTITY multiplexeur_4_1 IS
PORT (
    entree : IN std_logic_vector(3 DOWNTO 0);
    adresse : IN std_logic_vector(1 DOWNTO 0);
    sortie : OUT std_logic);
END multiplexeur_4_1;

ARCHITECTURE processus_explicite OF multiplexeur_4_1 IS
BEGIN -- processus_explicite

    CASE adresse USE
    WHEN "00" => sortie <= entree(0);
    WHEN "01" => sortie <= entree(1);
    WHEN "10" => sortie <= entree(2);
    WHEN OTHERS => sortie <= entree(3);
    END CASE;

END processus_explicite;
```

2. Bascule D

```
ENTITY bascule_D IS
PORT (
    D : IN std_logic;
    raz : IN std_logic;
    horloge : IN std_logic;
    Q : OUT std_logic);
END bascule_D;

ARCHITECTURE sequentielle OF bascule_D IS
BEGIN -- sequentielle

    PROCESS (horloge, raz)
    BEGIN -- PROCESS
```

```

IF raz = '0' THEN
Q <= '0';
ELSIF horloge'event AND horloge = '1' THEN
  Q <= D;
END IF;
END PROCESS;

END sequentielle ;

```

5.2.2 Synthèse

La synthèse est effectuée à l'aide d'un outil CAO spécialisé, le synthétiseur qui est un compilateur particulier capable de générer une description structurelle du circuit à partir de la description VHDL. A travers le style d'écriture du code VHDL synthétisable (dit RTL pour Register Transfer Level), le synthétiseur reconnaît des « primitives » qu'il implante et interconnecte pour réaliser une fonctionnalité équivalente à la description VHDL. Ces primitives sont liées à la technologie ciblée ; ce sont pour les cas les plus simples des portes logiques NAND, NOR, NOT, mais ce peut être aussi des fonctions logiques ou arithmétiques plus complexes telles des bascules, des registres, des compteurs, des multiplexeurs, des RAMs, des additionneurs, des multiplieurs, etc. Si le VHDL est indépendant de la technologie, la synthèse marque le passage vers une technologie donnée, voire un composant donné. La description structurelle permet d'évaluer certaines caractéristiques du circuit physique. La complexité est en effet liée à la liste des primitives requises ; la surface de silicium dans le cas ASIC, ou le taux de remplissage du composant dans le cas FPGA peuvent être déterminés, les caractéristiques physiques des primitives étant connues par le fondeur. Les performances de vitesse du circuit peuvent être estimées en associant à chaque primitive un retard fixe. Cette première estimation est cependant grossière (surtout pour des circuits de grande complexité) car les délais de routage entre primitives qui sont bien souvent critiques, ne sont pas encore connus. Le synthétiseur idéal possède une vision physique du circuit projeté, lui permettant d'optimiser la synthèse en fonction de contraintes temporelles spécifiées par le concepteur. En pratique l'optimisation du circuit au niveau de la synthèse ou à travers tout le flot de conception se fait de manière itérative, en remontant les informations de performances et de complexité. Le synthétiseur est capable de générer dans plusieurs codes la description structurelle, résultat de la synthèse. En général le code VHDL est utilisé pour la simulation et le code EDIF (Electronic Digital Interchange Format) constitue le point d'entrée pour le P&R.

5.2.3 Placement – Routage

Cette étape consiste, à partir de la description structurelle du circuit (liste des primitives et interconnexions virtuelles) à positionner physiquement les primitives sur le silicium et les interconnexions entre primitives, et entre primitives et plots d'entrée – sortie. Dans le cas d'un ASIC les canaux d'alimentation sont également établis physiquement. Contrairement au développement d'un ASIC analogique, l'étape de P&R d'un circuit numérique (ASIC ou FPGA) se fait globalement en mode automatisé, étant donné le nombre élevé de cellules logiques et d'interconnexions à positionner. Cependant le concepteur doit le plus souvent donner des directives détaillées à l'outil CAO afin d'obtenir les performances souhaitées en terme de vitesse. En technologie CMOS, la vitesse peut très bien être divisée par 2 ou 3 du fait de la longueur des interconnexions pour un P&R non optimisé. On comprend alors l'intérêt de re-évaluer les performances de vitesse après P&R ; on ne peut pas se fier à l'estimation de vitesse après synthèse qui se contente de sommer les retards nominaux des cellules logiques. Cette estimation après P&R est effectuée à l'aide des fonctions de vérification de la bibliothèque VITAL (VHDL Initiative Towards ASIC Libraries).

5.2.4 Simulation

La simulation permet de valider les différentes étapes du flot de conception descendant. Tout l'environnement du circuit projeté est traduit en une description VHDL non synthétisable qui implante le modèle VHDL du circuit comme le système à tester (Device Under Test : DUT). Cette description VHDL (Test Bench) est une version software de la maquette de test du circuit physique. Au cours de la conception le Test Bench reste rigoureusement le même, tout comme l'entité du DUT, par contre l'architecture du DUT s'affine. Les premières simulations portent sur un modèle comportemental non synthétisable permettant de mettre au point le Test Bench. La simulation RTL concerne la description fonctionnelle synthétisable. Enfin le modèle structurel est simulé ; les performances en vitesse du circuit sont alors souvent évaluées. Les temps de maintien et de pré-conditionnement des bascules sont analysés à l'aide de la bibliothèque VITAL, les retards des portes logiques sont estimés à l'aide de fichiers au format Standard Delay File (SDF).

Pour le développement des divers prototypes de filtrage numérique, les Test Benchs mis en œuvre reposent sur le même principe. Des vecteurs de test de type radio-astronomique sont générés et permettent la validation des modules VHDL. Par «radio-astronomique» on entend des signaux aléatoires de statistique gaussienne comparables à ceux que le circuit physique traitera lorsqu'il opérera dans l'électronique du radiotélescope. De tels signaux présentent le double avantage d'être de très bons vecteurs de test du point de vue électronique étant donné leur caractère aléatoire, et de permettre une analyse du système dans des conditions opérationnelles. En particulier, les estimations de consommation effectuées au cours des simulations et basées sur le nombre de commutations dans le modèle structurel devraient être très proches de la réalité. En pratique ces signaux de test sont générés à l'aide d'un software mathématique (Interactive Data Language : IDL). Les échantillons d'entrée correspondent à un signal de bruit blanc gaussien, auquel sont parfois ajoutées des sinusoïdes de faible puissance ; le signal résultant est quantifié sur un nombre fini de niveaux. Ces échantillons correspondent donc au signal collecté par une antenne et numérisé par un CAN, avant traitement par le Corrélateur. Les échantillons de sortie sont obtenus par modélisation IDL du TNS et traitement des échantillons d'entrée. L'environnement IDL permet de vérifier la validité des divers échantillons par des études statistiques et par analyse spectrale. Ces échantillons d'entrée et de sortie sont sauvegardés dans des fichiers ASCII. Le Test Bench gère la lecture de ces fichiers ASCII afin de soumettre les échantillons d'entrée au modèle VHDL du DUT et compare automatiquement les échantillons de sortie produits par le DUT aux échantillons de sortie validés sous IDL ; divers messages d'observation peuvent être générés en fonction des résultats de comparaison. Cet environnement de test (cf. Figure 5.10) permet de traiter un grand nombre d'échantillons (généralement entre 10^4 et 10^6). Le modèle VHDL est validé lorsque les échantillons de sortie VHDL et IDL sont identiques un à un, soit lorsque le taux d'erreur est nul. Un autre critère de qualité du test est le taux de commutation obtenu pour le vecteur d'entrée utilisé ; il doit s'approcher le plus possible de 100% ce qui signifierait que tous les nœuds du système ont commuté au moins une fois au cours de la simulation. Pour des signaux de type «radio-astronomique» le taux de commutation est nettement plus faible car certains bits internes ont une probabilité de commuter très faible étant donnée la statistique des échantillons d'entrée.

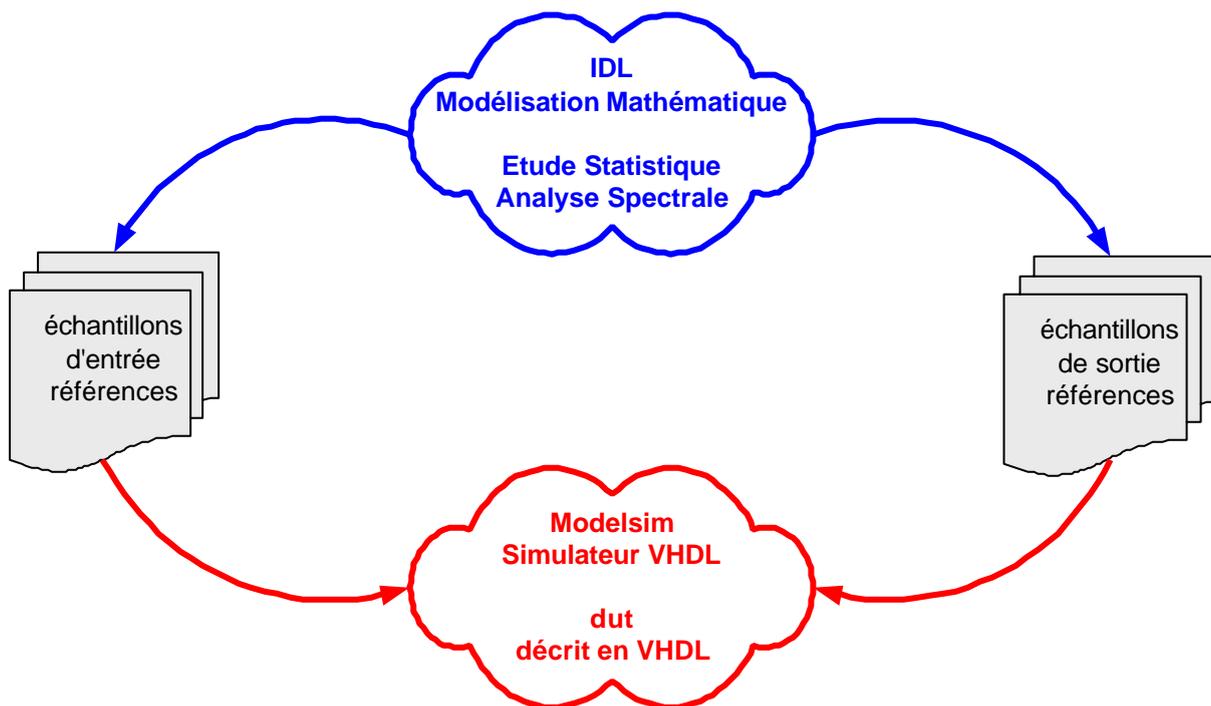


Figure 5.10 : Simulation Fonctionnelle

6 Architectures pour le Système de Filtrage Numérique

6.1 Architecture de Base

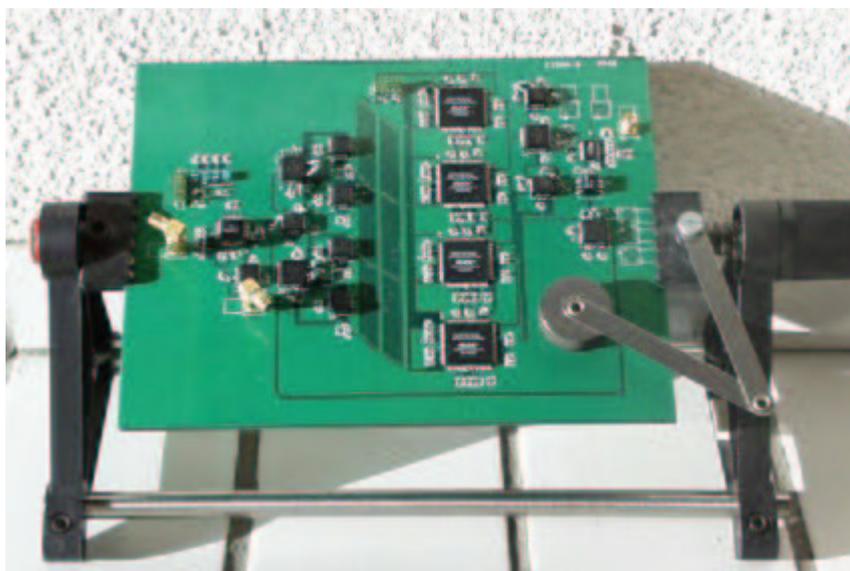
6.1.1 Présentation

Dans l'architecture de base le système de filtrage numérique est un simple filtre RIF. Le travail de conception consiste à traduire la fonction de convolution de ces filtres RIF en un système électronique. La Section 6.1.2 présente les premiers prototypes de filtrage conçus par l'Observatoire de Bordeaux. Chronologiquement le premier prototype a été réalisé en technologie FPGA, le second en technologie ASIC. Dans les deux cas, la fonctionnalité et les performances des prototypes ne satisfont pas au cahier des charges d'ALMA. En fait, l'objectif de ces premiers prototypes était d'acquérir une expérience pour la conception et le test de systèmes de filtrage numérique, dans les deux technologies susceptibles d'être adoptées au final. Si les caractéristiques de ces deux prototypes diffèrent quelque peu, les architectures et les fonctionnalités sont globalement équivalentes : signal d'entrée codé sur un faible nombre de niveaux, filtre RIF à coefficients symétriques et à valeurs modifiables, re-quantification du signal filtré. Comme expliqué au Chapitre 3, l'efficacité du TNS est essentiellement liée au nombre de poids implanté pour réaliser la fonction de filtrage, mais aussi aux diverses quantifications affectant ces poids ou le signal lui-même. Cette efficacité peut être évaluée par modélisation sous IDL.

6.1.2 Premiers Prototypes

6.1.2.1 Prototype FPGA

[R.6.1] Ce prototype reprend largement le principe de la carte de filtrage du BC développé par le NRAO. L'idée est d'extraire d'un signal d'entrée « large bande », une SB de dimension variable dédiée à l'analyse spectrale. Une architecture « parallèle » est adoptée même si les largeurs de bandes traitées par ce prototype (~100MHz) ne le nécessitent pas. Pour des raisons de facilité de test, la carte développée accepte comme entrée un signal analogique qui est numérisé in situ, puis démultiplexé temporellement avant d'être traité par quatre puces de filtrage. Les signaux produits par ces puces sont multiplexés avant que le signal résultant, correspondant à la SB extraite, ne soit converti en signal analogique. Les puces de filtrage appartiennent à la famille Altera – FLEX10KE, soit une technologie CMOS 0.18µm. Les cœurs des puces sont alimentés sous 1.8V, les signaux d'entrée et de sortie (I/Os) sont gérés sous 3.3V ou 2.5V. Ces FPGAs intègrent deux types de ressources : LES et mémoires de 2k bits. La conception a été menée essentiellement par saisie schématique, toutes les étapes ont été effectuées sous MaxPlusII, l'outil CAO d'Altera. Les autres fonctionnalités sont réalisées au moyen de composants de logique discrète : registre à décalage, multiplexeur, compteur. Le compteur permet de générer les fréquences d'horloge divisées par 2, 4 et 8 requises par les divers composants. Evidemment un CAN et CNA sont également inclus sur la carte de filtrage. Ces composants discrets sont en technologie ECL ou PECL, les fréquences de fonctionnement visées étant de l'ordre de 100MHz. Des convertisseurs de niveaux logiques sont nécessaires afin d'adapter les signaux aux différents composants.



Photographie 6.1 : Prototype FPGA

Le schéma de la carte de filtrage est représenté en Figure 6.1 pour le mode de filtrage nominal où la SB extraite correspond à l'une des moitiés de la bande d'entrée. Le signal de largeur de bande BW_{in} est d'abord numérisé sur 2 bits – 4 niveaux à la fréquence F_S , puis démultiplexé à l'aide de registres à décalage d'une profondeur 8 échantillons. Les puces de filtrage fonctionnent donc à $F_S/8$. Pour synthétiser la SB de dimension $BW_{in}/2$ les sorties des 4 puces de filtrage, codées sur 2 bit – 4 niveaux, sont multiplexées à $F_S/2$. Chaque puce a donc à sa charge le calcul d'échantillons successifs de la fonction de convolution.

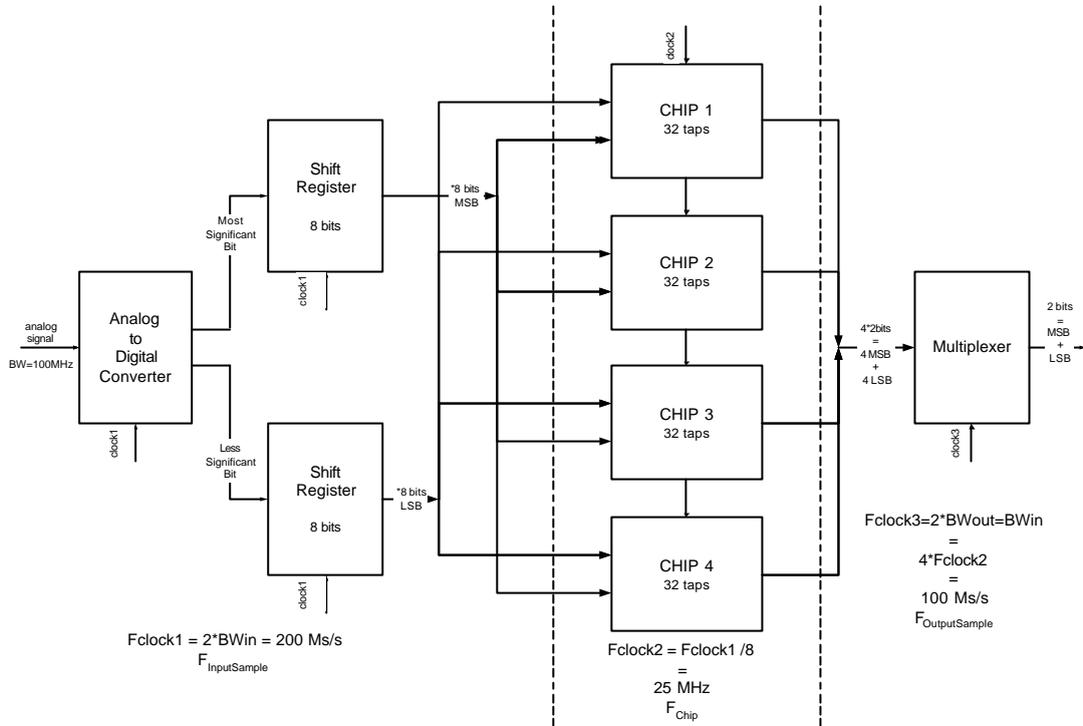


Figure 6.1 : Prototype FPGA en Mode 1/2 Bande

Mode de filtrage	1/2 bande	1/4 bande	1/8 bande
Nb de poids par filtre	32	64	128
Calcul de la puce 1	Puce 1 : $\sum_{i=0}^{32} x_{i+8k}.p_i$	Puces 1 et 2 : $\sum_{i=0}^{64} x_{i+8k}.p_i$	les 4 puces : $\sum_{i=0}^{128} x_{i+8k}.p_i$
Calcul de la puce 2	Puce 2 : $\sum_{i=0}^{32} x_{i+2+8k}.p_i$	Puces 3 et 4 : $\sum_{i=0}^{64} x_{i+4+8k}.p_i$	
Calcul de la puce 3	Puce 3 : $\sum_{i=0}^{32} x_{i+4+8k}.p_i$		
Calcul de la puce 4	Puce 4 : $\sum_{i=0}^{32} x_{i+6+8k}.p_i$		
Echantillons de sortie	y_{2i}	y_{4i}	y_{8i}
Largeur de SB	$BW_{in}/2$	$BW_{in}/4$	$BW_{in}/8$
Performances De filtrage ⁵	Nominales A, R, Tr	Nominales A, R, Tr/2	Nominales A, R, Tr/4

Tableau 6.1 : Les Différents Modes de Filtrage du Prototype FPGA

L'un des principes de base de cette architecture est de distribuer les poids physiques en fonction du mode de filtrage à réaliser, comme expliqué en Section 4.2.1.2. Pour ce prototype, 4 modes de filtrages sont prévus ; leurs caractéristiques respectives sont résumées dans le Tableau 6.1. Le fonctionnement du prototype pour les

⁵ Comme exposé en Section 3.4.1, les performances de filtrage sont déterminées par l'atténuation de la bande rejetée (A), l'ondulation dans la bande passante (R), et la largeur de la région de transition (Tr).

modes de filtrage 1/4 de bande et 1/8 de bande est illustré par les Figures 6.2 et 6.3. Les différentes configurations du prototype FPGA sont obtenues par re-programmation des puces de filtrage, chaque mode de filtrage ayant fait l'objet d'une conception propre.

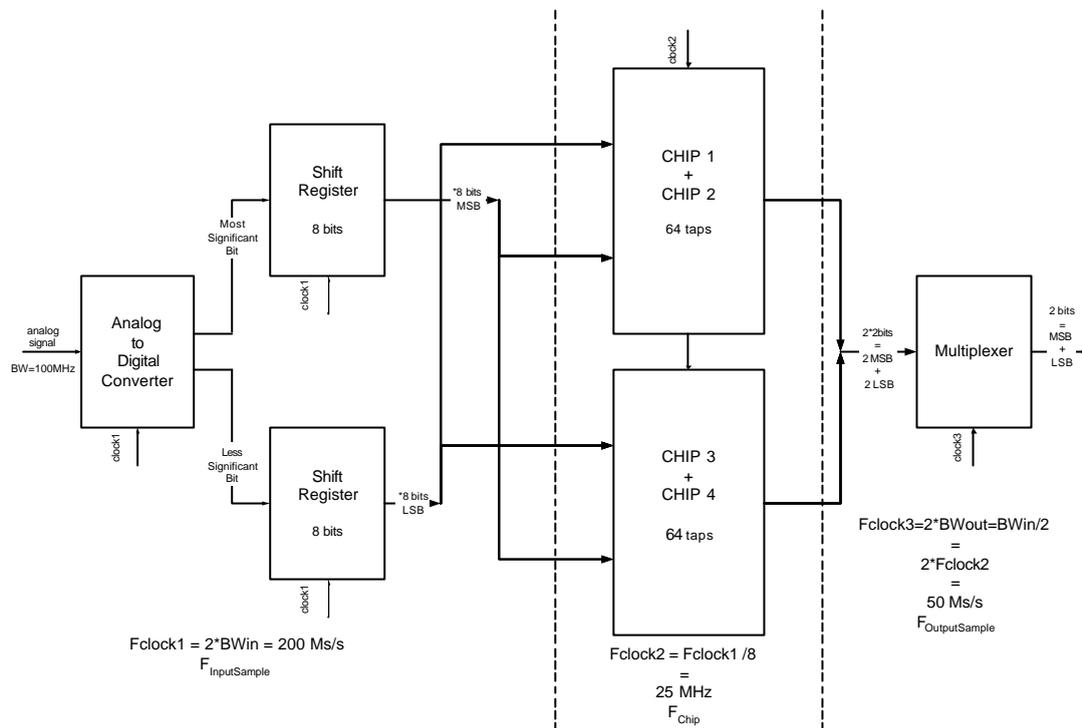


Figure 6.2 : Prototype FPGA en Mode 1/4 de Bande

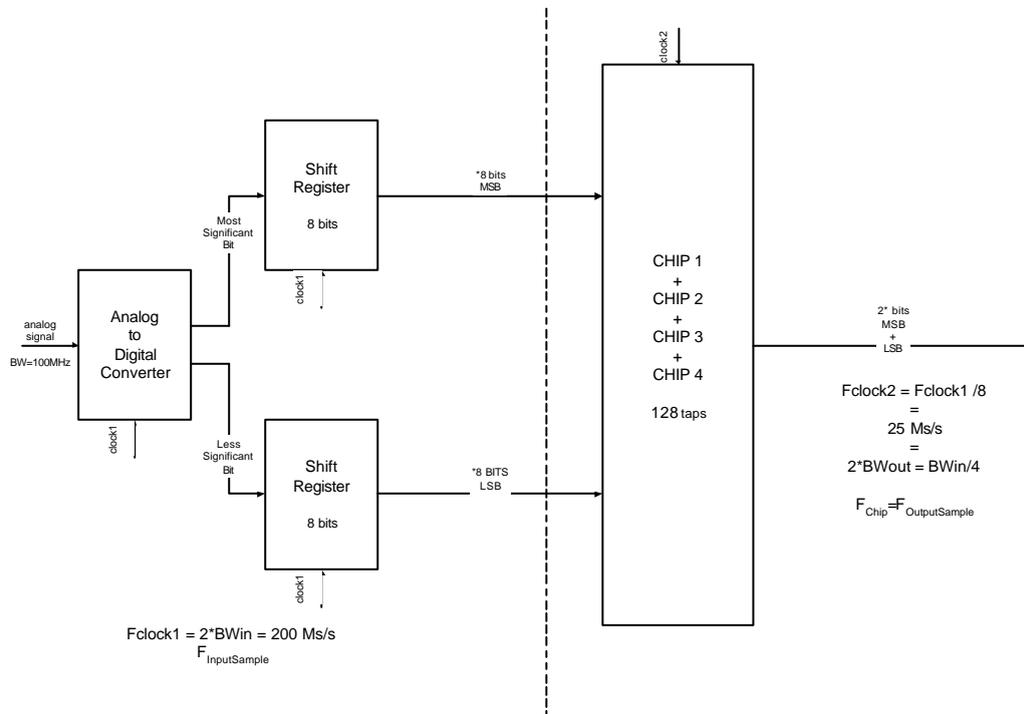


Figure 6.3 : Prototype FPGA en Mode 1/8 de Bande

Les puces de filtrage implémentent la fonction de convolution d'un filtre RIF $y_i = \sum x_i \cdot p_i$ au moyen de registres à décalage, RAMs et additionneurs (cf. Figure 6.4). Etant donné le rythme auquel doivent être calculés les échantillons de sortie une architecture parallèle est adoptée pour effectuer multiplications et additions.

L'obtention du résultat par accumulation successive est impossible. Un registre à décalage entrée série – sortie parallèle permet de créer la réserve d'échantillons x nécessaires au calcul de l'échantillon de sortie y_i . Les RAMs sont utilisées en LUT (table de décodage) pour fournir le résultat partiel $\sum x_i.p_i$ pour 4 couples échantillons – poids $(x_i.p_i)$. Les additionneurs calculent l'échantillon y_i à partir des résultats partiels des différentes RAMs. Le signal est ensuite re-quantifié sur 2 bits – 4 niveaux dans une LUT.

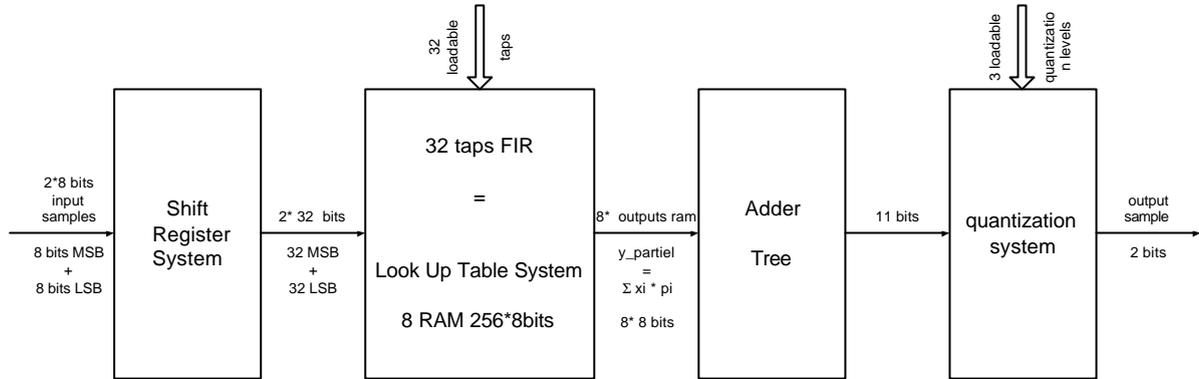


Figure 6.4 : Schéma du Filtre RIF Intégré dans l'une des Puces FPGA – Mode 1/2 Bande

Le traitement des échantillons par les RAMs est représenté en Figure 6.5. L'adresse est formée des 8 bits correspondant aux 4 échantillons à traiter. A cette adresse doit correspondre la valeur $\sum x_i.p_i$ pour les poids considérés et les valeurs des échantillons présentés. Autrement dit, il faut pré-calculer pour les divers poids de la fonction de convolution, les valeurs du résultat partiel $\sum x_i.p_i$ pour toutes les combinaisons possibles des x_i et charger la RAM en conséquence. Ces combinaisons possibles sont au nombre de $2^8=256$, le résultat partiel est codé sur 8 bits, chaque LUT stocke donc 256 mots de 8 bits. Les RAMs sont bien utilisées en simple table de correspondance : à une adresse correspond un résultat partiel pré-calculé. Notons que l'utilisation de RAMs pour effectuer les multiplications des échantillons par les poids offre une grande souplesse. Par exemple le codage des échantillons est complètement dissocié de la valeur arithmétique prise en compte dans le calcul du résultat partiel. On peut très bien s'écarter des représentations binaires classiques et affecter une valeur arithmétique « exotique » à chaque état de codage. L'avantage primordial des RAMs est la possibilité de modifier la forme de filtrage appliquée en changeant le contenu de la mémoire, ce qui équivaut à changer la valeur des poids. Chaque puce de filtrage implémente 8 LUTs, offrant ainsi les 32 poids requis pour le mode de filtrage nominal.

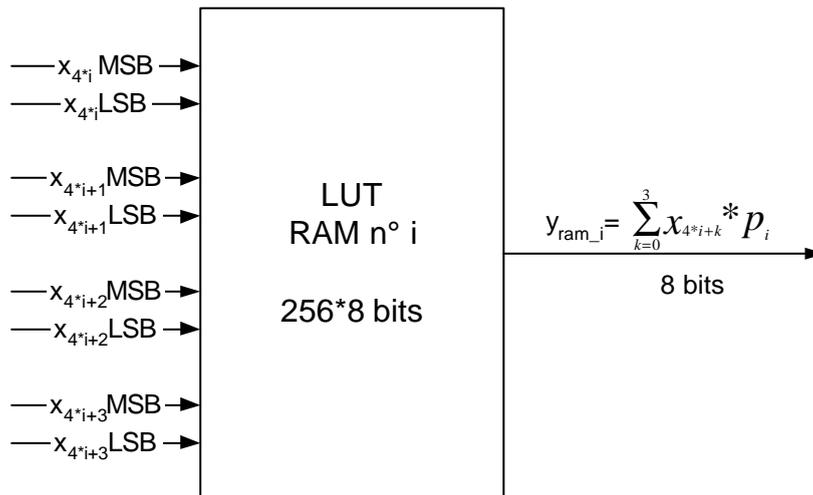


Figure 6.5 : Traitement des Echantillons par une LUT

Les résultats partiels produits par les LUTs sont sommés dans un arbre d'additionneurs sans troncation des signaux. Le signal résultant est re-quantifié dans une LUT sur le principe illustré en Figure 6.6. Une nouvelle fois le signal est utilisé comme adresse de la RAM ; à chaque adresse correspond la valeur re-quantifiée du signal. Les seuils de comparaison de l'architecture classique d'une quantification deviennent les adresses limites

marquant le passage d'un état de codage au suivant. La position des seuils de re-quantification peut être aisément modifiée en changeant la mémoire de la LUT.

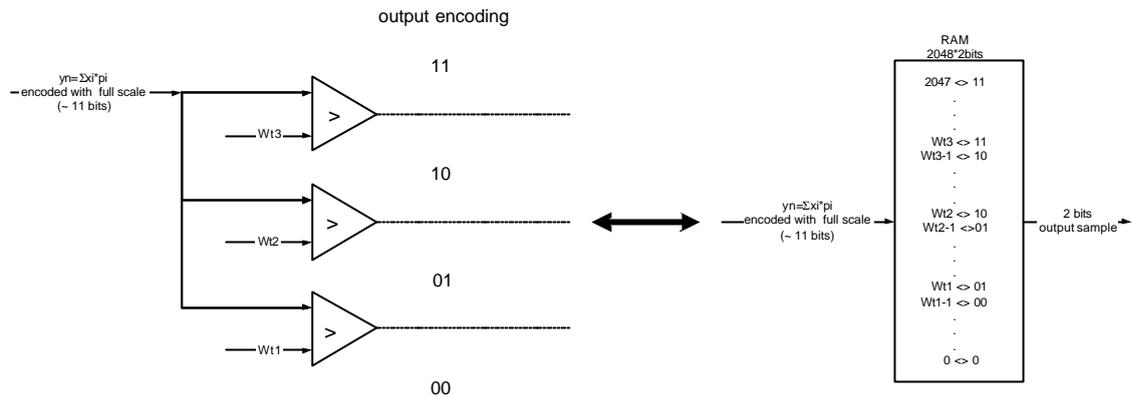
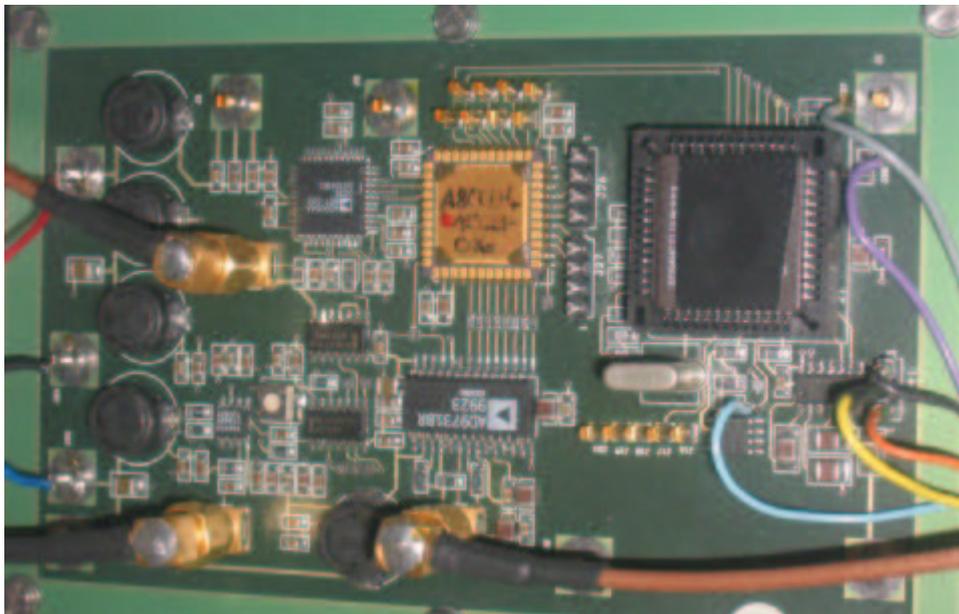


Figure 6.6 : Re-Quantification du Signal dans une LUT

6.1.2.2 Prototype ASIC

[R.6.2] Contrairement au prototype FPGA, le prototype ASIC que nous avons réalisé fonde sa fonction de filtrage sur un unique composant, développé avec la technologie ASIC CMOS 0.8 μ m du fondeur Austria Micro System. Cette technologie requiert une tension d'alimentation de 5V. Cet ASIC a été développé à l'ENSEIRB et a été fabriqué via le CMP⁶. Cet institut universitaire permet la conception et la fabrication d'ASIC à des prix accessibles pour des laboratoires de recherche, cependant le flot de conception fourni et les technologies accessibles ne sont pas les plus performants. Le flot de conception simplifié utilisé lors de la conception de cet ASIC est représenté en Figure 6.7. Rappelons une nouvelle fois que l'objectif de ce premier développement ASIC n'était pas la fabrication d'un composant répondant aux exigences d'ALMA mais l'acquisition d'une expérience, en particulier la maîtrise des étapes de conception. A cette époque les caractéristiques du 2GC n'étaient pas complètement établies et la question d'un fonctionnement à 250MHz était envisagée. De plus la consommation élevée de la carte de filtrage du BC était connue. Pour ces deux raisons principales, la solution ASIC paraissait attrayante.



Photographie 6.2 : Prototype ASIC

⁶ Circuits Multi-Projets

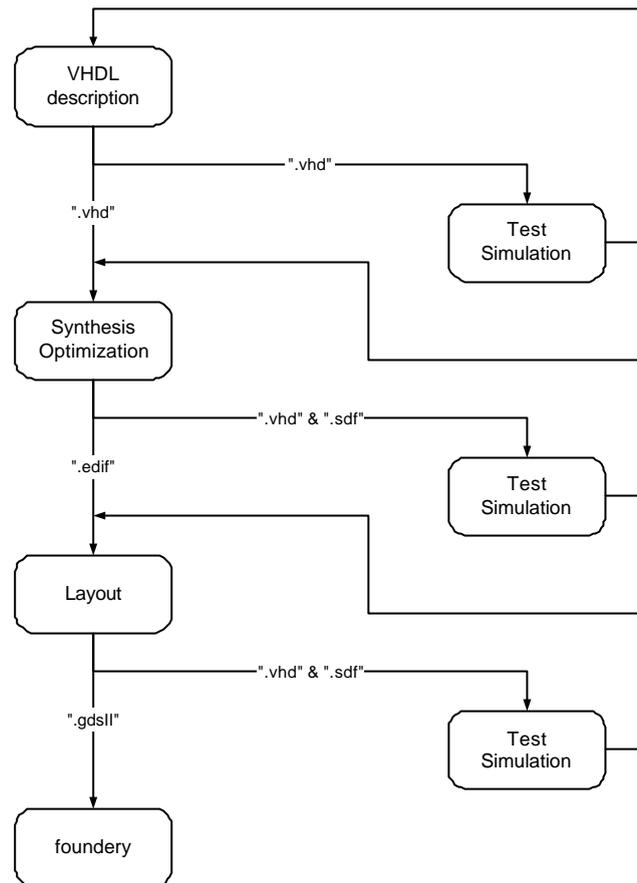


Figure 6.7 : Flot de Conception Simplifié de l'ASIC

Une autre différence primordiale avec le prototype FPGA est le problème de la modification des poids du filtre et des seuils de re-quantification. Dans le cas FPGA ces paramètres sont modifiés dans le flot de conception, puis les composants sont re-programmés. Un ASIC n'étant pas intrinsèquement re-programmable, cette fonctionnalité doit être intégrée au même titre que la fonction de filtrage (cf. Figure 6.8). Les paramètres stockés dans des fichiers ASCII sont délivrés à l'ASIC depuis le port série d'un PC, via un microcontrôleur. Cette phase de configuration de l'ASIC précède la phase de filtrage des données. Afin de limiter la complexité des fonctions de stockage des poids et des seuils de re-quantification et parce que cela ne restreint pas significativement la souplesse du système de filtrage, poids et seuils sont choisis symétriques. Ainsi, seulement 32 des 64 poids du filtre et 4 des 7 seuils de quantification sont chargés et mis en mémoire. En plus de l'ASIC et du microcontrôleur, la carte intègre un CAN et un CNA.

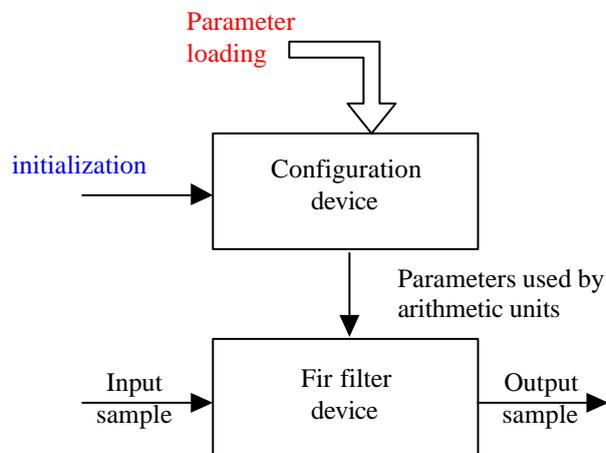


Figure 6.8 : Schéma de l'ASIC – Système de Configuration et Système de Filtrage

Les vitesses de fonctionnement de l'ASIC, du microcontrôleur et du port série étant très différentes le chargement des paramètres est asynchrone vis à vis de l'horloge de l'ASIC, même si le fonctionnement interne de l'ASIC reste pleinement synchrone. Un protocole simple de type « hand shaking » est adopté ; les deux indicateurs sont les signaux *paramètre_présent* géré par le microcontrôleur et *paramètre_chargé* géré par l'ASIC. Un signal d'initialisation lance la phase de chargement, un compteur interne décrémente le nombre de paramètres restant à charger, et un signal de fin de chargement est généré par l'ASIC. Les diagrammes d'état de la phase de chargement du point de vue du microcontrôleur et du point de vue de l'ASIC sont représentés respectivement en Figures 6.10 et 6.11 ; un chronogramme typique des signaux indicateurs est donné en Figure 6.9. Le microcontrôleur utilisé est de type 68HC11 ; le port de communication des données possède 8 bits. Les 64 poids symétriques du filtre, codés sur 8 bits, sont chargés en 32 cycles successifs. Les 7 seuils de re-quantification symétriques, codés sur 24 bits, sont chargés en 4*3 cycles successifs.

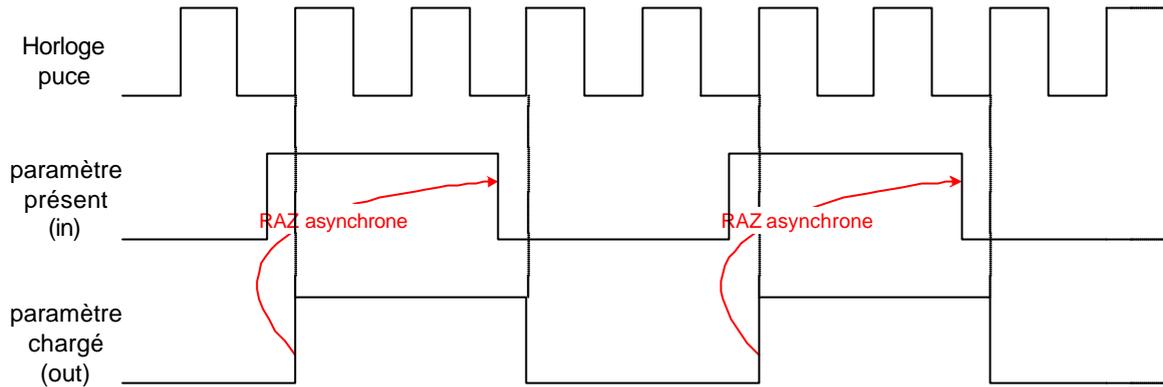


Figure 6.9 : Chronogramme de la Phase de Chargement des Paramètres – Signaux Indicateurs du Protocole

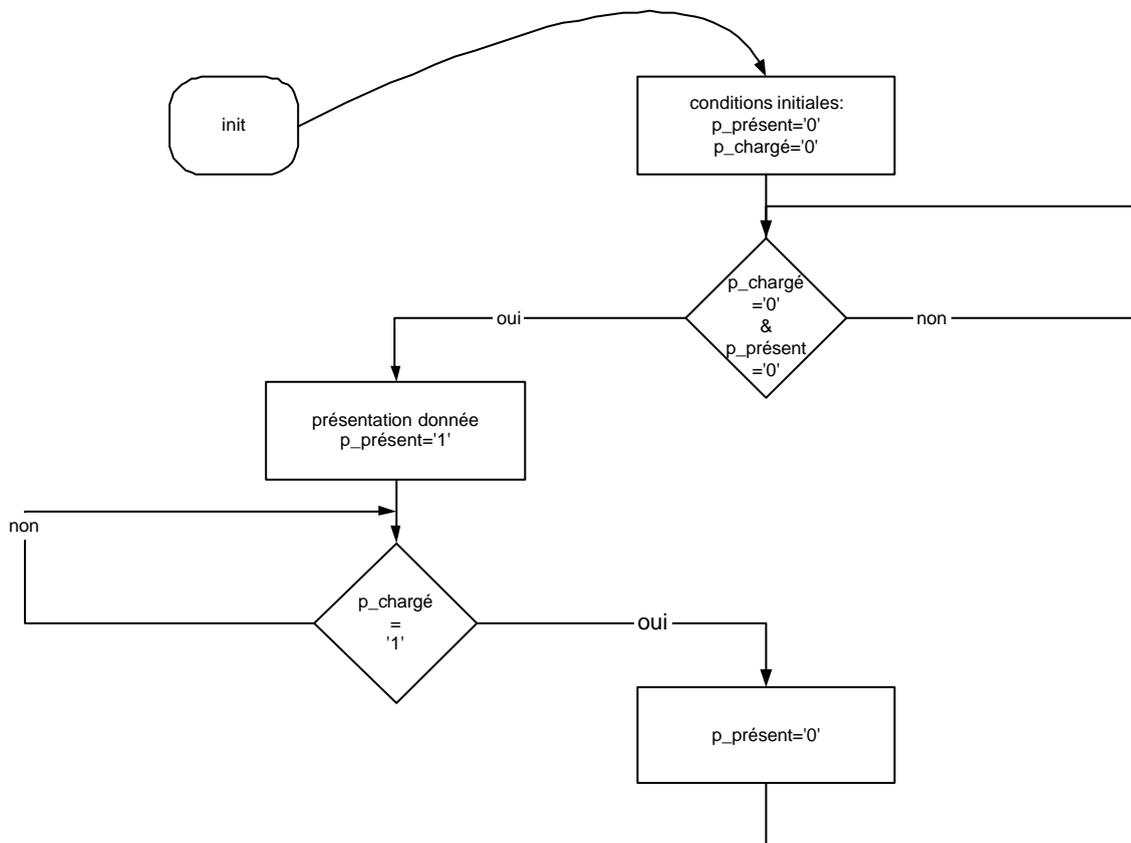


Figure 6.10 : Diagramme d'Etat de la Phase de Chargement des Paramètres – Point de Vue Microcontrôleur

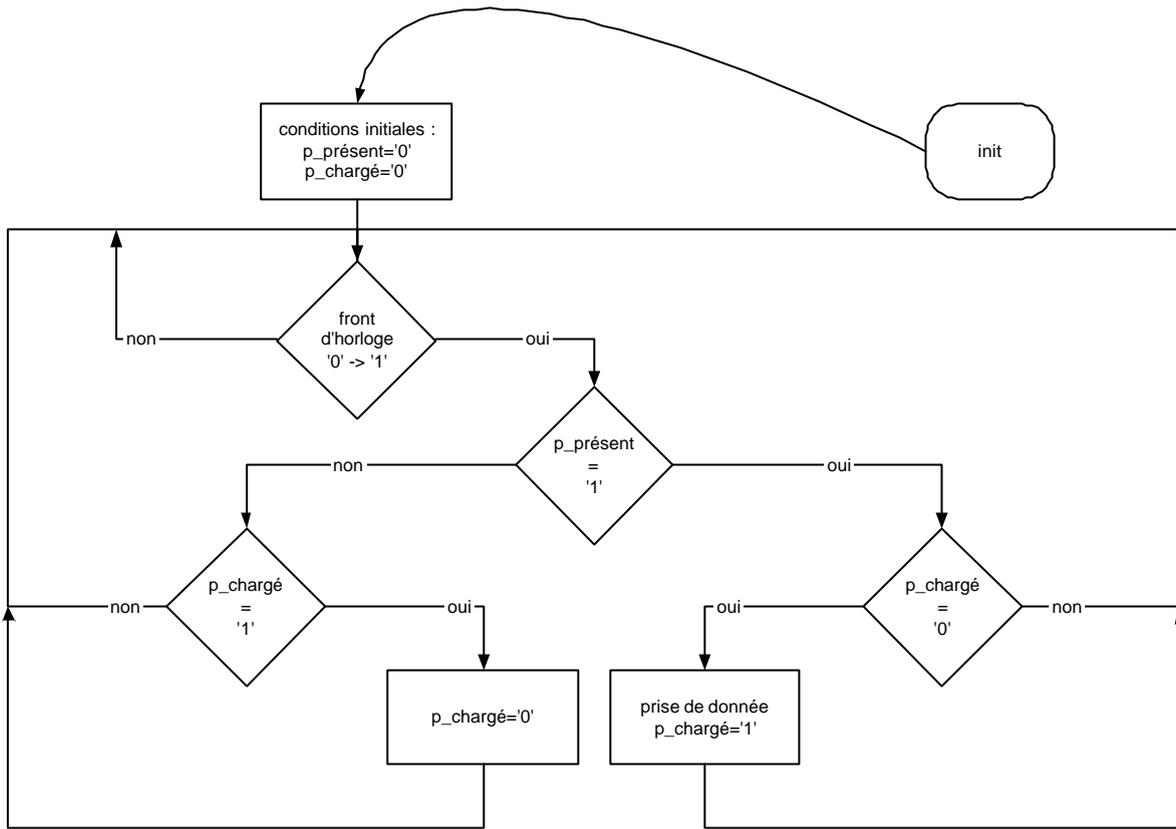


Figure 6.11 : Diagramme d'Etat de la Phase de Chargement des Paramètres – Point de Vue ASIC

Le système de filtrage ne diffère pas fondamentalement de celui intégré dans les puces FPGAs. L'architecture est toujours parallèle, les étapes successives du traitement sont le démultiplexage temporel du signal, la multiplication des échantillons par les poids, l'addition des résultats de multiplication et la re-quantification du signal (cf. Figure. 6.12). Il existe tout de même quelques différences notables avec le système de filtrage intégré dans les FPGAs du prototype précédent : les signaux d'entrée et de sortie sont codés sur 3 bits – 8 niveaux, le signal d'entrée n'est pas parallélisé en externe, les multiplications ne sont pas effectuées dans des RAMs et l'opération de base ne porte que sur un seul couple poids – échantillons.

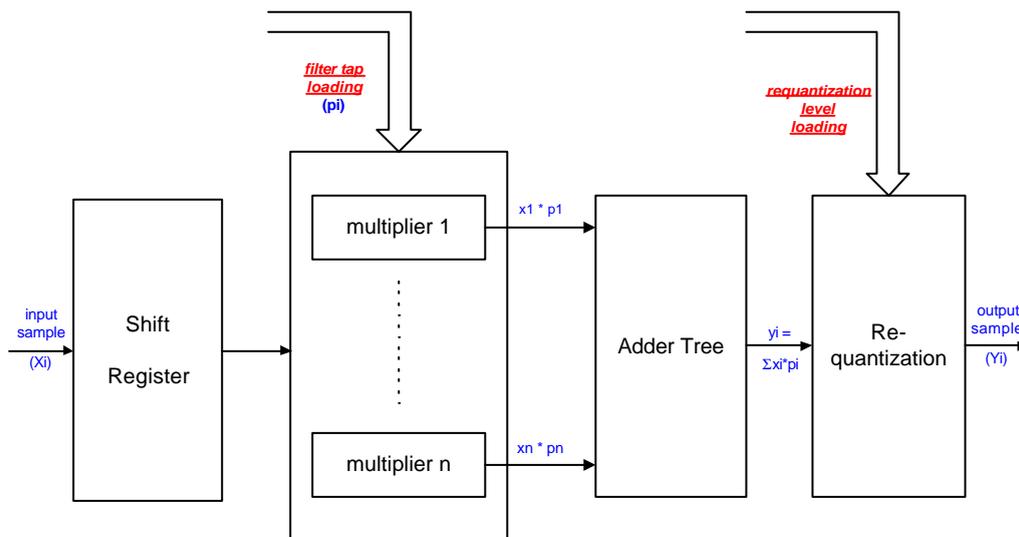


Figure 6.12 : Schéma du Filtre RIF Intégré dans l'ASIC

Du point de vue de l'optimisation en surface et en vitesse, les multiplieurs sont les modules critiques. Le flot de conception disponible ne permettait pas d'implanter des mémoires. Diverses architectures et descriptions VHDL ont été étudiées et comparées, en particulier :

- l'algorithme de Booth [R.6.3] qui est dédié à des multiplications rapides
- une structure plus spécifique à notre application qui cherche à tirer profit de la connaissance des poids et du faible nombre d'états de codage possibles pour les échantillons.
- la possibilité de sommer les échantillons symétriques avant « multiplication »
- divers jeux de valeurs arithmétiques associées aux états de codage des échantillons

Les résultats en terme de délai de propagation et de surface sont conciliés dans le graphique de la Figure 6.13 (les échelles d'abscisses et d'ordonnées sont graduées en unités relatives, l'une des architectures servant de référence) ; ils correspondent au motif de base produisant la somme des $x_i.p_i$ pour deux échantillons symétriques, ainsi toutes les architectures sont comparées objectivement.

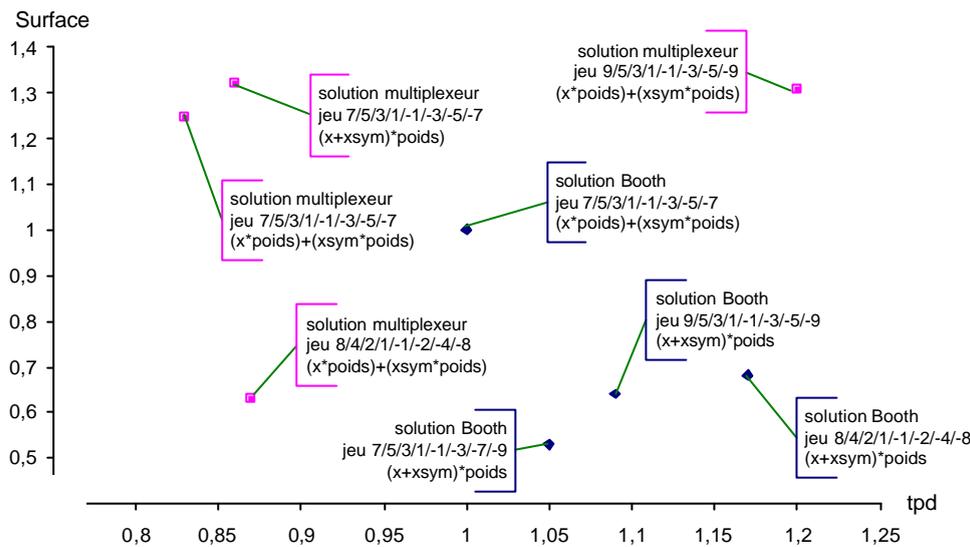


Figure 6.13 : Optimisation de la Fonction de Multiplication

Quelques observations :

- Les résultats d'optimisation sont beaucoup plus dispersifs du point de vue de la surface que de la vitesse.
- Du point de vue de la surface, il est intéressant de sommer les échantillons symétriques pour les structures Booth, ce n'est pas le cas pour les structures spécifiques.
- Au contraire des structures Booth, les structures spécifiques sont très sensibles au jeu de valeurs arithmétiques.

Ces résultats sont logiques lorsque l'on considère les principes respectifs des deux structures.

Pour la structure spécifique, la recherche d'optimisation repose sur l'observation suivante : les multiplications à effectuer portent sur un opérande variable (le signal) ne prenant que 8 valeurs distinctes et un opérande constant (le poids). Dans la solution retenue chaque multiplieur est décrit comme un multiplexeur (cf. Figure 6.14) ; la valeur de l'échantillon est utilisée comme signal de sélection, les entrées du multiplexeur sont les produits possibles $x_i.p_i$. En choisissant astucieusement les valeurs arithmétiques de x_i , ces « produits » $x_i.p_i$ sont obtenus par des opérations logiques élémentaires (complément, décalage et addition de bits pour le jeu de valeurs -8, -4, -2, -1, 1, 2, 4, 8) appliquées une fois pour toute à chaque valeur de poids. Cette architecture permet de tirer profit de la connaissance des poids, connaissance acquise lors du chargement des paramètres et valable jusqu'au prochain chargement.

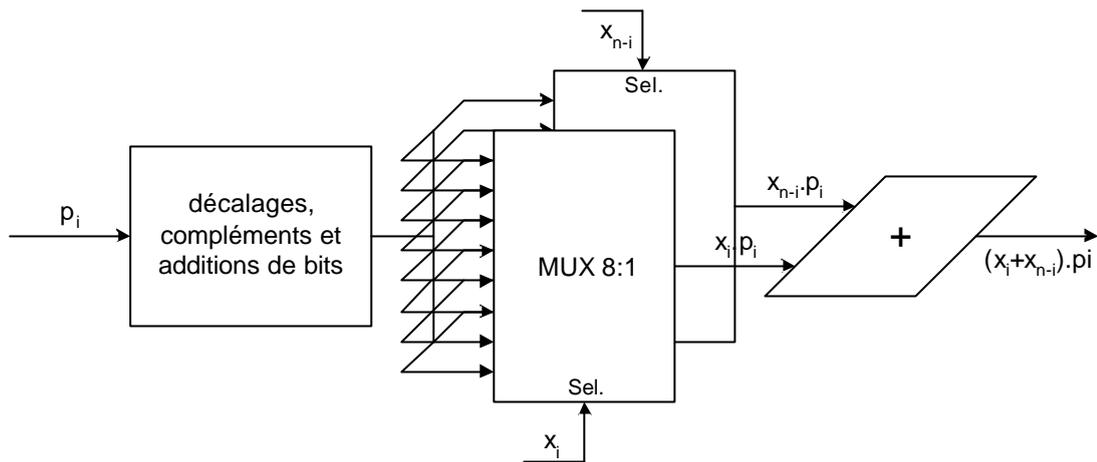


Figure 6.14 : Implantation de la Fonction de Multiplication par Multiplexage

Le nombre de cellules logiques et la surface de Silicium requis par les divers modules de l'ASIC sont donnés dans le Tableau 6.2. Ces surfaces correspondent simplement à la somme des surfaces élémentaires des cellules logiques ; la surface réelle de l'ASIC est évidemment supérieure, une part importante étant occupée par les interconnexions et les canaux d'alimentation (cf. Photographies 6.3 à 6.7). L'intérêt du Tableau 6.2 réside donc avant tout dans le pourcentage d'occupation des diverses fonctions. Les cellules logiques ne représentent que 40% de la surface de silicium, soit 10mm² sur un total de 25mm².

	Nombre de cellules logiques	Surface (mm ²)	Pourcentage d'occupation
<i>Shift Register</i>	949	1.4	14
<i>Multiplieur</i>	139 (*32)	3.6	36
<i>Adder Tree</i>	1636	1.25	13
<i>Re-quantization</i>	376	0.3	3
<i>Total Filter Device</i>	7409	6.55	66
<i>Config. Device</i>	1130	1.9	19.5
<i>I/O pads</i>	31	1.4	14.5
Total ASIC	8570	~ 10	

Tableau 6.2 : Complexité et Coût en Surface des Diverses Fonctions de l'ASIC

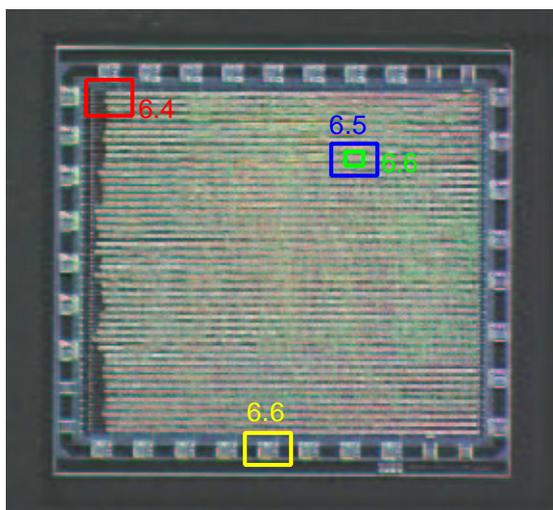


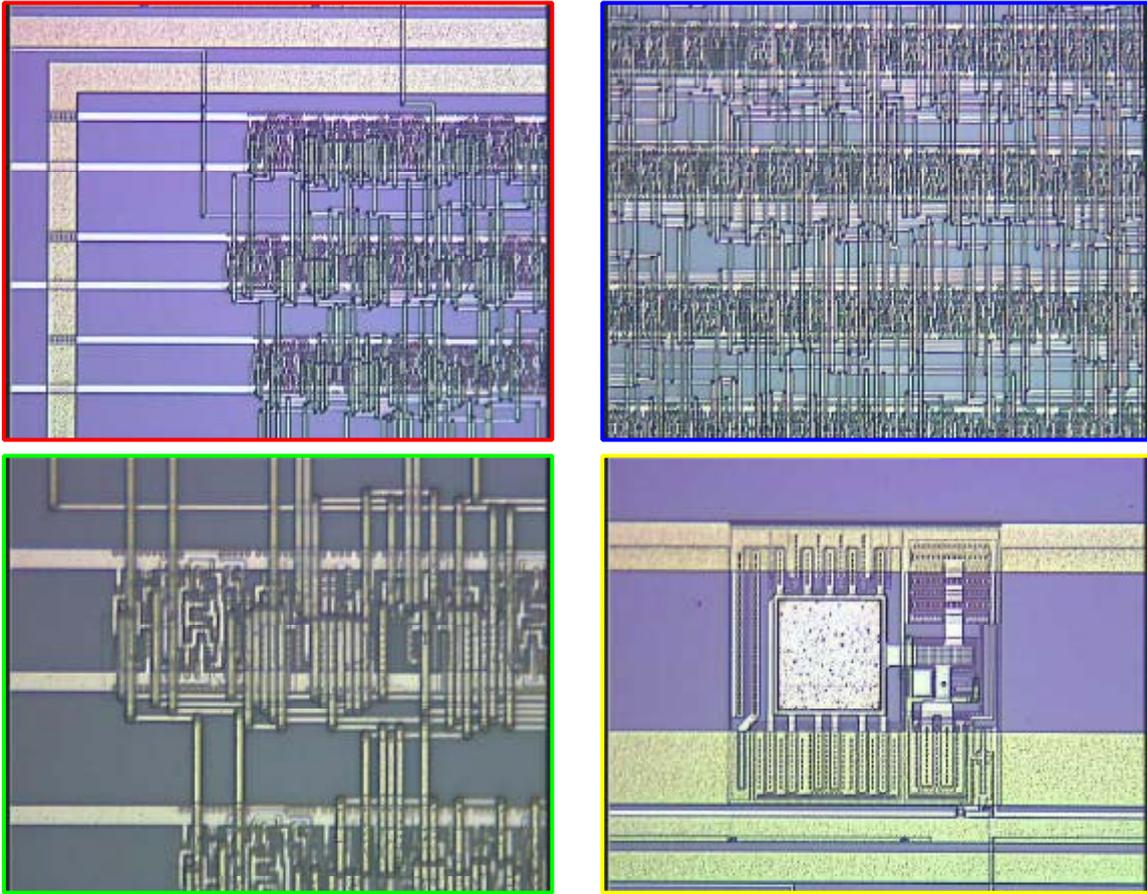
Photo 6.3 : ASIC

Photo 6.4 : zoom sur 3 canaux de cellules logiques , 3 canaux d'interconnexions et canaux d'alimentations

Photo 6.5 : zoom sur 3 canaux de cellules logiques et 3 canaux d'interconnexions

Photo 6.6 : zoom sur un canal de cellules logiques

Photo 6.7 : un plot d'entrée – sortie



Photographies 6.3, 6.4, 6.5, 6.6, et 6.7 : Puce Nue ASIC sous Microscope Optique

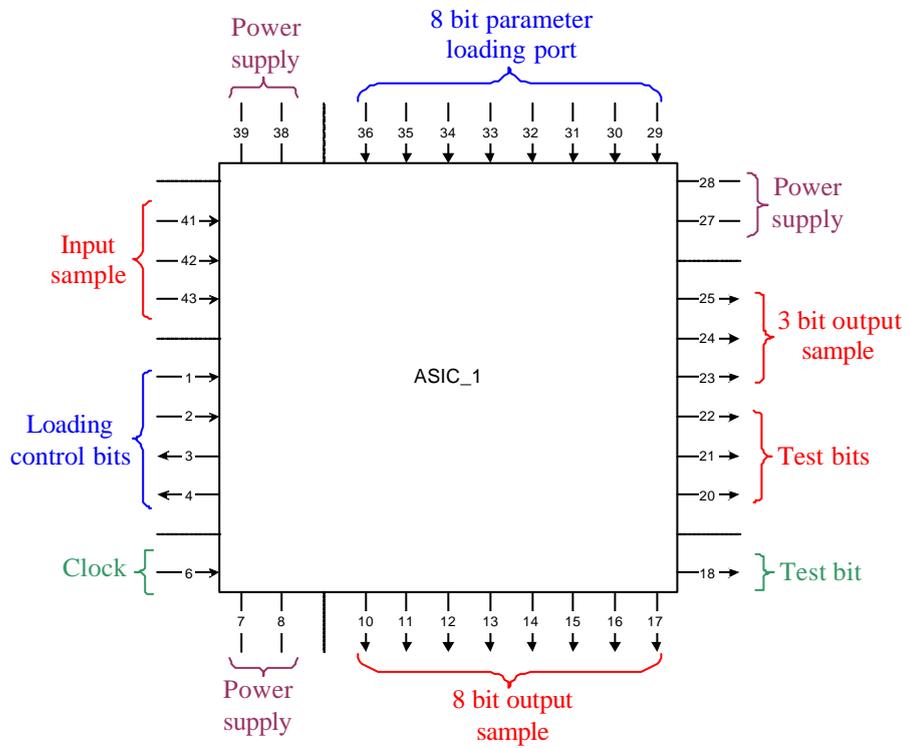


Figure 6.15 : Brochage du Boîtier JLC – 44 de l'ASIC

La puce finale est intégrée dans un boîtier JLCC de 44 pins dont le brochage est représenté en Figure 6.15. En plus des signaux d'entrée et de sortie codés sur 3 bits, de l'horloge, du port 8 bit de chargement des paramètres, et des 4 bits de contrôle du protocole, sont disponibles 3 paires d'alimentation, une sortie 8 bits obtenue par simple troncation du signal et destinée à un CNA, et des bits internes de test.

6.1.3 Tests et Résultats des Prototypes FPGA et ASIC

Le banc de test du prototype FPGA est représenté en Figure 6.16. Un coupleur permet de combiner un bruit gaussien large bande généré par une diode à bruit et un signal sinusoïdal. Les échantillons d'entrée sont obtenus par numérisation à l'aide d'un CAN du signal combiné (bruit et sinusoïde), préalablement traité par un filtre analogique anti-repliement. Le signal généré par les puces FPGAs peut être contrôlé au moyen d'un analyseur de spectre après traitement par le CNA ; par ailleurs des séquences d'échantillons numériques peuvent être acquises par un analyseur logique avant d'être traitées off-line sous IDL. Cette dernière méthode est la plus largement utilisée pour le test du prototype FPGA. Elle permet d'entreprendre des analyses spectrales ou des tests de validité des séquences fondés sur le même principe que les simulations fonctionnelles du flot de conception. Les quatre modes de filtrage ont été validés par comparaison des échantillons générés par les puces et des échantillons produits par le modèle IDL pour des échantillons d'entrée communs. Le fonctionnement est correct jusqu'à des fréquences proches de 90MHz pour l'horloge principale.

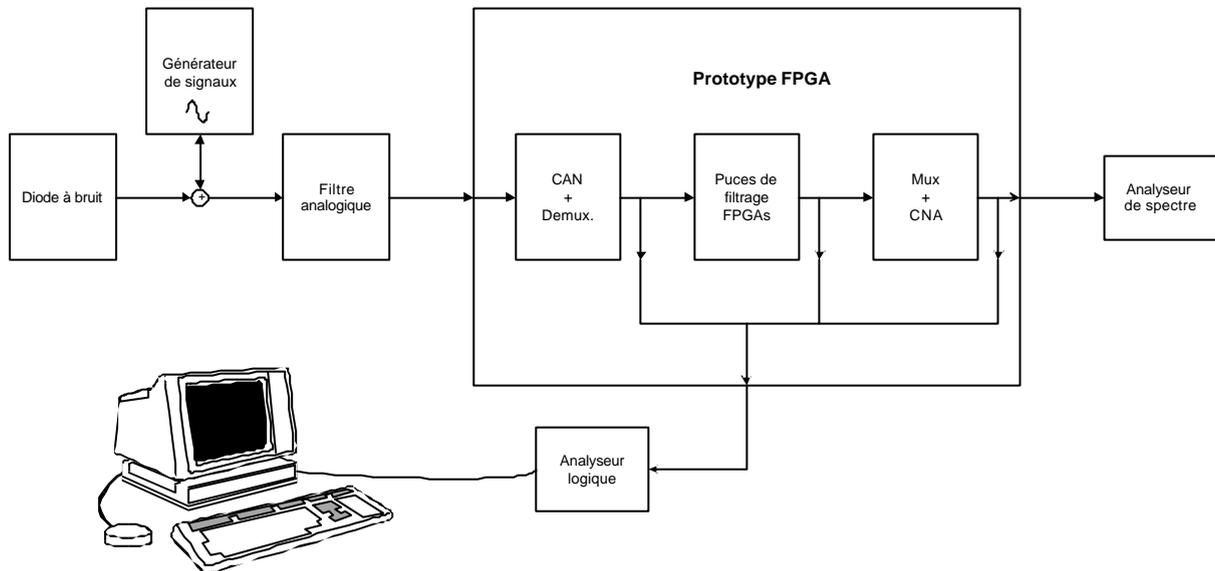


Figure 6.16 : Banc de Test du Prototype FPGA

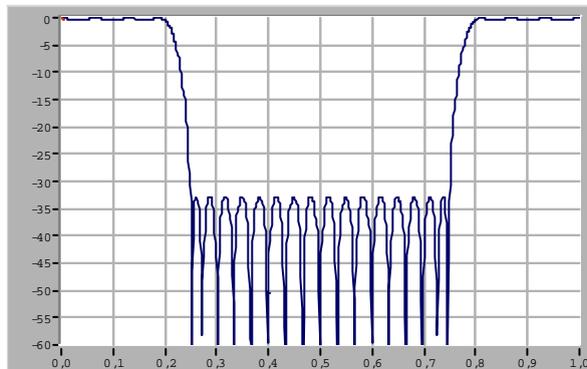


Figure 6.17 : Filtre Passe-Bas, 1/2 bande, 32 poids (F1) – Réponse Théorique

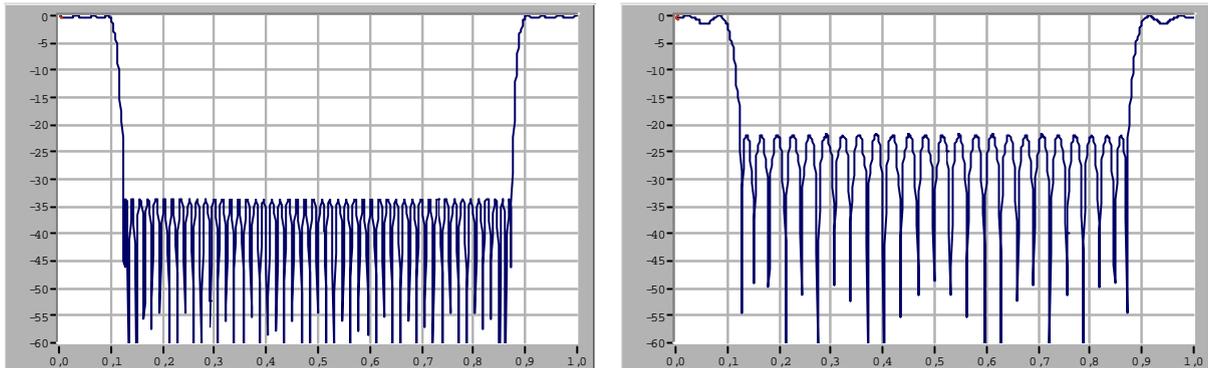


Figure 6.18 : Filtre Passe-Bas, 1/4 de bande, 64 poids (F2) et 32 poids (F2') – Réponses Théoriques

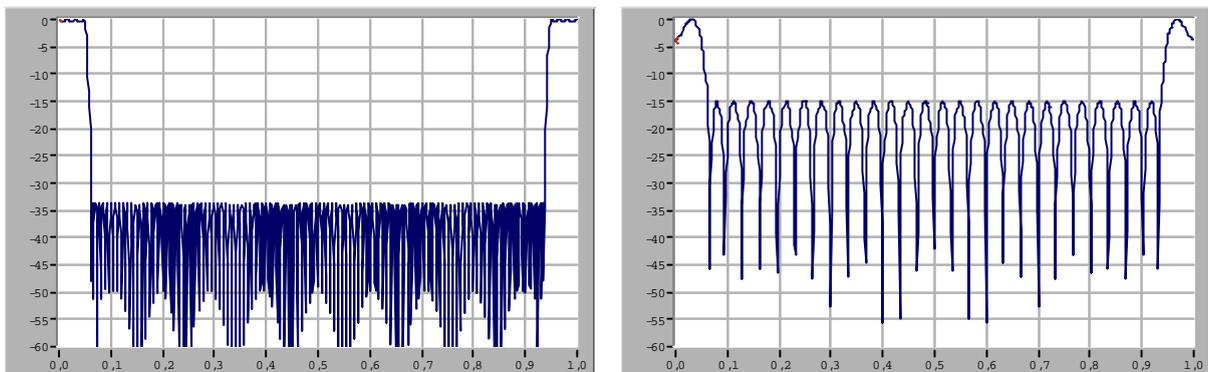


Figure 6.19 : Filtre Passe-Bas, 1/8 de bande, 128 poids (F3) et 32 poids (F3') – Réponses Théoriques

	F1	F2	F2'	F3	F3'
Rapport de bande	1/2 bande	1/4 de bande	1/4 de bande	1/8 de bande	1/8 de bande
Décimation	2	4	2	8	2
Nombre de poids	32	64	32	128	32
Atténuation	~33dB	~33dB	~22dB	~33dB	~15dB

Tableau 6.3 : Filtres Synthétisés pour les Tests du Prototype FPGA

Les cinq filtres, dont les réponses sont représentées en Figure 6.17, 6.18 et 6.19 (axe des ordonnées gradué en dB et axe des abscisses gradué en fréquence normalisée), et dont les caractéristiques sont résumées dans le Tableau 6.3, ont été implantés dans les puces de filtrage. Pour chacun d'entre eux un certain nombre de spectres, calculés sur 512 points, ont été obtenus. Ils correspondent à :

- la réponse pratique : échantillons mesurés à l'aide de l'analyseur logique
- la réponse modélisée : après avoir validé la réponse pratique du filtre, le modèle IDL permet d'accéder avec plus de souplesse aux réponses attendues du filtre, particulièrement pour ce qui concerne le nombre d'échantillons, alors que la mémoire d'acquisition de l'analyseur logique est limitée à quelques dizaines de milliers d'échantillons.
- la DSP obtenue par périodogramme
- la DSP obtenue par corrélogramme
- la DSP obtenue par corrélogramme avec correction de quantification. Cette correction étant simplement la correction habituellement appliquée lorsque la corrélation suit immédiatement la numérisation du signal

Certains de ces spectres sont présentés ci-après afin d'illustrer les principaux résultats obtenus avec le prototype FPGA, en terme d'analyse spectrale.

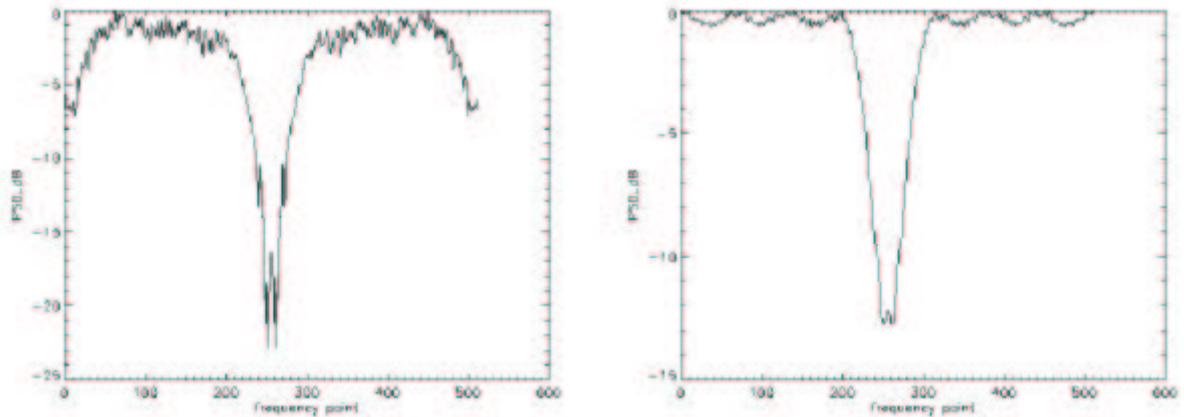


Figure 6.20 : F1 – Réponses Pratique et Modélisée, Corrélogrammes avec Correction

Observations :

- Pour les réponses pratiques la forme de bande à basse fréquence provient de la bande passante de la diode à bruit.
- La forme de filtrage n'est pas parfaitement visible à cause du re-échantillonnage interne aux puces. Pour la faire apparaître il est possible de programmer les poids du filtre de manière à synthétiser un filtre 1/4 ou 1/8 de bande mais en conservant un facteur de re-échantillonnage de 2. Cette situation qui ne correspond pas à une utilisation nominale du système de filtrage est parfois utilisée pour augmenter la sensibilité au détriment de la résolution (cf. Tableau 4.8)
- L'ondulation dans la bande passante paraît commensurable avec celle de la réponse théorique
- La bande utile est la largeur de bande non polluée par repliement. Si l'atténuation requise pour négliger l'aliasing est prise à ~ 30 dB, le point de fréquence correspondant est proche du canal 300, ce qui équivaut à une pollution de ~ 50 canaux. La largeur de bande utile atteint alors 80% de la largeur de bande nominale.

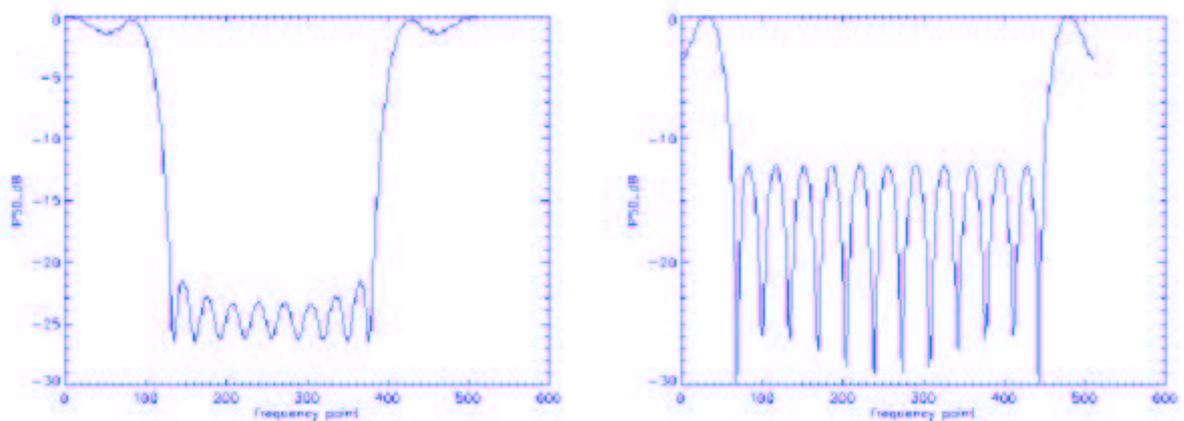


Figure 6.21 : F2' et F3' – Réponses Modélisées, avant Re-Quantification, Corrélogrammes

Observation : Mis à part les effets de re-quantification qu'elles n'incluent pas, ces réponses correspondent au traitement exact effectué par les puces FPGAs (numérisation du signal sur 2 bits – 4 niveaux, quantification des poids, etc.)

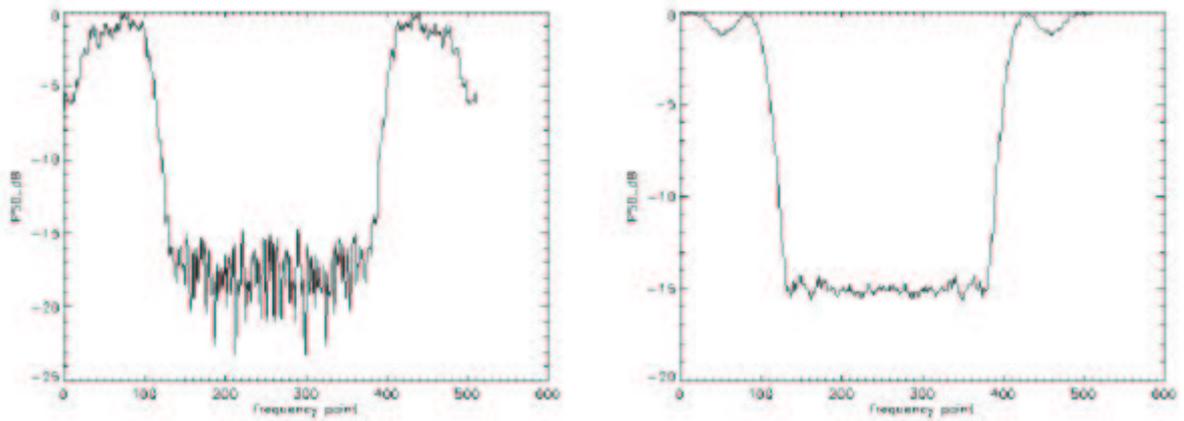


Figure 6.22 : F2' – Réponses Pratique et Modélisée, Corrélogrammes avec Correction

Observations :

- Le filtre 1/4 de bande re-échantillonné d'un facteur 2 apparaît logiquement comme un filtre 1/2 bande.
- Malgré la correction, on ne retrouve pas l'atténuation attendue.

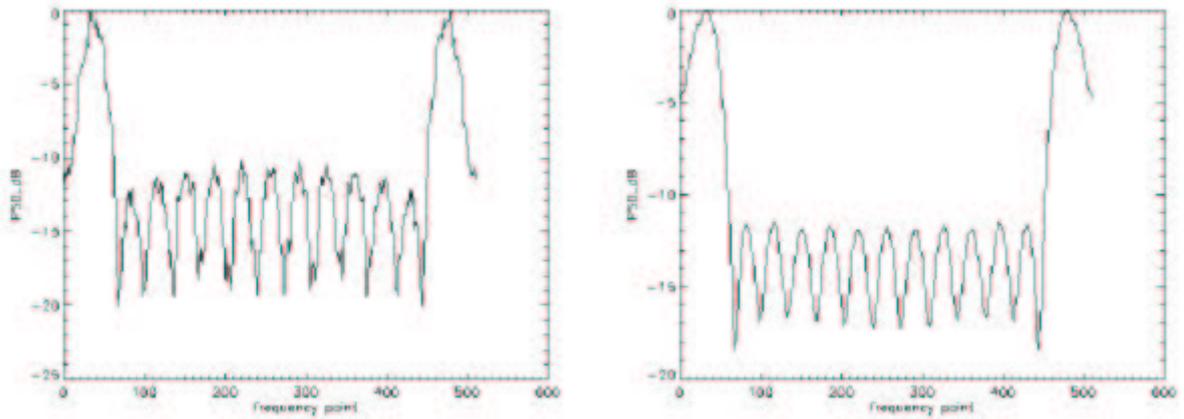


Figure 6.23 : F3' – Réponses Pratique et Modélisée, Corrélogrammes avec Correction

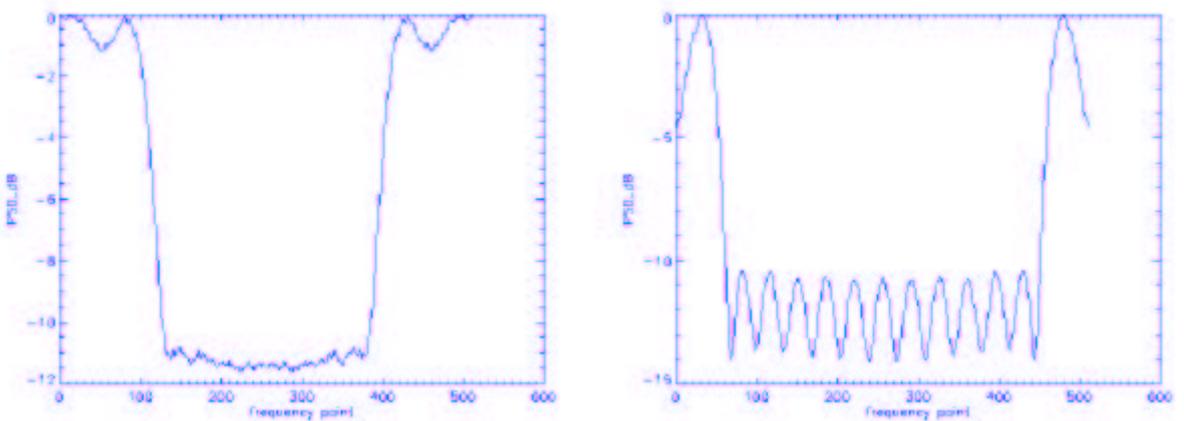


Figure 6.24 : F2' et F3' – Réponses Modélisées, Corrélogrammes

Observations fondées sur les Figures 6.22, 6.23 et 6.24 :

- Le niveau de bruit de re-quantification est ~ 13 dB sans correction et ~ 17 dB avec correction.
- Pour F2', le niveau de la bande rejetée (~ 25 dB) est donc toujours inférieur au niveau de bruit. L'atténuation réelle du filtre est donc cachée, la forme du spectre dans la bande rejetée n'est d'ailleurs pas caractéristique d'une forme de filtrage mais bien de celle d'un bruit blanc.

- Pour F3', le niveau de la bande rejetée ($\sim -11\text{dB}$) est donc toujours supérieur au niveau de bruit. L'atténuation réelle du filtre est visible, la forme du spectre dans la bande rejetée est caractéristique d'une forme de filtrage. Logiquement la correction ne modifie pas le niveau lu dans la bande rejetée, mais elle permet de voir plus bas dans les zéros de transmission du filtre.

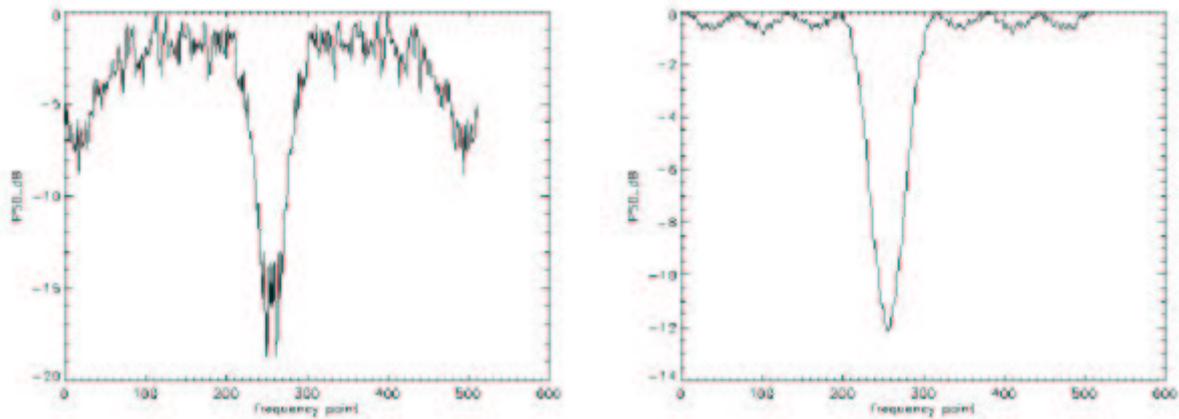


Figure 6.25 : F2 – Réponses Pratique et Modélisée, Corrélogrammes avec Correction

Observations :

- Le spectre apparaît identique à celui de F1 re-échantillonné d'un facteur 2. C'est bien ce qui est recherché : atténuation et ondulation équivalentes et régions de transition proportionnelle à la largeur de bande synthétisée. Ce dernier critère permet d'obtenir des largeurs de bande utile toujours égales à 80% des largeurs de bande nominales.
- La résolution fréquentielle a été doublée car 256 canaux sont maintenant distribués à travers $\frac{1}{4}$ de la bande d'entrée. Sur la réponse pratique la forme de bande de la diode à bruit en basse fréquence occupe donc une plus grande proportion du spectre.

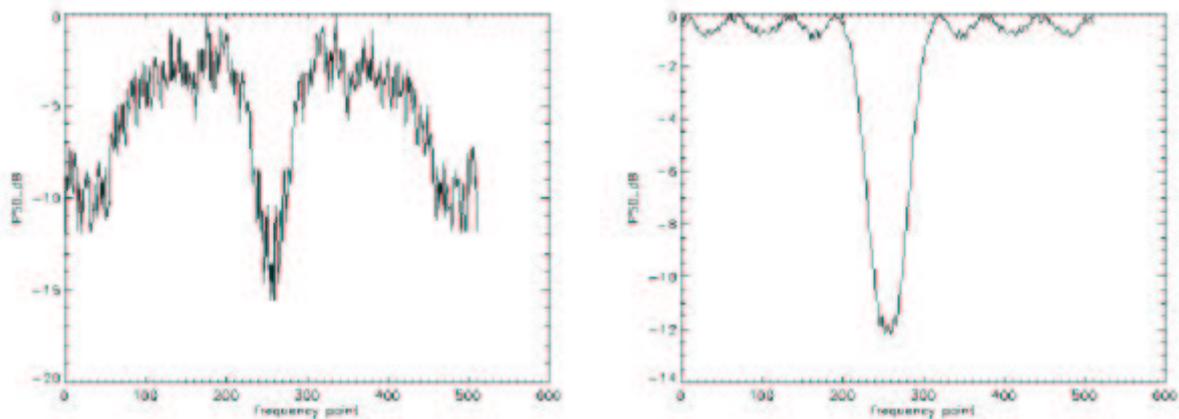


Figure 6.26 : F3 – Réponses Pratique et Modélisée, Corrélogrammes avec Correction

Le premier test concernant le prototype ASIC a été effectué à l'ENSEIRB à l'aide d'un système appelé MEDICIS. L'intérêt de ce système est de se concentrer sur le test de la puce ASIC seule et d'utiliser un environnement équivalent à celui des simulations fonctionnelles du flot de conception. Le principe de MEDICIS, représenté en Figure 6.27, consiste à émuler l'environnement de test VHDL du flot de conception. Pour cela, les stimuli VHDL sont traduits dans le langage du générateur de pattern et les échantillons produits par le DUT sont acquis par l'analyseur logique avant d'être traduits en VHDL et visualisés sous Modelsim. La description VHDL Test Bench du flot de conception est re-utilisée sans aucune modification pour réaliser le test immédiat du circuit physique. MEDICIS a permis de vérifier le bon fonctionnement de la phase de chargement des paramètres et de la phase de filtrage, mais à faible fréquence ($\sim 10\text{MHz}$) étant donné les limites de vitesse de générateur de pattern.

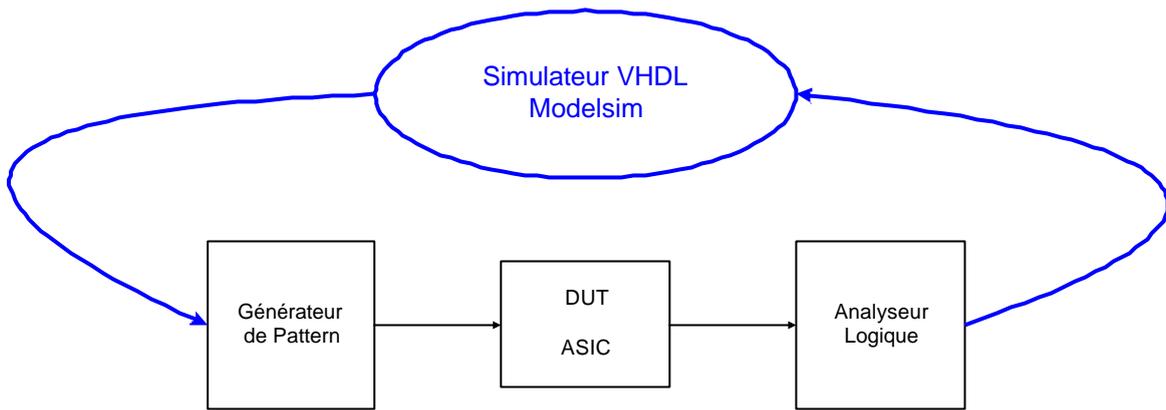


Figure 6.27 : MEDICIS

Le prototype ASIC a ensuite été testé au moyen d'un banc de test très comparable à celui du prototype FPGA, exception faite du chargement des paramètres (cf. Figure 6.28). Les tests entrepris sont ceux décrits précédemment. Le contrôle direct du signal de sortie par l'analyseur de spectre a été plus largement utilisé. Le nombre de bits pour la conversion numérique – analogique ayant été augmenté à 8 bits le signal résultant est de meilleure qualité. La comparaison des échantillons mesurés par l'analyseur logique et ceux produits par le modèle IDL pour des échantillons d'entrée communs révèle une limite de fonctionnement de l'ASIC à ~45MHz ce qui n'est pas étonnant compte tenu de la technologie retenue pour la fabrication de cet ASIC.

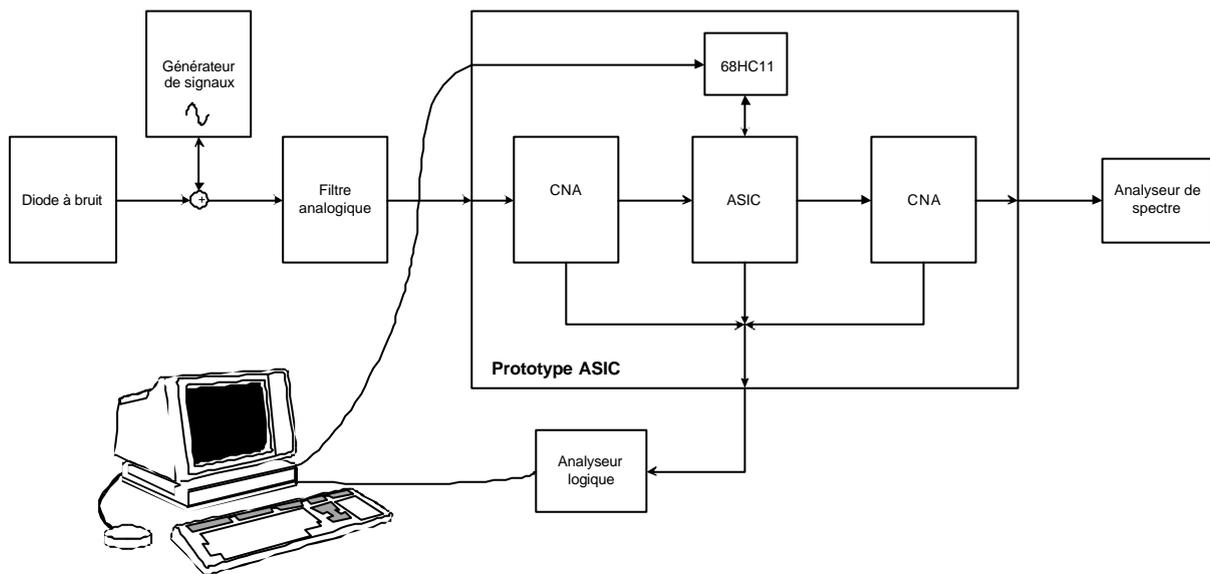


Figure 6.28 : Banc de Test du Prototype ASIC

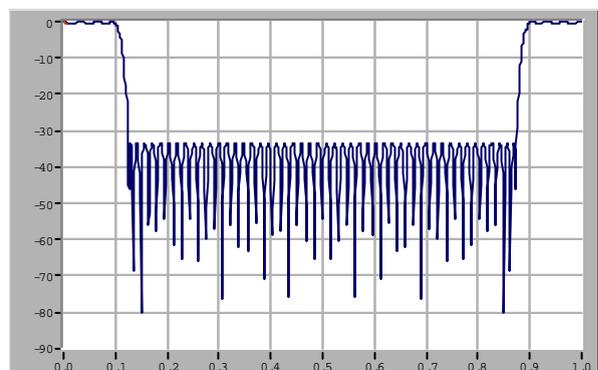
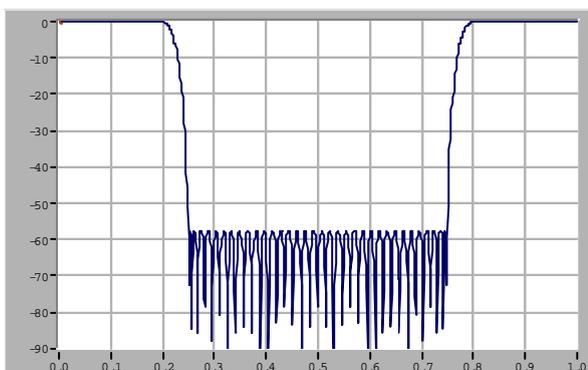


Figure 6.29 : Filtre Passe-Bas, 1/2 bande (F1) – Réponse Théorique
 Figure 6.30 : Filtre Passe-Bas, 1/4 de bande (F2) – Réponse Théorique

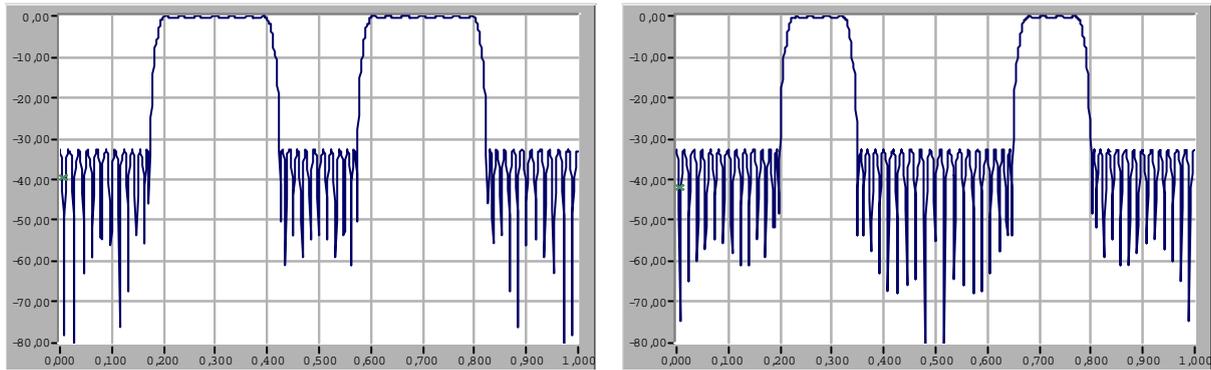


Figure 6.31 : Filtre Passe-Bande, 1/2 bande (F3) – Réponse Théorique

Figure 6.32 : Filtre Passe-Bande, 1/4 bande (F4) – Réponse Théorique

	F1	F2	F3	F4
Forme de bande	Passe-bas	Passe-bas	Passe-bande	Passe-bande
Rapport de bande	1/2 bande	1/4 de bande	1/2 bande	1/4 de bande
Nombre de poids	64	64	64	64
Décimation	1	1	1	1

Tableau 6.4 : Filtrés Synthétisés pour les Tests du Prototype ASIC

Les réponses théoriques de quelques uns des filtres synthétisés sont données de la Figure 6.29, à la Figure 6.32. Leurs caractéristiques sont résumés dans le Tableau 6.4. Les Figures 6.33 à 6.36 correspondent aux réponses pratiques mesurées par l'analyseur de spectre. Le signal filtré est composé du bruit gaussien large bande et d'un signal sinusoïdal de puissance constante. Pour chaque filtre, deux spectres sont donnés : la fréquence du signal sinusoïdal est choisie dans la bande passante, puis dans la bande rejetée. L'axe des fréquences est en MHz, l'axe des ordonnées en dB.

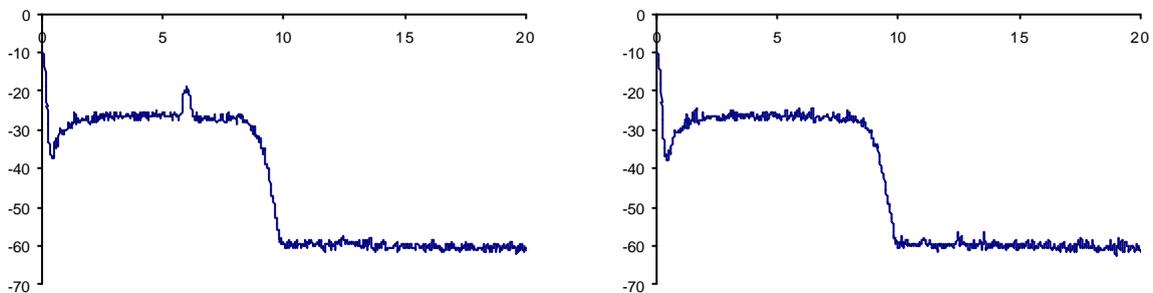


Figure 6.33 : F1 – Réponses Pratiques

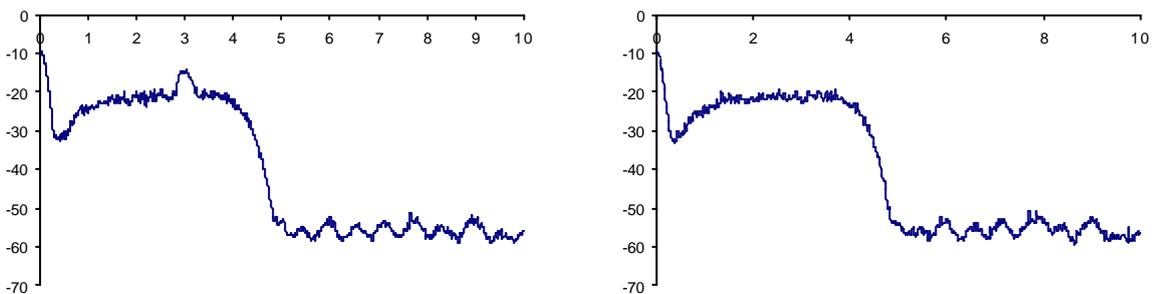


Figure 6.34 : F2 – Réponses Pratiques

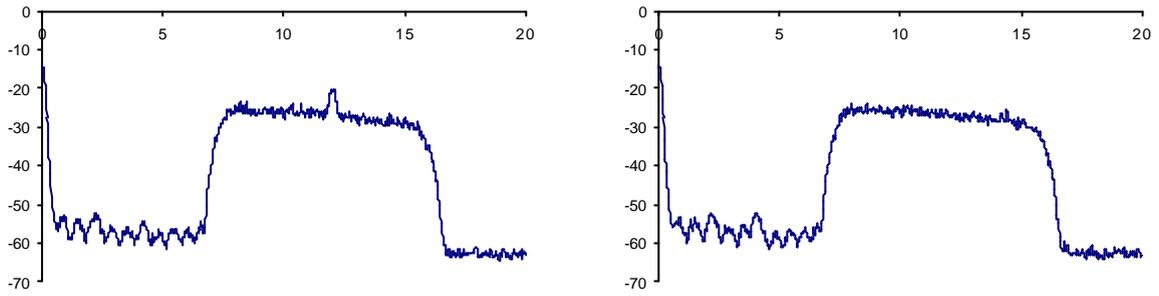


Figure 6.35 : F3 – Réponses Pratiques

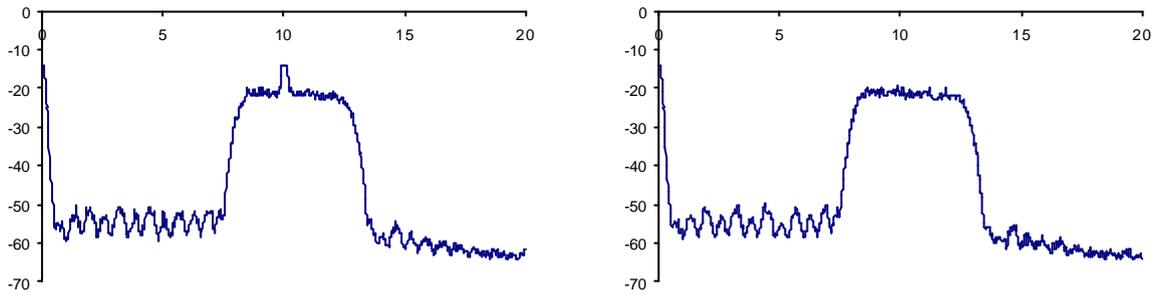


Figure 6.36 : F4 – Réponses Pratiques

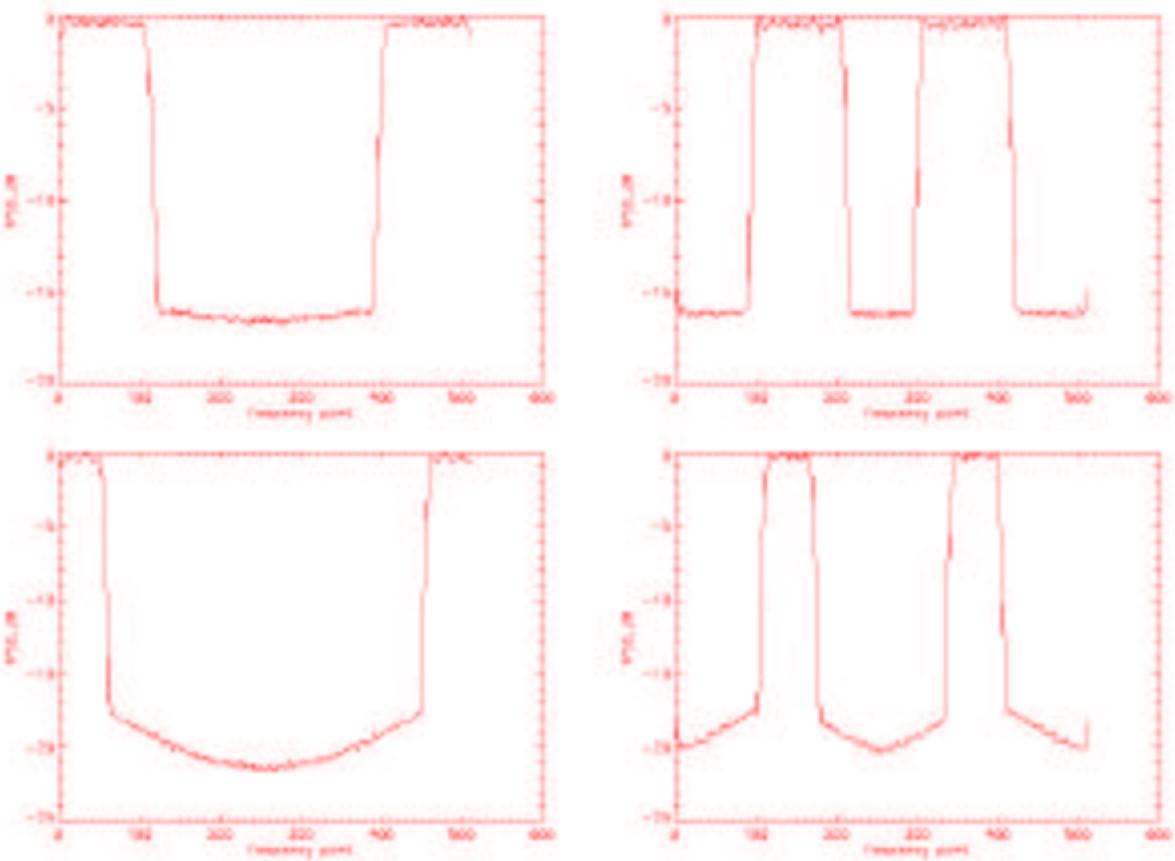
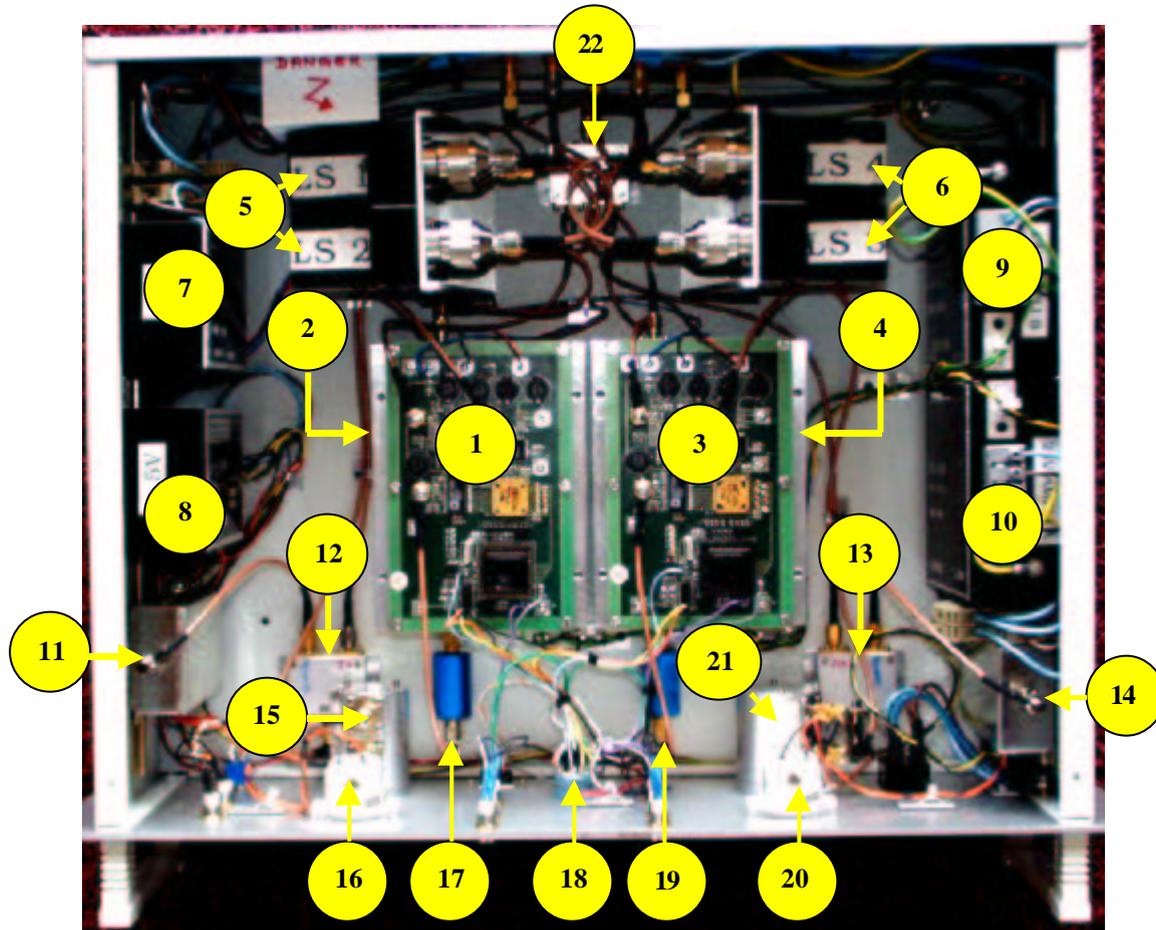


Figure 6.37 : F1, F2, F3, F4 – Réponse Modélisée, Périodogramme

6.1.4 Dispositif à Deux ASICs pour Test Interférométrique

Un ensemble de deux filtres ASICs semblables au filtre décrit dans la Section 6.13 a été développé pour transport et essai du principe de filtrage numérique sur un interféromètre existant. Le «rack» montré sur la Photographie 6.8 a été réalisé pour s'adapter à 2 antennes de l'interféromètre de Westerbork. A ce jour, ce dispositif est fonctionnel mais il n'a pas été utilisé sur l'interféromètre.



Photographie 6.8 : Dispositif à Deux Filtres – ASIC pour Test Interférométrique

1	Filtre numérique voie 1	9	Alimentation 24 v ELECDAN S 24/75 - BVMC	17	Filtre Passe bas voie 1
2	Amplificateur de puissance AP00100-0.5 - voie 1	10	Alimentation 24 v ELECDAN S 24/75 - BVMC	18	Sélection Programmation
3	Filtre numérique voie 2	11	Détection Contrôle voie 1	19	Filtre Passe bas voie 2
4	Amplificateur de puissance AP00100-0.5 - voie 2	12	Coupleur voie 1 Filtre/Contrôle	20	Contrôle niveau voie 2
5	Relais RADIALL 10610	13	Coupleur voie 2 Filtre/Contrôle	21	Réglage niveau voie 2
6	Relais RADIALL 10610	14	Détection Contrôle voie 2	22	Coupleur Horloge
7	Alimentation 12v ELECDAN RM 12/1B	15	Réglage niveau voie 1		
8	Alimentation 12v ELECDAN D5/80 - BVC	16	Contrôle niveau voie 1		

6.2 Autres Architectures

[R.6.4] Comme expliqué en Section 4.2.2.2, la complexité du système de filtrage dans une architecture DHXF est supérieure à la complexité du système de filtrage dans une architecture XF. Le gain en résolution obtenu est égal au nombre (N_{SB}) de SBs extraites pour couvrir la BB. Ces SBs étant N_{SB} fois plus étroites et devant être synthétisées avec les mêmes caractéristiques spectrales que les bandes synthétisées en architecture XF, le système de filtrage implémente a priori N_{SB} fois plus de poids. Dans le cas ALMA l'adoption d'une architecture DHXF suggère donc une complexité 32 fois supérieure pour le système de filtrage, soit plusieurs milliers de poids. L'étude d'architectures optimisées pour le système de filtrage devient alors essentielle.

6.2.1 Architecture à Deux Etages

L'architecture à deux étages, représentée en Figure 6.38, consiste à synthétiser les SBs en deux étapes de filtrage successives. L'idée est d'adopter un 1^{er} filtre grossier, implémentant peu de poids, dont les performances sont simplement suffisantes pour re-échantillonner le signal et ne pas dégrader la SB finale. Le 2^d filtre est performant car il donne à la SB ses caractéristiques définitives. Cependant, puisqu'il traite une largeur de bande diminuée par le re-échantillonnage du 1^{er} étage, le nombre de poids requis est diminué. L'optimisation de l'architecture consiste à choisir les caractéristiques de chaque étage (facteur de re-échantillonnage nrs_1 , nrs_2 et nombre de poids Nt_1 , Nt_2). Ces caractéristiques sont liées les unes aux autres, ainsi qu'aux caractéristiques de la SB à synthétiser. La complexité globale d'une architecture à deux étages est inférieure à celle de l'architecture de base décrite précédemment. L'inconvénient de cette architecture (et d'une décomposition en plus de 2 étages) est la dégradation du SNR due aux re-quantifications additionnelles.

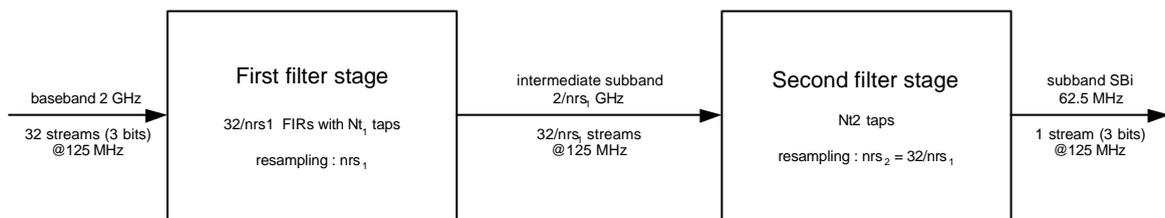
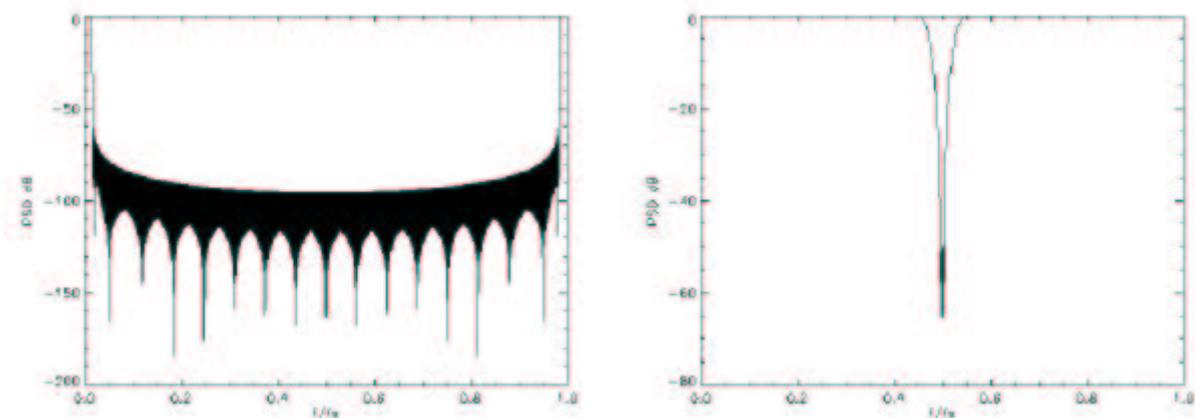


Figure 6.38 : Architecture à Deux Etages

Illustrons par un exemple simple, cette technique de décomposition en deux étages. Considérons l'extraction de la SB située dans l'intervalle $[0, 0.5 \cdot 1/32]$ du domaine des fréquences normalisées et caractérisons ce traitement par l'atténuation de la bande rejetée, la dimension de la région de transition (qui limite la largeur de la bande utile) et l'ondulation dans la SB.

1. Extraction de la SB par une architecture de base: filtre RIF, 1023 poids, 1/32 de bande, re-échantillonnage 1/32.

De gauche à droite et de haut en bas sur la Figure 6.39, sont donnés la dsp de la réponse non décimée puis la dsp de la réponse décimée et des zooms pour caractériser ondulation et région de transition.



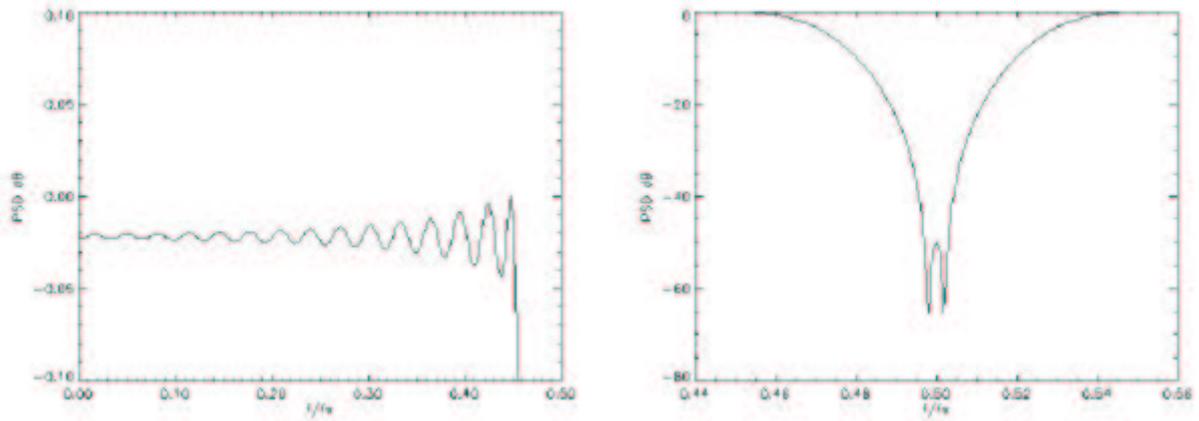


Figure 6.39 : Extraction d'une SB par une Architecture de Base

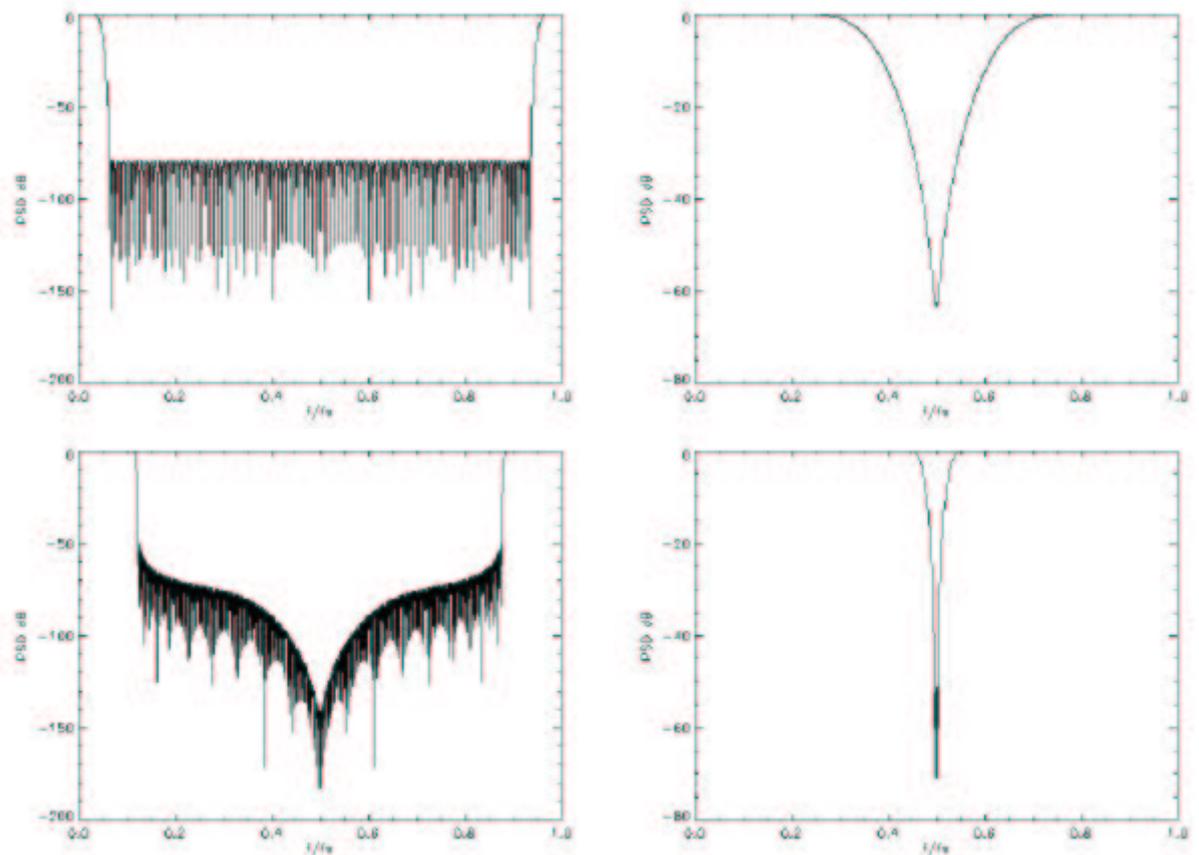
2. Extraction par une architecture à deux étages :

- 1^{er} étage : filtre RIF, 1/32 de bande, 128 poids, re-échantillonnage 1/8

Sont données en Figure 6.40 (en haut) la dsp de la réponse non décimée puis la dsp de la réponse décimée.

- 2nd étage : filtre RIF, 1/4 de bande, 128 poids, re-échantillonnage 1/4

Sont donnés sur les 4 derniers spectres de la Figure 6.40, la dsp de la réponse non décimée, puis la dsp de la réponse décimée et des zooms pour caractériser l'ondulation et la région de transition finales



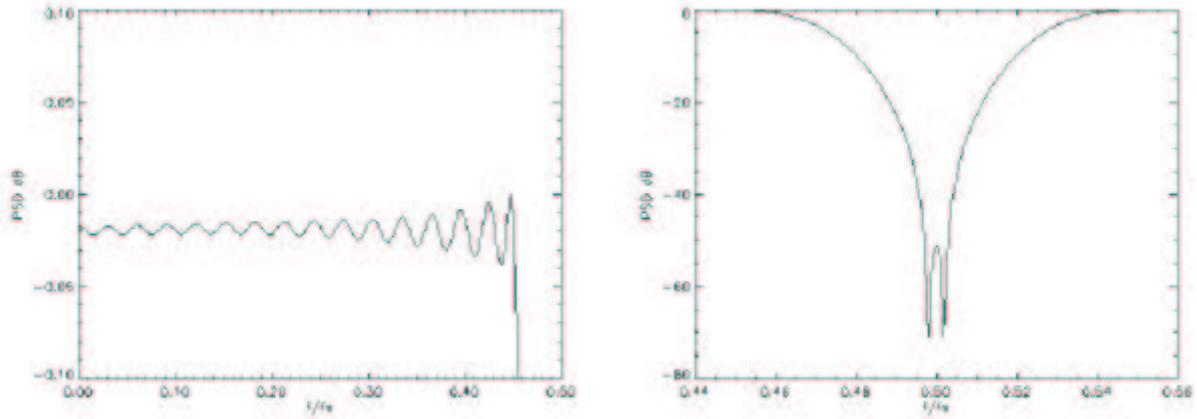


Figure 6.40 : Extraction d'une SB par une Architecture à Deux Etages

Notons que dans le cas ALMA, étant donné la fréquence de 125MHz du TNS, plusieurs filtres identiques travaillant en parallèle sont nécessaires pour synthétiser la SB intermédiaire. En fait $32/nrs1$ filtres composent le 1^{er} étage, pour une complexité globale de l'architecture de $32/nrs1*Nt1+Nt2$. Dans l'exemple précédemment considéré cela conduit tout de même à une réduction du nombre de poids ($32/8*128+128=640$ contre 1023).

Dans le cas de l'architecture à deux étages, quelles sont les caractéristiques de la SB finale ? L'ondulation dans la bande passante est l'addition des ondulations des deux étages de filtrage dans la bande d'intérêt. Des synthèses astucieuses permettent de corriger mutuellement les défauts de chaque étage. La région de transition est celle du 2nd étage. Quant aux atténuations des deux filtres, elles doivent être suffisantes pour permettre la décimation du signal sans provoquer d'aliasing inacceptable dans la bande d'intérêt. La région de transition du 1^{er} étage n'a pas de conséquence directe sur les caractéristiques finales de la SB. C'est donc sur cette propriété qu'une dégradation des performances habituelles est acceptée afin de minimiser le nombre de poids du 1^{er} étage. Il existe toutefois un compromis entre la raideur du filtre et le facteur de décimation possible en sortie de ce 1^{er} étage. Or plus le facteur de décimation du 1^{er} étage est élevé, plus le nombre de poids dans le second étage est faible. C'est bien souvent pour le plus grand facteur de décimation dans le 1^{er} étage que l'optimisation est la meilleure car les spécifications les plus contraignantes concernent le 2nd étage.

6.2.2 Architecture Polyphase

La théorie sur laquelle se fonde l'architecture polyphase est donnée dans [R.6.5]. Pour l'architecture polyphase la plus classique, optimale dans le cas où l'on souhaite extraire d'une bande de signal, des SBs equi-réparties, de largeurs égales et couvrant intégralement la bande d'entrée, le signal est démultiplexé, filtré et modulé par TFD (cf. Figure 6.41).

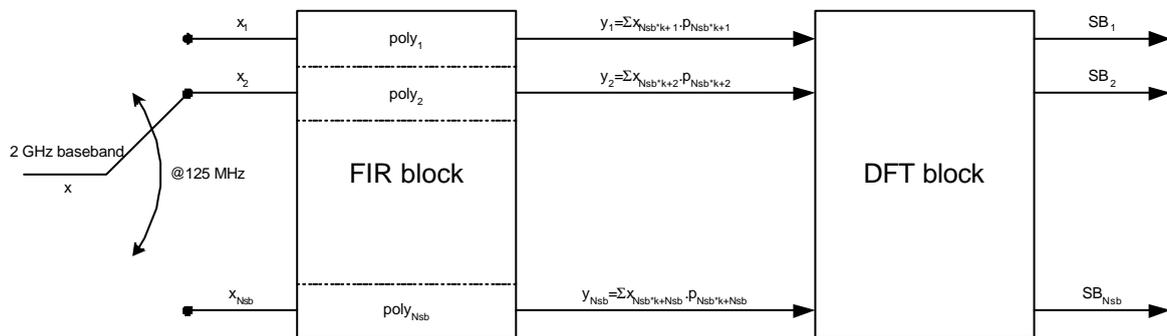


Figure 6.41 : Architecture Polyphase

Les filtres RIF $poly_k$, appelés filtres polyphases, sont obtenus par décimation d'un facteur N_{SB} de la réponse impulsionnelle d'un filtre prototype. Ce filtre prototype est le filtre qui serait synthétisé pour extraire la SB $[0,0.5/N_{SB}]$ avec l'architecture de base d'un filtre RIF. La complexité du module de filtrage pour extraire N_{SB} SBs avec une architecture polyphase est donc N_{SB} fois inférieure à celle d'une architecture de base.

Le module de TFD implémente les relations définies par $Sb_i = \sum_{k=0}^{N_{sb}-1} y_{k+i} (W_{N_{sb}})^{-ki}$, avec $W_{N_{sb}} = e^{j(2\pi/N_{sb})}$

La complexité du module DFT suit la loi N_{SB}^2 , ou $N_{SB} \cdot \log(N_{SB})$ si un algorithme de FFT est adopté. Notons qu'en sortie de ce module de TFD, le signal est complexe. Un traitement spécifique supplémentaire est alors nécessaire pour convertir ce signal en une représentation réelle équivalente, si l'on ne souhaite pas changer le format de corrélation. La figure 6.42 illustre le cas de l'extraction de 4 SBs par une architecture polyphase, le signal temporel final est réel, converti par un filtre de Hilbert.

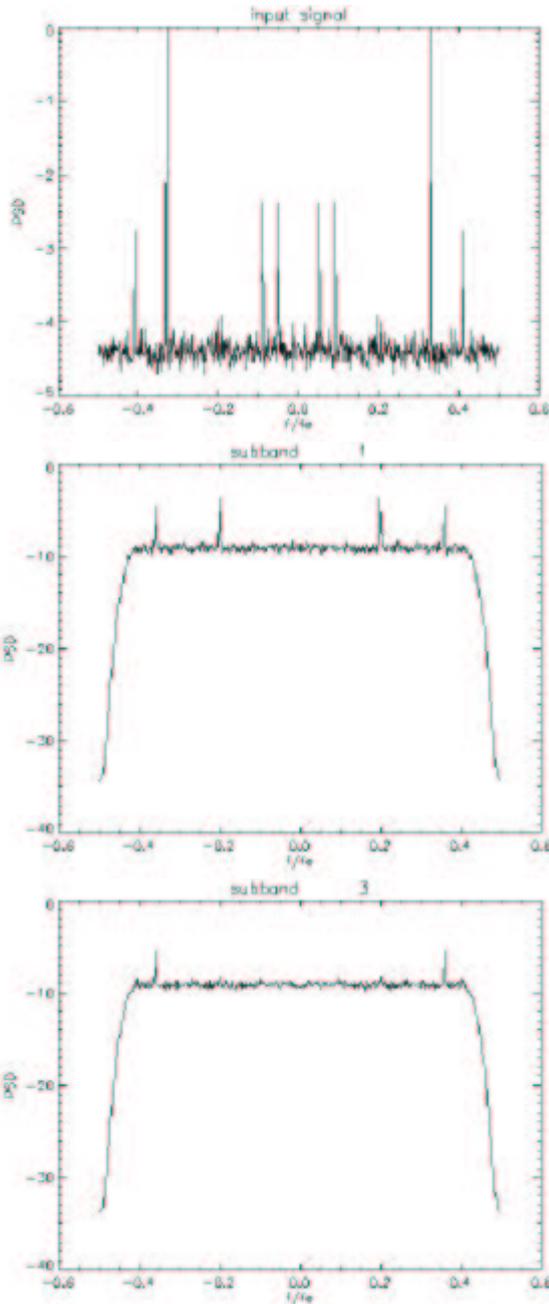


Figure 6.42 : Extraction de 4 SBs par une Architecture Polyphase

4 sinus sont ajoutés au bruit aux fréquences normalisées :

- v1=0.05
- v2=0.09
- v3=0.33
- v4=0.41

6.3 Etude Comparative et Discussion

Lorsque l'équipe européenne a entrepris l'étude comparative d'architectures pour le système de filtrage du 2GC, elle a considéré l'architecture de base, l'architecture à deux étages et l'architecture polyphase. Le critère principal de choix était la complexité du système, puisque le coût et la consommation des circuits correspondants lui sont proportionnels. Pour le mode de filtrage nominal (extraction de 32 SBs de 62.5MHz couvrant

intégralement la BB de 2GHz, SBs positionnées dans les fenêtres de Nyquist) l'architecture polyphase semble la plus attrayante car sans conteste celle qui nécessite le moins de poids. Cependant lorsque l'on considère d'autres aspects système du projet, en particulier la souplesse d'analyse que doit offrir le système de filtrage, cet avantage est contre-balané.

Cette souplesse d'analyse provient d'abord de la possibilité de synthétiser des SBs plus étroites afin d'améliorer la résolution spectrale. Pour conserver des performances de filtrage équivalentes, le nombre de poids doit alors être augmenté. Pour l'architecture de base, une solution possible, adoptée pour la carte initiale du NRAO et pour le prototype FPGA en architecture XF et qui peut être adaptée ici, consiste à redistribuer les poids au détriment du nombre de SBs synthétisées, le nombre de poids total restant constant. Le même principe peut être adopté pour l'architecture à deux étages. Par contre dans l'architecture polyphase, toutes les SBs sont synthétisées à partir d'un unique filtre prototype. Le nombre de poids de ce filtre prototype doit être augmenté mais il ne peut l'être par échange avec le nombre de SBs. En fait la complexité du module de filtrage de l'architecture polyphase change pour chaque mode de filtrage et le gain par rapport aux autres architectures diminue d'un facteur 2 chaque fois que la largeur des SBs synthétisées est réduite de moitié. Si l'architecture polyphase est optimale pour un mode de filtrage donné lorsque l'on veut extraire toutes les SBs, cette architecture s'adapte assez mal aux exigences de souplesse du corrélateur ALMA.

Un autre critère de souplesse concerne la possibilité de mélanger les modes de filtrage. Dans l'architecture de base et l'architecture à deux étages, les différents filtres de SBs sont indépendants, on peut donc imaginer que ces divers filtres, travaillant en parallèle, fonctionnent simultanément dans des modes de filtrage différents afin de s'adapter au mieux aux caractéristiques spectrales de la source observée. La configuration représentée en Figure 6.43 est envisageable, la BB de 2GHz est analysée par 32 filtres indépendants, les largeurs des bandes corrélées et les résolutions spectrales associées sont réparties et choisies en fonction du motif spectral. Une telle configuration n'est pas possible avec une architecture polyphase puisque toutes les SBs sont générées à partir du même filtre prototype dont les caractéristiques déterminent celles des SBs.

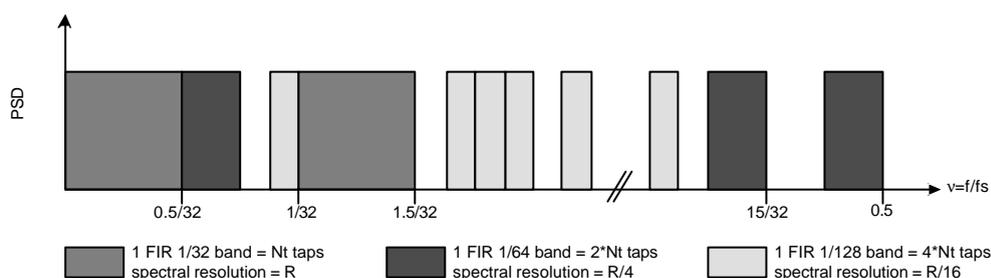


Figure 6.43 : Exemple de Configuration Présentant des Modes de Filtrage Mélangés

L'objet du 2GC étant d'offrir une plus grande efficacité et une plus grande souplesse pour l'analyse spectrale, l'équipe européenne a préféré adopter l'architecture à deux étages. Cette architecture présente l'avantage de minimiser le nombre total de poids par rapport aux performances requises, sans pour autant brider la souplesse du système. De plus chaque étage, individuellement considéré, est un simple filtre RIF. Aussi l'expérience de la conception des premiers prototypes est-elle pleinement profitable. Un développement ASIC pour minimiser la consommation reste également envisageable. Ce développement serait beaucoup plus problématique pour l'architecture polyphase, les configurations du module de filtrage et du module de TFD étant modifiées pour chaque mode de filtrage. Ce choix a également été guidé par le problème des régions de transition évoqué en Section 4.2.2.5, et pour lequel la solution « accroissement du nombre de SBs » a été adopté. La présence du système OL – mélangeur numérique permettant le recouvrement des SBs, combinée à l'architecture deux étages, confèrent au système de filtrage une très grande souplesse d'analyse et des possibilités d'optimisation détaillées dans le Chapitre 7.

	<i>Nombre de poids ou équivalent</i>	<i>Fréquence des puces</i>	<i>Technologie</i>	<i>Consommation</i>
Prototype FPGA	4*32	25MHz	0.18µm	
Prototype ASIC	64	50MHz	0.8µm	
Carte NRAO	16*128	125MHz	0.15µm	50W
DHXF	32*2048	125MHz		

Tableau 6.5 : Prototypes et Système de Filtrage ALMA

7 Le Nouveau Système de Filtrage Numérique du BC

Comme expliqué au Chapitre 4, le système de filtrage numérique décrit dans le présent chapitre est le résultat des travaux menés par la composante européenne de l'équipe Corrélateur d'ALMA. Ces travaux s'inscrivaient initialement dans le cadre du 2GC : le développement des premiers prototypes décrits dans le chapitre précédent a contribué à l'étude de faisabilité du 2GC. Ensuite, l'étude comparative des architectures de filtrage nous a conduit à la sélection d'une architecture appelée Tunable Filter Bank (TFB). Cette nouvelle architecture de filtrage et ses avantages pour l'observation astronomique ont été communiqués à diverses occasions à l'ensemble du projet ALMA ; ils sont décrits dans l'ALMA Memo N°476 disponible en Annexe. L'équipe européenne a aussi proposé de déterminer si cette nouvelle architecture pouvait s'adapter au BC. Les questions de la dimension physique des cartes de filtrage, de la consommation électrique et du coût du système étaient les plus critiques. Les conclusions ont été présentées lors de la Critical Design Review du Corrélateur ALMA ; le comité de revue a unanimement recommandé l'adoption de cette architecture pour le BC car cette architecture apporte plus de puissance et de souplesse pour l'analyse spectrale sans modification des autres systèmes. Maintenant, le travail de l'équipe européenne concerne donc pleinement le développement du TFB et son adaptation au BC. Dans le présent chapitre sont présentés indifféremment les travaux menés dans l'optique 2GC ou BC, qui ne diffèrent que sur quelques points de détail.

7.1 Description Fonctionnelle

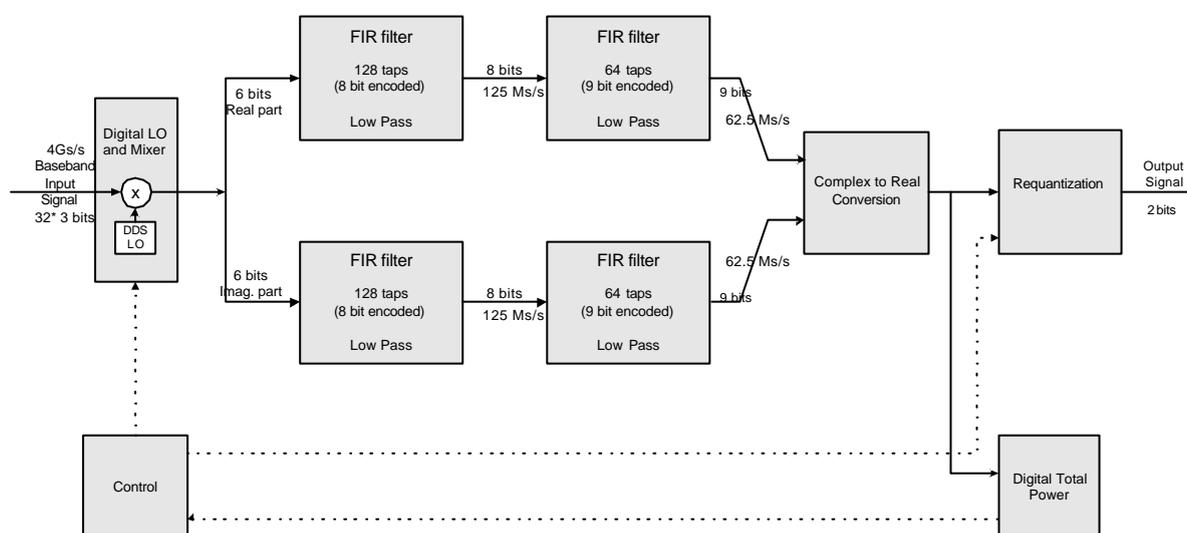


Figure 7.1 : Architecture de l'un des Filtres Composant le Tunable Filter Bank

[R.7.1] et [R.7.2] Le schéma de principe d'un filtre du TFB est représenté en Figure 7.1. Le signal d'entrée est composé de 32 échantillons de 3 bits démultiplexés dans le temps, représentant un flot de données équivalent à $4\text{GS}\cdot\text{s}^{-1}$. Ce signal est traité par un mélangeur numérique complexe piloté par un oscillateur local digital (Numerically Controlled Oscillator ou Direct Digital Synthesizer), qui permet de traduire le signal en fréquence. Par cette translation, la fréquence centrale de la SB désirée est positionnée à la fréquence zéro. Le signal résultant est complexe ; il est filtré et décimé pour obtenir l'effet de zoom spectral sur la fenêtre d'analyse souhaitée. Le filtre est implémenté comme 2 filtres identiques opérant en parallèle, respectivement sur les portions réelle et imaginaire du signal. Pour chacun de ces filtres une architecture à deux étages est adoptée. Le premier filtre, passe-bas « grossier », procure juste assez de sélectivité pour permettre la décimation du signal par un facteur 32, sans aliasing significatif. Le second filtre, passe bas « performant », synthétise la forme de bande souhaitée pour la SB. Le signal est ensuite décimé, converti en un signal réel transportant la même information spectrale et re-quantifié (sur 2 ou 4 bits pour le BC, sur 3 bits pour le 2GC). Les paramètres indiqués en Figure 7.1 sont ceux adoptés pour la conception du TFB pour le BC. Ils sont la conséquence de réflexions itératives entre efficacité du TNS et ressources électroniques disponibles dans les composants Stratix. Les effets du TNS appliqué par l'un des filtres du TFB sont illustrés et décomposés en Figure 7.2.

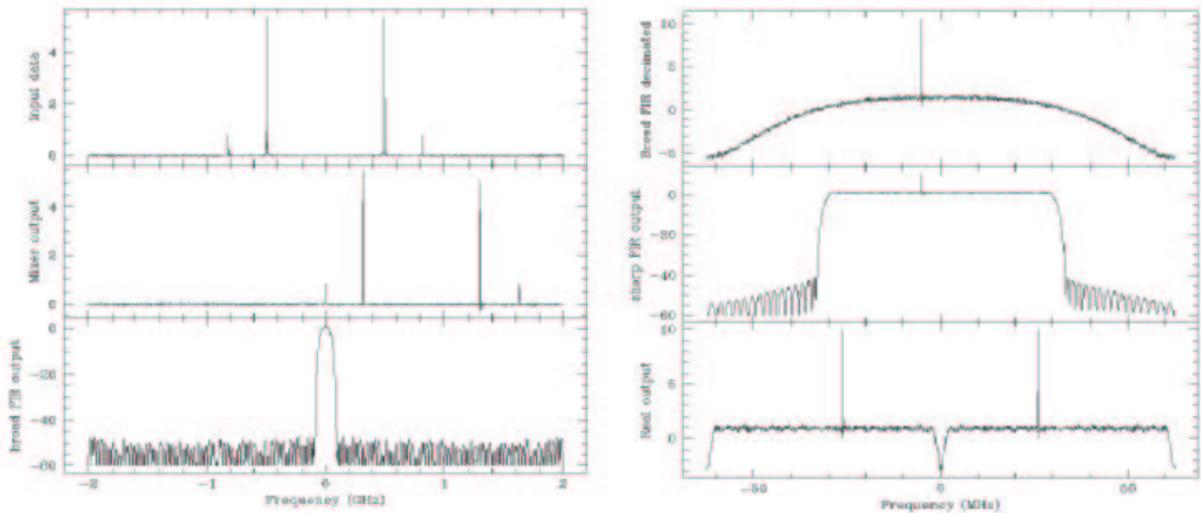


Figure 7.2 : TNS Appliqué par l'un des Filtres du TFB

De haut en bas et de gauche à droite : signal d'entrée, signal après translation fréquentielle, signal filtré par le 1^{er} étage, signal décimé par un facteur 32, signal filtré par le 2nd étage, signal réel re-quantifié.

Dans les sections suivantes les divers modules du filtre sont décrits en détail, d'abord du point de vue de la fonctionnalité, puis du point de vue de la conception électronique ; enfin une modélisation du TNS appliqué par chaque module est donnée. Pour cette modélisation le signal considéré en entrée du filtre est composé de 4 sinusoïdes de fréquences proches ($v_1=0.397$, $v_2=0.405$, $v_3=0.41$, $v_4=0.45$), noyées dans un bruit blanc gaussien. Le spectre de ce signal est représenté en Figure 7.3.

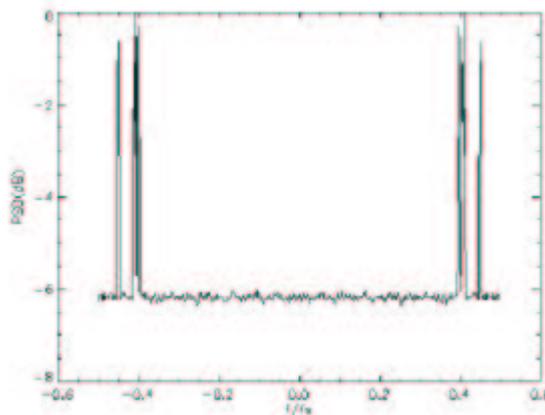


Figure 7.3 : Spectre du Signal en Entrée du TFB

7.2 DDS et Mélangeur – Module de Translation en Fréquence

7.2.1 Fonctionnalité

Ce module DDS et mélangeur permet de traduire en fréquence le signal ; la fonction mathématique à implémenter est donc la suivante :

$X(v-v_0)=X(v)*\delta(v-v_0)$, où $X(v)$ est le spectre de la BB et v_0 est la fréquence de translation, i.e. la fréquence centrale initiale de la SB désirée.

La convolution n'étant pas aisée à implanter électroniquement et disposant du signal originel sous forme d'échantillons temporels, on s'intéresse plutôt à la version temporelle de cette relation de translation, obtenue par transformée de Fourier inverse :

$$x_{\text{trans}}(k) = x(k) \cdot \text{TFD}^{-1}(\delta(v-v_0)) = x(k) \cdot \exp(2j\pi v_0 k)$$

La translation fréquentielle du signal est obtenue en multipliant les échantillons temporels du signal par les échantillons temporels de la fonction $\exp(2j\pi v_0 k)$, le signal résultant est donc complexe.

7.2.2 Conception

[R.7.3] En pratique les échantillons temporels sont multipliés par la série $\cos(2\pi v_0 k)$ et par la série $\sin(2\pi v_0 k)$ pour donner naissance respectivement aux portions réelle et imaginaire du signal. Il faut donc générer la série correspondant à la phase $2\pi v_0 k$ à partir d'une information provenant du système de contrôle ALMA. En effet comme évoqué précédemment, la fréquence de translation (v_0) est spécifique à chaque SB et donc à chaque filtre du TFB ; cette fréquence de translation apparaît comme un paramètre du filtre. Ensuite les valeurs des cosinus et sinus sont déduites avant de multiplier les échantillons d'entrée. Le schéma de principe d'un DDS est représenté en Figure 7.4.

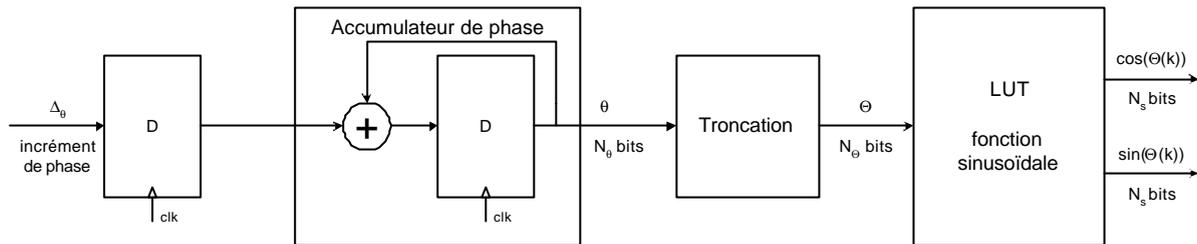


Figure 7.4 : Schéma de Principe d'un DDS

La phase est générée par accumulation d'un incrément dont la valeur détermine la fréquence de translation. Pour calculer la fréquence générée par le DDS pour un incrément de phase donné, il faut considérer le nombre de cycles d'horloge nécessaires pour parcourir 2π , soit $2^{N_\theta}/\Delta_\theta$. La fréquence résultante est $F_{\text{DDS}} = F_{\text{clock}} \cdot \Delta_\theta / 2^{N_\theta}$. La profondeur d'accumulation limite la résolution fréquentielle du DDS. La résolution fréquentielle du DDS est atteinte pour l'incrément de phase le plus faible ou encore pour deux incréments de phase successifs : $\delta F_{\text{DDS}} = F_{\text{clock}} / 2^{N_\theta}$. La résolution du DDS doit être suffisante pour sélectionner des SBs chevauchées de 1/16, soit $62.5\text{MHz}/16 = 3.9\text{MHz}$. La solution retenue (étant donnée la faible complexité additionnelle) est d'utiliser des accumulateurs de 12 bits de profondeur offrant donc une résolution $\delta F_{\text{DDS}} = 125\text{MHz}/2^{12} = 30.5\text{kHz}$.

Les valeurs des fonctions cosinus et sinus ne peuvent qu'être stockées en mémoire, dont l'adresse est la valeur accumulée de la phase. Comme pour l'accumulateur, il existe un compromis entre efficacité du TNS et complexité électronique. La pureté du signal généré à partir des échantillons mémorisés est affectée par les quantifications de la phase et de l'amplitude des fonctions sinusoïdales. Ces limites en résolution induisent des raies de modulation et un plancher de bruit large bande dans le spectre du signal souhaité. Notons qu'afin de limiter la complexité des tables de cosinus et sinus à mettre en mémoire, la phase accumulée est souvent tronquée avant d'adresser les mémoires. Dans tous les cas la phase est quantifiée, ce qui introduit un jitter dans le signal de sortie. Comme le montre l'équation suivante, ce jitter produit une modulation de la phase proportionnelle au bruit de quantification :

$$\Theta(k) = \theta(k) + \delta\theta(k)$$

$$e^{j\Theta(k)} = e^{j(\theta(k) + \delta\theta(k))} = e^{j\theta(k)} \cdot e^{j(\delta\theta(k))}$$

$$e^{j\Theta(k)} = e^{j\theta(k)} (1 + j\delta\theta(k)) = e^{j\theta(k)} + j\delta\theta(k) \cdot e^{j\theta(k)}$$

Pour générer un signal dont la pureté serait caractérisée par un SFDR (Spur Free Dynamic Range) de l'ordre de 50dB, 8 ou 9 bits de phase sont nécessaires pour adresser les mémoires, si l'on se base sur les 6dB par bit de quantification donnés par le calcul théorique du bruit de quantification (cf. Section 3.2.2). Il reste ensuite à déterminer le nombre de bits minimum requis pour coder l'amplitude sans dégrader le SFDR du signal généré. Les modélisations indiquent un minimum de 6 bits (cf. Figure 7.5).

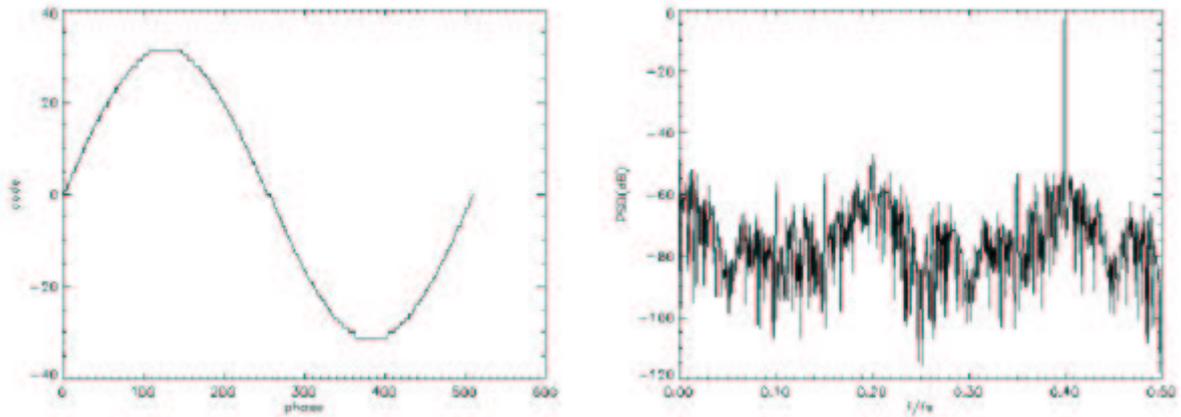


Figure 7.5 : Fonctions Sinusoïdales (Phase et Amplitude Quantifiées) et Spectre de Sortie du DDS (SFDR)

Etant donné les performances requises, seules les mémoires M4K peuvent être utilisées pour implémenter les tables de cosinus et sinus. N'oublions pas qu'il ne s'agit pas ici de produire simplement les séries $\cos(2\pi\nu_0k)$ et $\sin(2\pi\nu_0k)$, mais le produit des échantillons du signal par ces séries. Afin de ne pas consommer un nombre important de ressources pour implanter ensuite ces multiplications on utilisera avantageusement les mémoires M4K pour stocker directement les valeurs du produit échantillon * cosinus (ou sinus). L'inconvénient est que cela limite le nombre de bits de phase pouvant adresser ces mémoires, dégradant d'autant la pureté de la fréquence générée. Le nombre de bits en sortie de la mémoire doit également être suffisant pour représenter non plus seulement le cosinus (ou sinus) mais la multiplication de ce cosinus (ou sinus) par l'échantillon. Afin de conserver de bonnes performances, les symétries des fonctions cosinus et sinus peuvent être exploitées et le signe des échantillons en sortie du mélangeur peut être déterminé en externe à la mémoire.

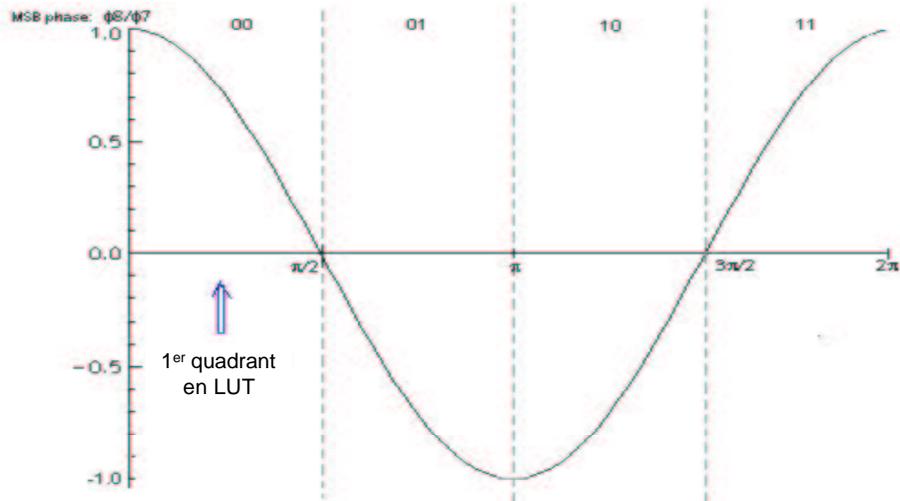


Figure 7.6 : Fonctions Sinusoïdales – Optimisation par Symétrie

Nous avons vu que pour obtenir un SFDR de l'ordre de 50dB, 9 bits de phase et 6 bits d'amplitude étaient nécessaires. Les deux bits de poids forts de la phase (ϕ_7, ϕ_8) servent à déterminer le quadrant, ils n'adressent pas la mémoire. L'adresse codée sur 9 bits est formée des 7 bits de phase restants, complétés ou non selon le quadrant à considérer, et des deux bits d'amplitude du signal. A cette adresse correspond la valeur $|x(k).\cos(\theta(k))|$ codée sur 5 bits. Le signe de ce produit est déterminé à partir du bit de signe de l'échantillon d'entrée et des bits ϕ_7 et ϕ_8 qui caractérisent le quadrant. Cette architecture est représentée en Figure 7.7. Des modélisations montrent que le SFDR est proche de 50dB si le contenu des LUTs est calculé en considérant le produit des échantillons d'entrée codé sur 3 bit – 8 niveaux par les fonctions sinusoïdales non quantifiées [R.7.4] ; il s'agit ici d'améliorer la pureté de la fréquence de translation générée en conservant pour les fonctions sinusoïdales une résolution infinie et de ne quantifier « qu'au final » le signal translaté (sur 5 bits d'amplitude dans notre cas).

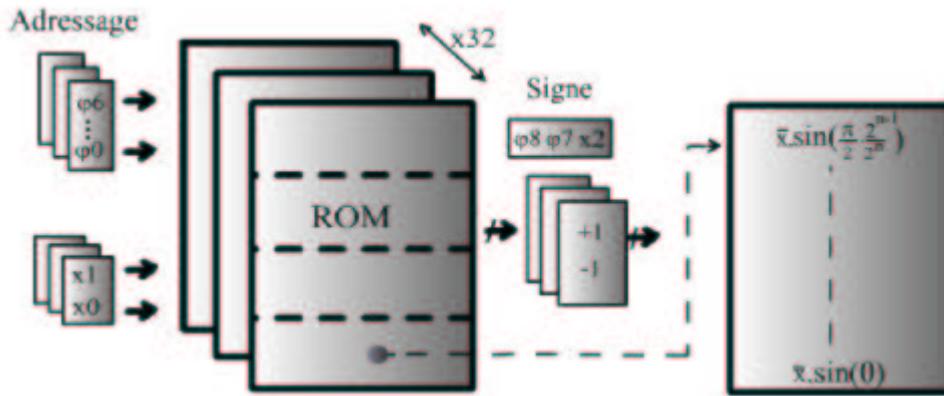


Figure 7.7 : Optimisation de l'Architecture du Mélangeur

[R.7.4] Un dernier point extrêmement important concerne la fenêtre de translation qui doit couvrir l'ensemble des 2GHz de la BB. Or une fréquence d'horloge à 125MHz limite normalement cette fenêtre à 125MHz. Il faut en fait modifier la structure classique du DDS afin de tenir compte du décalage temporel intrinsèque à chacun des 32 échantillons parallèles formant le signal d'entrée du filtre. Dans le cas basique (signal d'entrée non démultiplexé) chaque échantillon serait multiplié par un cosinus et sinus pour une phase incrémentée à 4GHz. Ne pouvant produire la phase accumulée qu'à 125MHz, il faut traiter les échantillons en parallèle mais en associant à chacun sa phase originelle à 4GHz. Celle-ci peut être dérivée de la phase commune accumulée à 125MHz en ajoutant un facteur correctif lié à la position de l'échantillon considéré dans la séquence de 32 échantillons démultiplexés dans le temps. Cette équivalence est mise en évidence par les Tableaux 7.1 et 7.2.

4GS.s-1	Echantillon	x(0)	x(1)	x(2)	x(31)	x(32)	x(k)
	Phase	0	Δ_θ	$2\Delta_\theta$	$31\Delta_\theta$	$32\Delta_\theta$	

125MS.s-1 - voie 1	Echantillon	x(0)				x(32)		x(32k)
	Phase	0				$32\Delta_\theta$		$32k\Delta_\theta$
125MS.s-1 - voie 2	Echantillon	x(1)				x(33)		X(32k+1)
	Phase	Δ_θ				$33\Delta_\theta$		$(32k+1)\Delta_\theta$
125MS.s-1 - voie 3	Echantillon	x(2)				x(34)		X(32k+2)
	Phase	$2.\Delta_\theta$				$34\Delta_\theta$		$(32k+2)\Delta_\theta$
⋮	⋮	⋮				⋮		⋮
125MS.s-1 - voie 32	Echantillon	x(31)				x(65)		X(32k+31)
	Phase	$31\Delta_\theta$				$65\Delta_\theta$		$(32k+31)\Delta_\theta$

Tableaux 7.1 et 7.2 : Equivalence entre DDS à Voie Unique et DDS à Voies Parallèles Démultiplexées

Les tableaux précédents montrent comment obtenir en adoptant une architecture parallèle démultiplexée, un DDS fonctionnant à 125MHz équivalent à un DDS classique à 4GHz. L'incrément de phase de la structure parallèle $\Delta_{\theta//}$ vaut $32\Delta_\theta$. Pour chacune des voies démultiplexées, un correctif de phase est ajouté à la phase accumulée à 125MHz. Ce correctif vaut pour la n^{ième} voie, $(n-1)\Delta_\theta$. Toujours dans le souci d'optimisation des ressources, ces correctifs peuvent être calculés à l'aide de l'accumulateur de phase, avant que le DDS n'entre en fonctionnement. Pour ce faire, l'incrément de phase Δ_θ , transmis par le système de contrôle au filtre, est calculé pour la fréquence de translation souhaitée ; l'incrément est codé sur 17 bits pour atteindre la résolution de 30.5kHz avec un DDS équivalent à 4GHz. Les correctifs sont calculés par accumulation à partir de cet incrément de 17 bits. En cours de fonctionnement, c'est l'incrément de la structure démultiplexée $\Delta_{\theta//}=32\Delta_\theta$ qui est considéré pour l'accumulation de la phase à 125MHz. Cette architecture parallèle démultiplexée du DDS est représentée en Figure 7.8.

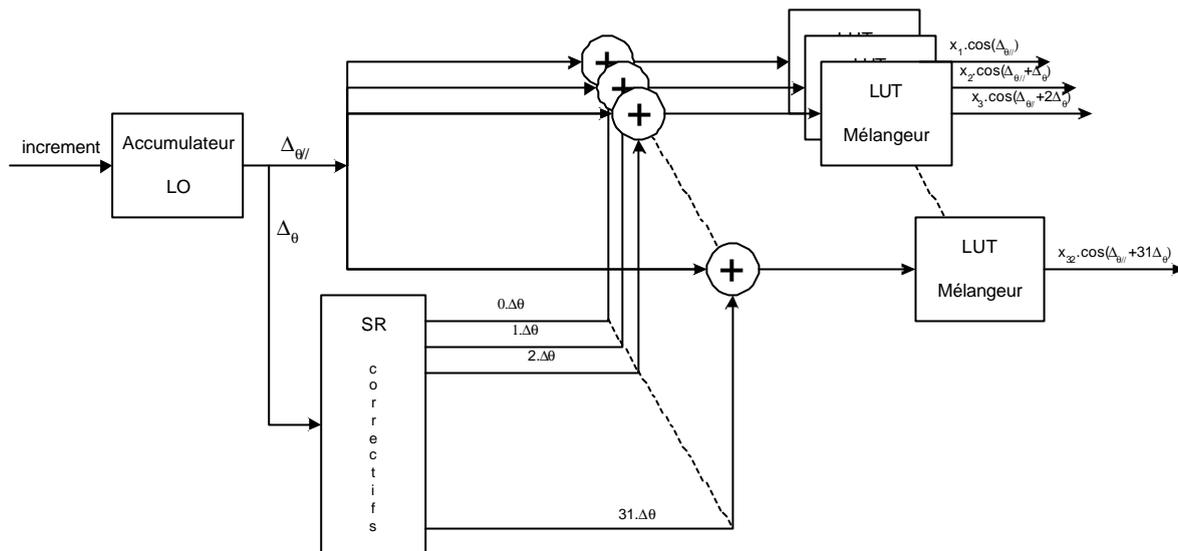


Figure 7.8 : Architecture Parallèle du Module DDS et Mélangeur Complexe pour un Signal Démultiplexé

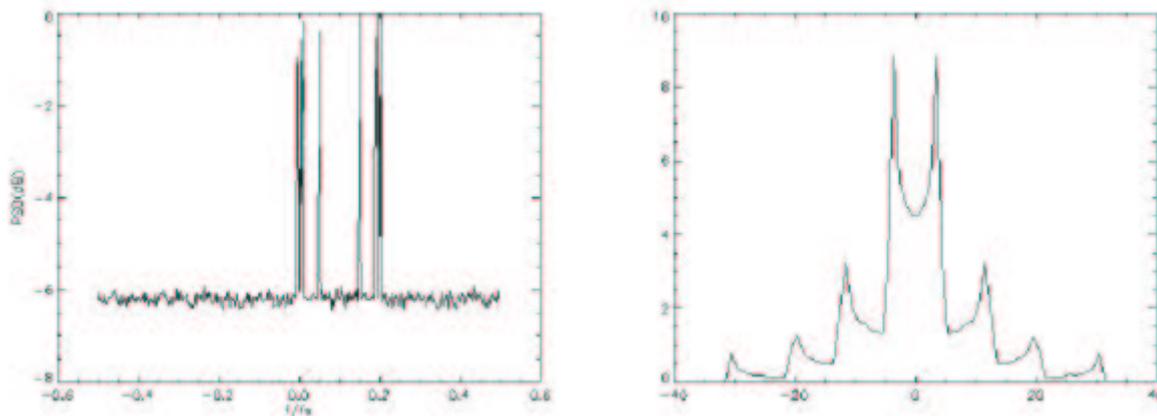


Figure 7.9 : Modélisation du TNS Appliqué par le Module DDS et Mélangeur

A gauche : le signal translaté de -0.4 dans le domaine des fréquences normalisées, afin de placer la SB d'intérêt (la région des raies spectrales) à la fréquence zéro.

A droite : la distribution du signal en sortie du DDS. On reconnaît la distribution d'une fonction sinusoidale affectée des 8 niveaux de quantification correspondant au signal d'entrée gaussien numérisé.

Résumé des Spécifications Electroniques :

- Accumulateur DDS 17 bits (125MHz d'horloge équivalent à 4GHz)
- Mélangeurs implantés en LUTs (configuration des LUTs = 512*5 bits)
- Utilisation des symétries des fonctions sinusoidales, traitement du signe en externe dans des LEs
- Correctifs de phase calculés par l'accumulateur DDS

7.3 1^{er} Etage de Filtrage

7.3.1 Fonctionnalité

La position de la SB étant sélectionnée par le système DDS – mélangeur, et la largeur de SB étant déterminée par le 2nd étage de filtrage, le 1^{er} étage de filtrage présente un mode de fonctionnement identique quelle que soit la SB à extraire et quel que soit le mode de filtrage souhaité. La synthèse de ce premier étage est donc unique ; les poids ne sont jamais modifiés. La bande passante du 1^{er} étage s'étend de -1/64 à +1/64 de la bande d'entrée dans l'intervalle de fréquences [-31.25MHz, 31.25MHz], tandis que la bande rejetée commence à

+/-93.75MHz. L'atténuation dépend des paramètres considérés pour la conception, avec 128 poids et une résolution de 8 bits, elle atteint 47dB. Après décimation d'un facteur 1/32, le signal complexe contient de l'information utile dans une bande de largeur 62.5MHz, centrée sur la fréquence zéro, les régions de transition sont repliées dans les parties extérieures du spectre qui n'appartiennent pas à la SB désirée.

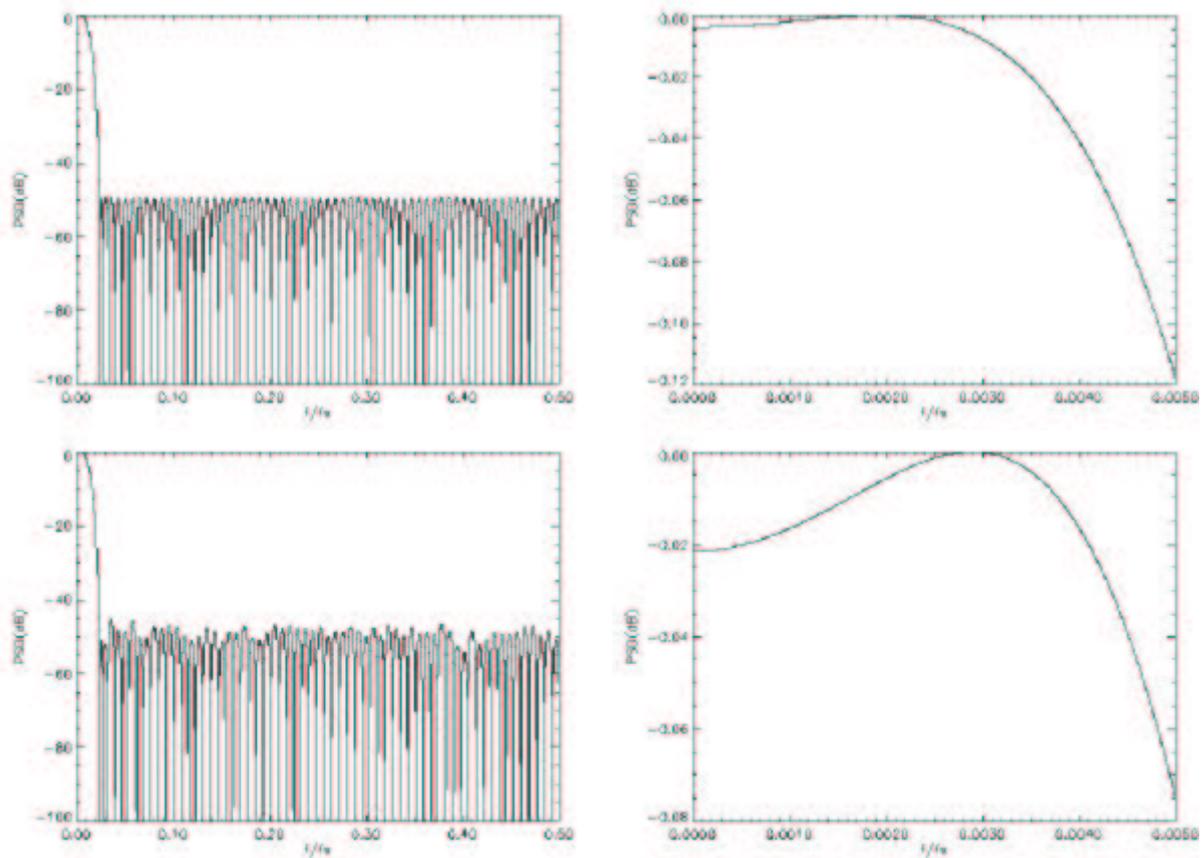


Figure 7.10 : Réponses Théoriques et pour des Poids Codés sur 8 bits du 1^{er} Etage de Filtrage

En haut : la réponse théorique, en bas la réponse pour des poids codés sur 8 bits

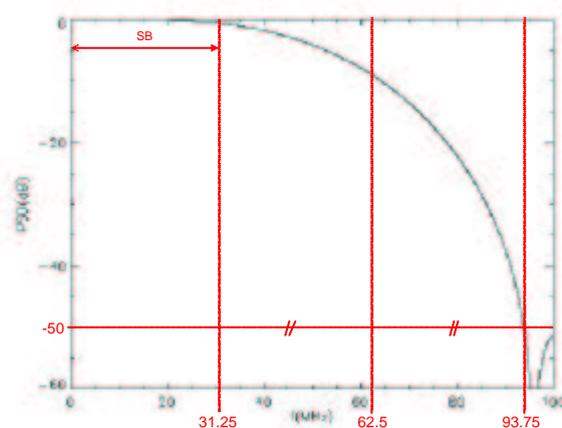
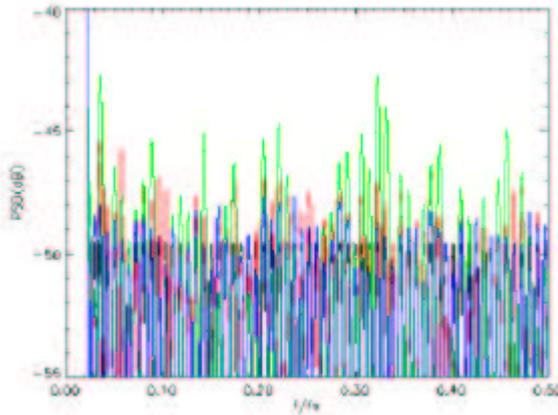


Figure 7.11 : Zoom sur la Bande Passante et la Région de Transition du 1^{er} Etage de Filtrage

Pour bien comprendre le rôle du 1^{er} étage et le principe du filtrage à deux étages, sont représentées sur la Figure 7.11 (axe des fréquences exceptionnellement gradué en MHz), la bande passante et la région de transition du 1^{er} étage. La réponse du filtre étant symétrique on n'a représenté ici seulement les fréquences positives, bien que le filtre traite un signal complexe au spectre non symétrique. Comme expliqué précédemment la bande

passante du filtre s'étend jusqu'à 31.25MHz. Le repliement du spectre dû à la décimation d'un facteur 32 s'opère à 62.5MHz (4GHz/32). Le 1^{er} étage est spécifié de manière à ce que la SB d'intérêt ne soit pas polluée par le repliement. En fait les fréquence situées entre 62.5MHz et 93.75MHz se replient entre 31.25MHz et 62.5MHz, dans la zone de transition du filtre qui n'appartient pas à la SB finale. Les fréquences se repliant dans la bande passante sont celles supérieures à 93.75MHz, ce qui correspond à la bande de fréquence coupée par le 1^{er} étage pour laquelle l'atténuation est d'environ 50dB.



Noir : réponse théorique → 50dB

Bleu : poids codés sur 9 bits → 48dB

Rouge : poids codés sur 8 bits → 46dB

Vert : poids codés sur 7 bits → 43dB

Figure 7.12 : Atténuation du 1^{er} Etage de Filtrage pour Divers Formats de Codage des Poids

7.3.2 Conception

Deux considérations dirigent la conception de ce 1^{er} étage : les poids sont figés, les échantillons à multiplier sont codés sur un format « restreint » (6 bits). Il semble alors logique de cibler les ressources de faible granularité : M512, ou même LEs puisque le contenu de la « LUT de multiplication » n'a pas à être modifié. Tirer avantage de la valeur spécifique de chaque poids afin d'obtenir la meilleure optimisation est le principal objectif.

Dans un premier temps, pour faciliter la conception, la cellule de base a donc été décrite en VHDL comme une multiplication d'une variable (le signal), par une constante générique (le poids). Le filtre RIF 128 poids est ensuite obtenu par implémentation itérative de cette cellule de base pour une série de constante générique égale à la série de poids du filtre.

Ex VHDL :

```

ENTITY cellule_etage1 IS
    GENERIC(
        fir1_tap : INTEGER RANGE -128 TO 127); -- les poids

    PORT(
        x_plus_xsym : IN SIGNED(6 DOWNT0 0); -- echantillons d'entree
        clock       : IN STD_LOGIC;
        out_mult1   : OUT SIGNED(14 DOWNT0 0)); -- sortie d'1 multiplieur

END cellule_etage1;

ARCHITECTURE no_pipeline OF cellule_etage1 IS
BEGIN

    calcul_sortie :
    PROCESS
        VARIABLE temp1,temp : integer;
    BEGIN
        WAIT UNTIL rising_edge(clock);

        temp1 := conv_integer(x_plus_xsym); -- la multiplication ne fonctionne
    
```

```

temp := temp1 * fir1_tap;      -- qu'avec des entiers
out_mult1 <= conv_signed(temp,15);

END PROCESS calcul_sortie;

END no_pipeline;

ENTITY coeur_etage1 IS
PORT(
in_coeur : IN entree_coeur_etage1; -- signed(6 downto 0)
clock    : IN STD_LOGIC;
out_coeur : OUT sortie_coeur_etage1); -- signed(14 downto 0)
END coeur_etage1;

ARCHITECTURE pour_64mults OF coeur_etage1 IS
-- definition des poids pour un filtre particulier (128 poids symetriques)
CONSTANT poids : poids_coeur_etage1 := (-10, -4, -4, -5, -6, -6, -7, -7, -8, -9, -9, -10, -
10, -11, -11, -11, -11, -11, -11, -11, -10, -10, -9, -8, -7, -5, -3, -1, 1, 3, 6, 9, 12, 16, 19, 23, 27, 31, 36, 40, 45, 50,
55, 60, 65, 70, 75, 80, 85, 89, 94, 98, 102, 106, 110, 113, 116, 119, 121, 123, 125, 126, 127, 127);

COMPONENT cellule_etage1
GENERIC(fir1_tap : INTEGER RANGE -128 TO 127);
PORT(
x_plus_xsym : IN SIGNED(6 DOWNT0 0);
clock       : IN STD_LOGIC;
out_mult1   : OUT SIGNED(14 DOWNT0 0));
END COMPONENT;

FOR ALL : cellule_etage1 USE ENTITY WORK.cellule_etage1(no_pipeline);

BEGIN
les_mults:
FOR i IN poids'range GENERATE
x_plus_xsym_mult_tap : cellule_etage1
GENERIC MAP(poids(i))
PORT MAP(in_coeur(i), clock, out_coeur(i));
END GENERATE;

END pour_64mults;

```

Malheureusement les résultats de synthèse ne correspondaient pas à l'optimisation attendue, chaque cellule multiplicatrice a alors fait l'objet d'une description VHDL propre, considérant la valeur spécifique du poids et décrivant la multiplication comme une addition de multiplication par puissance de 2 (décalage de bits).

Ex VHDL :

```

ENTITY cellule_etage1 IS
PORT(
x_plus_xsym : IN SIGNED(6 DOWNT0 0); -- echantillons d'entree
clock       : IN STD_LOGIC;
out_mult1   : OUT SIGNED(14 DOWNT0 0));

END cellule_etage1;

ARCHITECTURE poids_27 OF cellule_etage1 IS
BEGIN
-- Process Statement

calcul_sortie :
PROCESS

```

```

VARIABLE temp1,temp2,temp3 : integer;
BEGIN
  WAIT UNTIL rising_edge(clock);

  temp1 := 32*conv_integer(x_plus_xsym);
  temp2 := -4*conv_integer(x_plus_xsym);
  temp3 := -conv_integer(x_plus_xsym);
  out_mult1 <= conv_signed(temp1+temp2+temp3,15);

END PROCESS calcul_sortie;

END poids_27;

```

Pour limiter le nombre de cellules de multiplication à implanter les échantillons correspondant à des poids symétriques peuvent être additionnés avant d'être multipliés par leur poids commun. Cette astuce classique permet de diviser par 2 le nombre de cellules de multiplication au détriment du format de la multiplication : 1 bit supplémentaire pour coder la somme des échantillons symétriques. Cette modification du format peut ou non être problématique selon la granularité des ressources utilisées pour implanter la multiplication. Ici cette solution est retenue et la somme des échantillons symétriques est quelque peu modifiée afin de conserver un signal de moyenne nulle. En effet, plutôt que d'utiliser un format en complément à 2 classique, les échantillons produits par le mélangeur codés sur 6 bits sont associés à des valeurs arithmétiques décalées de 0.5 soit $\{-31.5, 30.5, \dots, -0.5, 0.5, \dots, 30.5, 31.5\}$. Cela est cohérent avec l'échantillonnage originel du signal analogique et facilite surtout les re-quantifications ultérieures du signal digital. Pour travailler avec de telles valeurs arithmétiques il suffit d'ajouter 1 à la somme des échantillons symétriques, tout en conservant une représentation en complément à 2.

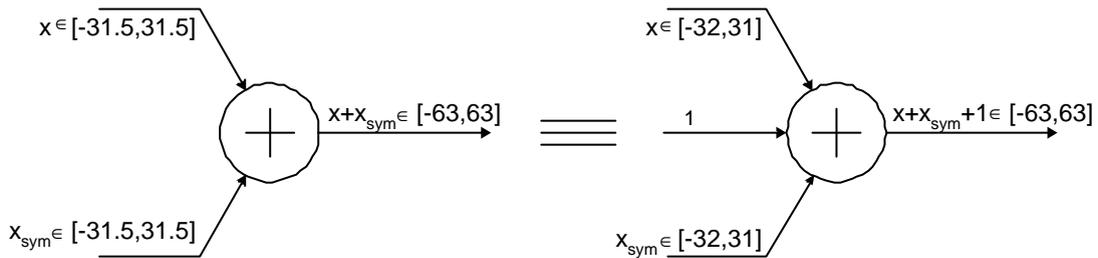


Figure 7.13 : Addition des Echantillons Symétriques

L'échantillon de sortie du filtre RIF est obtenu en sommant les résultats des diverses multiplications au moyen d'un arbre d'additionneurs décrit en pleine échelle (21 bits au final). Le signal résultant est re-quantifié afin de limiter la complexité du 2nd étage. Ceci est obtenu par simple troncature à 8 bits. Notons que le re-échantillonnage d'un facteur 32 est intrinsèque à l'étage de filtrage : pour 32 nouveaux échantillons d'entrée en parallèle, seul 1 échantillon est produit en sortie. Notons également qu'un système de registres à décalage est nécessaire pour passer du format d'entrée à 32 échantillons parallèles à la fenêtre de 128 échantillons successifs nécessaire au calcul de la fonction de convolution.

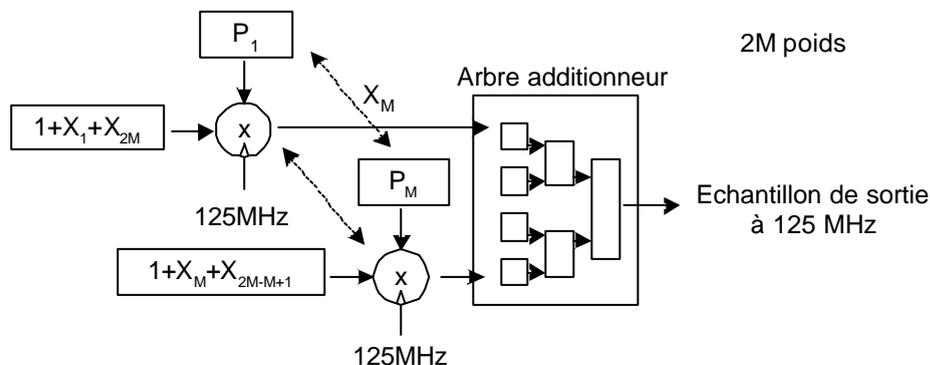


Figure 7.14 : Schéma de Principe du 1^{er} Etage

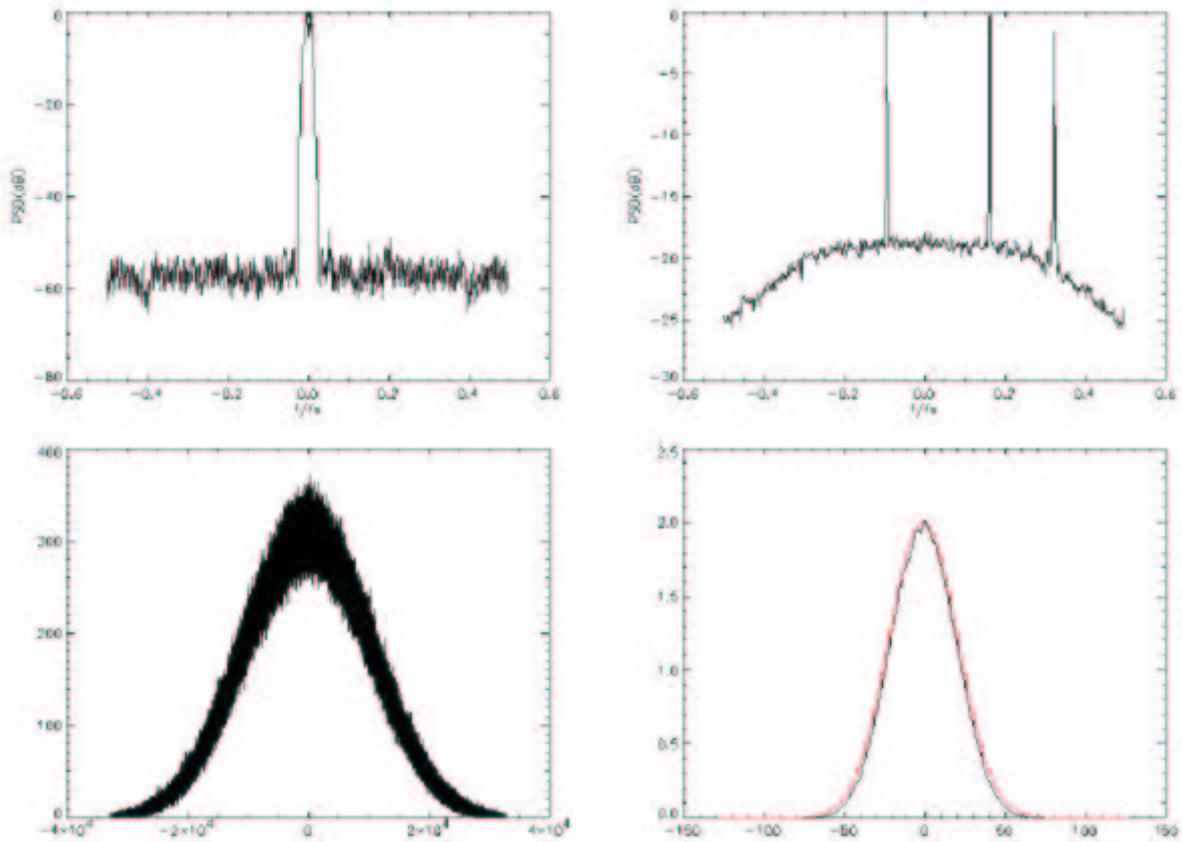


Figure 7.15 : Modélisation du TNS Appliqué par le 1^{er} Etage de Filtrage

En haut, de gauche à droite : signal complexe filtré par le 1^{er} étage, signal complexe filtré puis décimé d'un facteur 32. En bas, de gauche à droite : distribution du signal dans le 1^{er} étage avant re-quantification, distribution du signal en sortie du 1^{er} étage après re-quantification qui s'apparente bien à la distribution gaussienne théorique représentée en rouge .

Résumé des Spécifications Electroniques :

- Entrée : 2 voies de 32 échantillons parallèles de 6 bits à 125MHz
- 2 filtres identiques traitant respectivement les voies réelle et imaginaire
- 128 poids, codés sur 8 bits, symétriques et figés
- Addition des échantillons symétriques
- Multiplications implantées en LEs
- Arbre d'additions pleine échelle
- Sortie : 2 voies codées sur 8 bits à 125MHz

7.4 2nd Etage de filtrage

7.4.1 Fonctionnalité

Le 2nd étage détermine la forme de bande de la SB finale. Dans l'optique 2GC, le 2nd étage pouvait être programmé pour différentes largeurs de SB et facteurs de décimations associés, de 62.5MHz (pas de décimation) à 7.81MHz (décimation de 1/8). Le BC ne peut tirer profit de SB plus petite que 31.25MHz aussi il a été décidé que le second étage appliquerait un unique facteur de décimation synthétisant des SB de 62.5MHz, mais que les poids devaient pouvoir être changés de manière à présenter l'information utile dans la totalité de la SB de 62.5MHz (mode nominal), ou dans une SB limitée de 31.25MHz avec des performances de filtrage dégradées (mode pour les très hautes résolutions spectrales). Le 2nd étage implémente 64 poids lorsqu'il opère dans le mode nominal (SB de 62.5MHz, facteur de décimation global de 1/32). Cela correspond donc à 2048 poids, en terme de performances de filtrage, à la fréquence originelle de 4 GS/s. Le nombre de poids augmente pour des facteurs

de décimation plus importants afin de conserver des caractéristiques équivalentes pour les SBs plus étroites associées (2GC). Pour le facteur maximal de 1/8 dans le 2nd étage (facteur global de décimation de 1/256) correspondant à une largeur de SB de 7.81MHz, le nombre de poids atteint 512. La bande passante de ce 2nd étage s'étend de -15/32 à +15/32 de sa bande d'entrée. La largeur de la SB finale est alors, après conversion de complexe à réel, 15/16 de la largeur de SB nominale (indépendamment du facteur de décimation); l'ondulation dans la bande passante est d'environ 0.15 dB. Une couverture uniforme et continue de la BB de 2GHz est obtenue en adoptant un recouvrement de 1/16 entre SB adjacentes, ce qui correspond à 4 points spectraux par SB pour la corrélation 64 lags du BC.

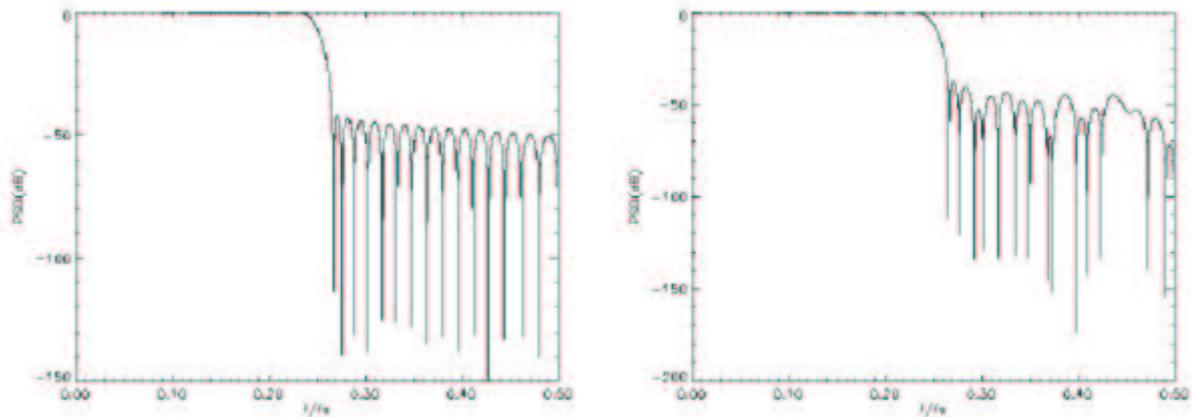
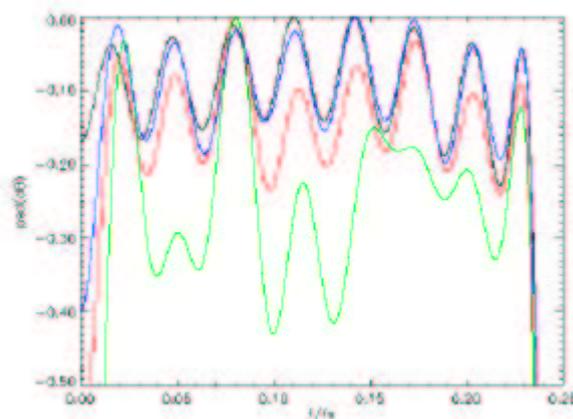


Figure 7.16 : Réponse Théorique et pour des Poids Codés sur 9 Bits du 2nd Etage de Filtrage



Noir : réponse théorique

Bleu : poids codés sur 10 bits

Rouge : poids codés sur 9 bits

Vert : poids codés sur 8 bits

Figure 7.17 : Ondulation dans la SB Finale pour Divers Formats de Codage des Poids du 2nd Etage

7.4.2 Conception

Pour ce 2nd étage de filtrage, la fréquence à laquelle doivent être produits les échantillons filtrés est 62.5MHz (pour le mode de filtrage nominal, cf. Section 7.5). Il est ainsi possible de diviser par 2 le nombre de multiplieurs implantés en fonctionnant à la fréquence d'horloge de 125MHz et en utilisant une technique dite de re-circulation. Cette technique illustrée en Figure 7.18 consiste à réaliser la multiplication de 2 couples échantillons – poids différents à l'aide d'un même multiplieur, mais sur deux cycles d'horloge consécutifs. Ne pouvant plus considérer la valeur particulière du poids liée à une cellule multiplicatrice, l'implantation en LES est non optimale. L'implantation en RAM n'est pas non plus avantageuse car la dimension des mémoires doit doubler pour stocker les produits possibles pour deux poids. Par contre les multiplieurs matériels proposés par les blocs DSP s'adaptent parfaitement au besoin et au format des données.

Pour les modes de filtrage additionnels prévus pour le 2GC la technique de re-circulation est étendue à des facteurs de re-circulation 4, 8 et 16 permettant d'augmenter virtuellement le nombre de poids en conservant un même nombre physique de cellules multiplicatrices. Après multiplication, les produits $x_i p_i$ sont accumulés sur N_r (facteur de re-circulation) cycles d'horloge consécutifs ou bien ils sont traités par un arbre d'addition après avoir été parallélisés au moyen d'un registre à décalage de profondeur N_r . Dans tous les cas, la logique en

aval des multiplieurs fonctionne à $125\text{MHz}/N_r$. Pour conserver un système synchrone à horloge unique, ce fonctionnement à $125\text{MHz}/N_r$ est obtenu par utilisation de signaux « enable » commutant à cette fréquence et en conservant l'horloge nominale à 125MHz .

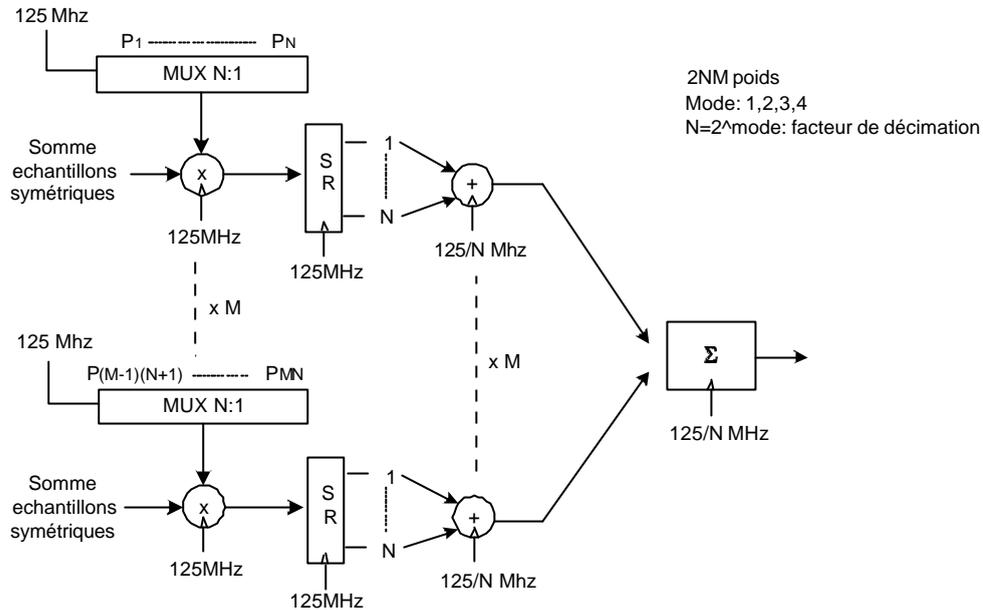


Figure 7.18 : Principe de Re-circulation des Poids

Comme pour le 1^{er} étage de filtrage le nombre de cellules multiplicatrices implantées peut être divisé par 2 si les échantillons symétriques sont sommés avant d'être multipliés par leur poids commun. Pour un filtre de n poids le nombre de multiplieurs et d'additionneurs d'échantillons symétriques est normalement $n/2$. Du fait de l'utilisation de la technique de re-circulation seul $n/4$ multiplieurs peuvent être implantés. Plutôt que de produire simultanément les $n/2$ sommes d'échantillons symétriques et de n'utiliser pour la multiplication que la moitié de ces sommes, $n/4$ additionneurs sont implantés, la totalité des sommes d'échantillons symétriques étant créée sur N_r cycles d'horloge consécutifs. Pour que ces N_r sommes successives soient cohérentes avec la fonction de convolution du filtre, les échantillons d'entrée du 2nd étage ne peuvent être simplement traités par un registre à décalage classique. Il est nécessaire d'inverser l'ordre des échantillons, dans des groupes de N_r échantillons successifs, dans la seconde moitié de la fenêtre d'échantillons sur laquelle s'applique la fonction de filtrage (cf. Figure 7.19). Les sommes adéquates vont alors se former en sortie des $n/4$ additionneurs d'échantillons symétriques par le décalage « naturel » des échantillons en sortie du registre modifié.

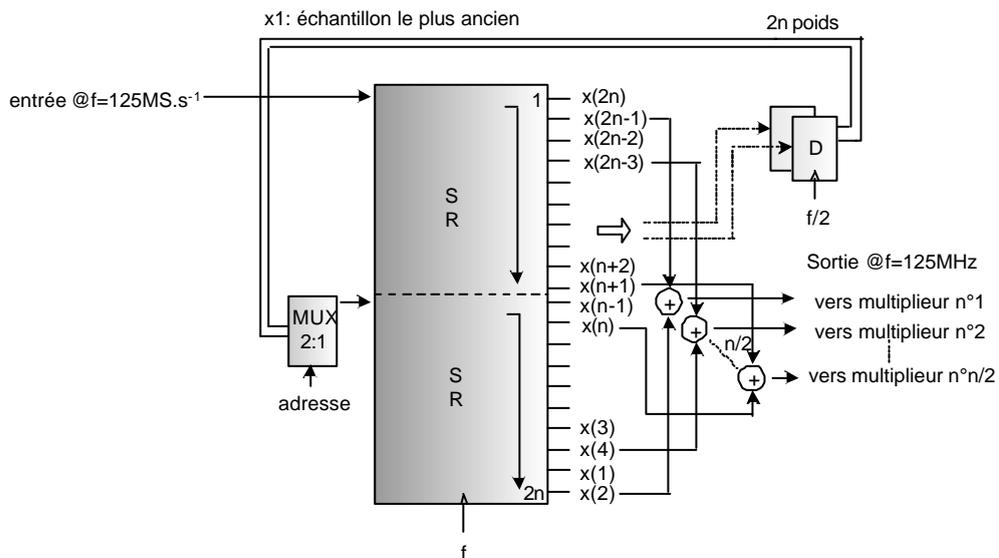


Figure 7.19 : Re-circulation et Addition des Echantillons Symétriques

Pour le 2nd étage de filtrage possède plusieurs modes de fonctionnement pour lesquels la structure électronique diffère quelque peu. L'approche décrite précédemment est problématique dans l'optique d'un développement HardCopy car le composant ne peut être re-programmé ; cette approche est également lourde du point de vue conceptuel, chaque mode devant être développé indépendamment. Pour pallier ces défauts un mode universel a été étudié. La principale modification affectant la structure électronique concerne le système – registre à décalage formant, à partir des échantillons d'entrée, la fenêtre d'échantillons requis pour calculer la fonction de convolution du filtre. Pour obtenir ce mode universel et faciliter la conception, la cellule de base représentée en Figure 7.15 est imaginée. Elle est constituée d'un registre à décalage de profondeur 16 et d'un multiplexeur 4:1. La sélection du multiplexeur est déterminée par le mode de filtrage de manière à ce que l'échantillon en sortie de la cellule soit décalé de 2, 4, 8, ou 16 périodes d'échantillonnage par rapport à l'échantillon d'entrée. En chaînant 16 de ces cellules on obtient un système – registre à décalage pour lequel les 16 sorties correspondent à des échantillons décalés de 2, 4, 8, ou 16 périodes d'échantillonnage. Ce sont ces échantillons qui doivent être traités par les multiplieurs fonctionnant en re-circulation. Bien sûr, pour tirer profit de la symétrie des poids et minimiser le nombre d'additionneurs implantés pour former la somme des échantillons symétriques, la structure registre à décalage doit être scindée en deux et l'ordre des échantillons inversé dans la seconde moitié. Cette inversion s'effectue également avec une structure configurable en fonction du mode de filtrage.

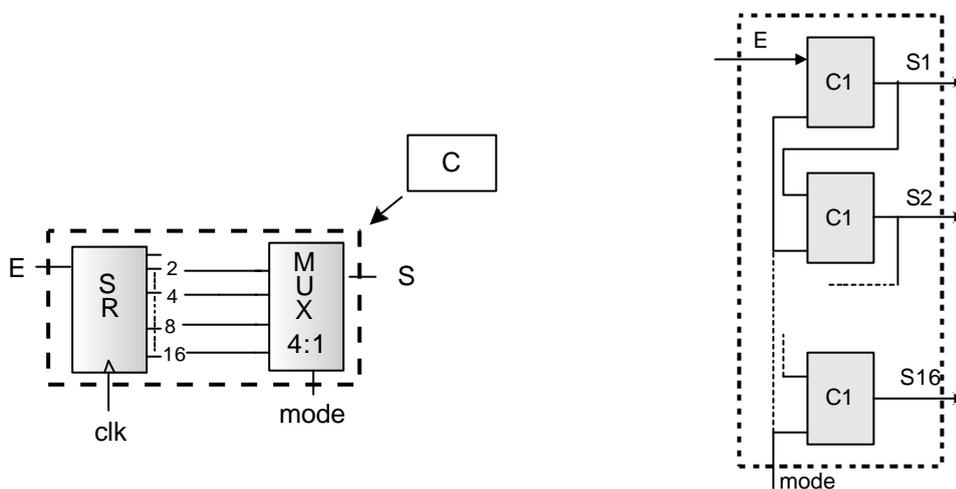


Figure 7.20 : Cellule de Base du Mode Universel

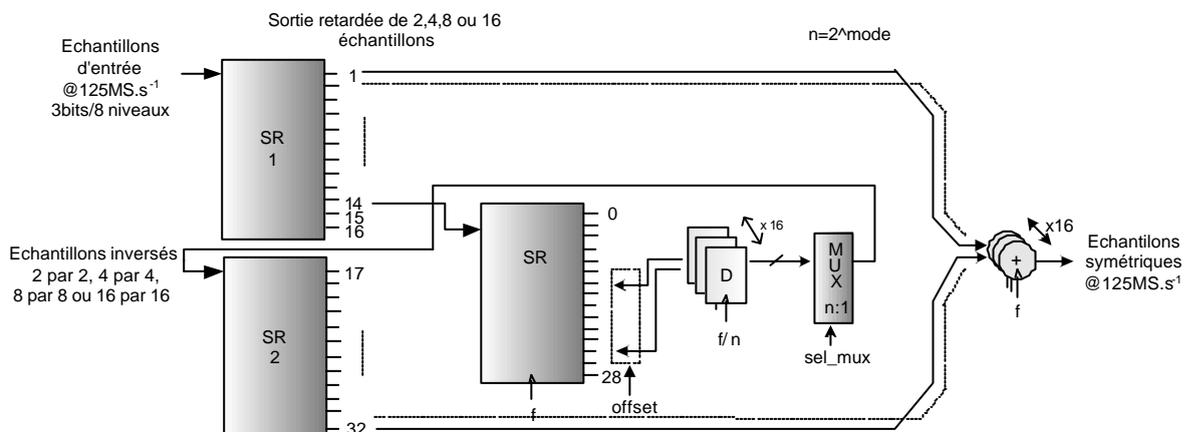


Figure 7.21 : Architecture du Mode Universel

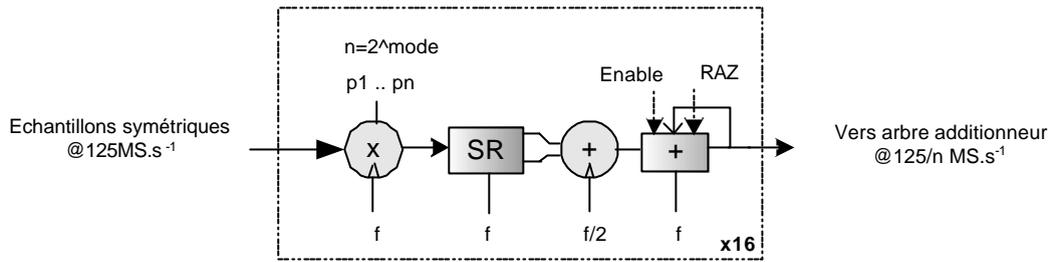


Figure 7.22 : Schéma de Principe du 2nd Etage

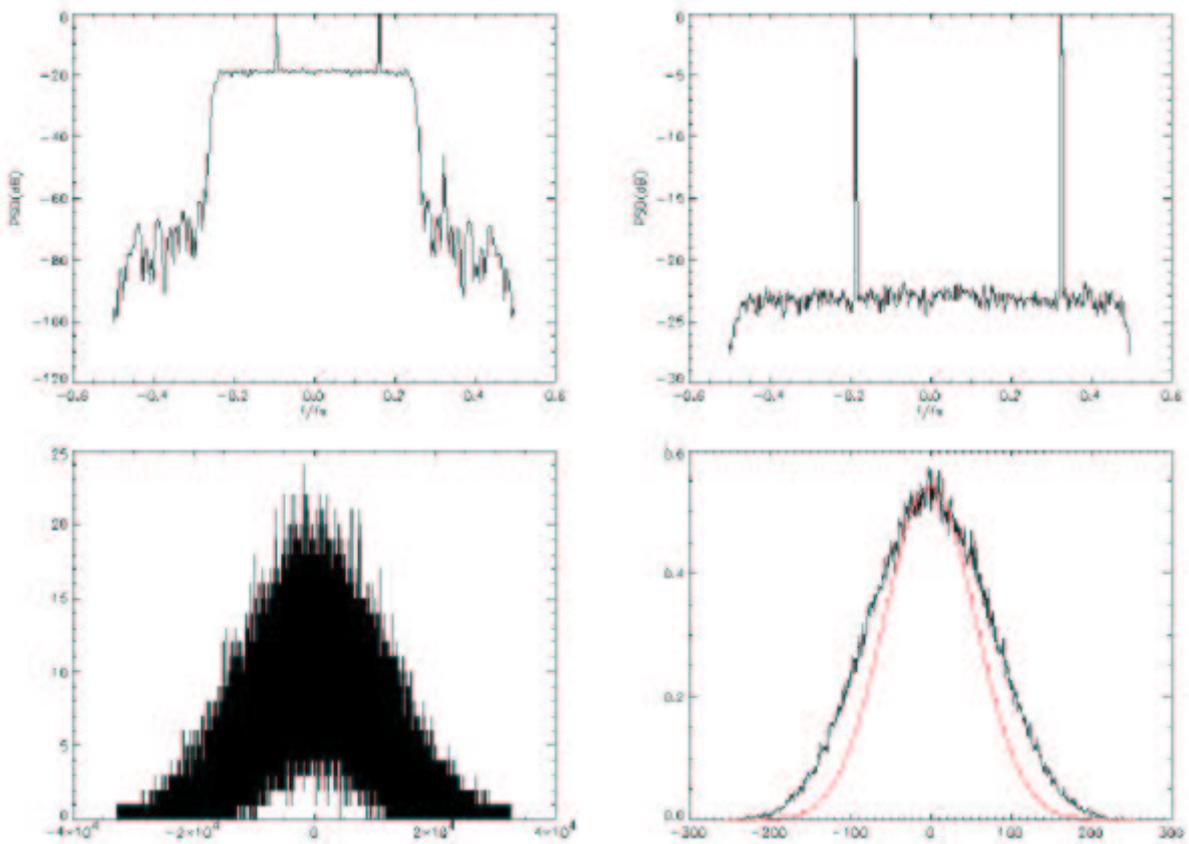


Figure 7.23 : Modélisation du TNS Appliqué par le 2nd Etage de Filtrage

En haut, de gauche à droite : spectre du signal complexe en sortie du 2nd étage avant et après décimation.
 En bas, de gauche à droite : distribution du signal avant et après re-quantification.

Résumé des Spécifications Electroniques :

- Entrée : 2 voies de 8 bits à 125MHz
- 2 filtres identiques traitant respectivement les voies réelle et imaginaire
- 64 poids (mode de filtrage nominal), codés sur 9 bits, symétriques et stockés en mémoires
- Addition des échantillons symétriques
- Architecture de re-circulation
- Multiplications implantées en DSP blocs
- Arbre d'additions pleine échelle
- Sortie : 2 voies codées sur 9 bits à 62.5MHz (mode de filtrage nominal)

7.5 Etage de Conversion et de Re-quantification

7.5.1 Fonctionnalité

S'il est possible de concevoir des corrélateurs complexes (à l'image du système WIDAR adopté pour le EVLA du NRAO), le choix a été fait pour le projet ALMA de conserver un format de corrélation réel. Le signal complexe introduit par la translation en fréquence doit donc être reconverti et le signal réel résultant doit transporter une information spectrale équivalente.

Dans de nombreux ouvrages traitant du TNS est introduite la notion de signal analytique. Ce signal analytique x_A est un signal complexe comportant la même information spectrale que le signal réel x dont il est dérivé, mais présente la particularité de ne pas véhiculer d'information dans la bande de fréquence négative. Dans notre cas nous effectuons en quelque sorte la transformation inverse : partant d'un signal complexe quelconque, nous construisons le signal analytique afin de remonter au signal réel.

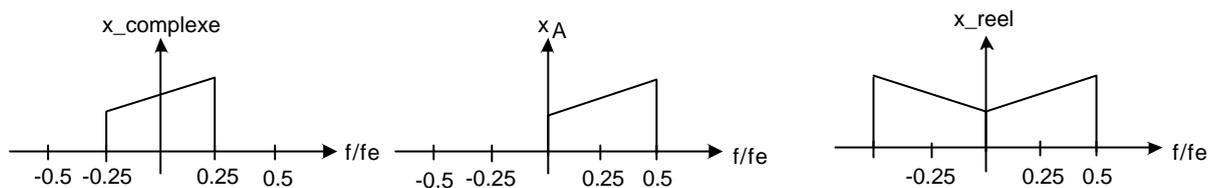


Figure 7.24 : Conversion Complexe – Réel

En sortie du second étage de filtrage la SB désirée couvre le domaine spectral $[-0.25, 0.25]$. Par une translation en fréquence de $\frac{1}{4}$ de spectre, nous nous ramenons à la situation du signal analytique :

$$x_A(k) = x_{\text{complexe}}(k) \cdot \exp(2j\pi k/4)$$

Par définition ce signal analytique x_A est lié au signal réel x dont il provient par :

$$X_A(v) = X_{\text{réel}}(v) + \text{signe}(v) \cdot X_{\text{réel}}(v)$$

ou dans le domaine temporel $x_A(k) = x_{\text{réel}}(k) + j\text{TH}(x_{\text{réel}}(k))$ avec TH transformée de Hilbert.

Le signal x est bien réel, son spectre étant symétrique. La transformée de Hilbert de x est donc également réelle et dans ce cas :

$$\text{Re}(x_A(k)) = \text{Re}(x_{\text{réel}}(k) + j\text{TH}(x_{\text{réel}}(k))) = x_{\text{réel}}(k)$$

En résumé pour convertir en un signal réel de contenu spectral équivalent, le signal complexe en sortie du second étage, il suffit de lui appliquer le traitement suivant :

$$x_{\text{réel}}(k) = \text{Re}(x_{\text{complexe}}(k) \cdot \exp(2j\pi k/4))$$

La requantification du signal est ensuite appliquée pour respecter le format de corrélation 2 bits – 4 niveaux. La position des seuils de re-quantification est ajustée en fonction de la table de multiplication adoptée pour le corrélateur afin d'atteindre l'efficacité optimale. La re-quantification à 4 bits est également possible pour le BC cf. Section 7.5.2)

7.5.2 Conception

Considérons les valeurs successives de $x_{\text{réel}}(k)$ données ci-après :

$k=0$	$x_{\text{réel}}(0) = \text{Re}(x_{\text{complexe}}(0))$
$k=1$	$x_{\text{réel}}(1) = -\text{Im}(x_{\text{complexe}}(1))$
$k=2$	$x_{\text{réel}}(2) = \text{Re}(x_{\text{complexe}}(2))$
$k=3$	$x_{\text{réel}}(3) = \text{Im}(x_{\text{complexe}}(3))$
$k=4$	$x_{\text{réel}}(4) = \text{Re}(x_{\text{complexe}}(4))$

$$\begin{aligned} k=4i \\ k=4i+1 \\ k=4i+2 \\ k=4i+3 \end{aligned}$$

$$\begin{aligned} x_{\text{réel}}(4i) &= \text{Re}(x_{\text{complexe}}(4i)) \\ x_{\text{réel}}(4i+1) &= -\text{Im}(x_{\text{complexe}}(4i+1)) \\ x_{\text{réel}}(4i+2) &= \text{Re}(x_{\text{complexe}}(4i+2)) \\ x_{\text{réel}}(4i+3) &= -\text{Im}(x_{\text{complexe}}(4i+3)) \end{aligned}$$

On peut voir que le signal réel est obtenu en sélectionnant alternativement les parties réelle et imaginaire du signal complexe (multiplié ou non par -1). Cela justifie a posteriori que le 2nd étage de filtrage produise des échantillons, correspondant aux portions réelles et imaginaires, à la fréquence de 62.5MHz, et non à 125MHz. Par contre, les voies réelle et imaginaire doivent être décalées l'une par rapport à l'autre d'une période d'horloge, de manière à bien produire respectivement les échantillons d'indice $4i+2j$ et $4i+2j+1$. La conversion complexe réelle est obtenue par un simple multiplexeur comme l'illustre la Figure 7.25.

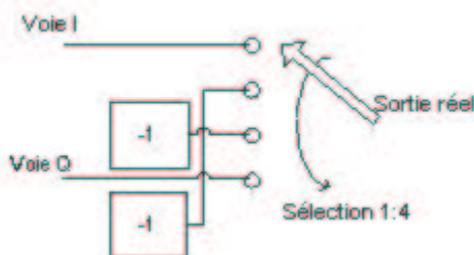


Figure 7.25 : Schéma de Principe de la Conversion – Re-quantification

La re-quantification du signal ne doit pas ici être une simple troncature, il s'agit de réellement comparer le signal à des seuils digitaux référence et d'encoder le signal de sortie en fonction des résultats de ces comparaisons. Cette opération est avantageusement implantée en mémoire M4K. Dans ce cas la modification des seuils de référence, fonctionnalité requise pour s'adapter à la puissance du signal dans chaque SB et ainsi conserver une efficacité de corrélation optimale, s'effectue simplement en modifiant le contenu de la mémoire. Notons que l'estimation de puissance dans chaque SB est également nécessaire pour re-construire le spectre de la BB par traitement informatique après corrélation ; cette fonctionnalité n'a pas encore été implantée. Nous avons également souligné dans le Chapitre 4, l'existence de mode de corrélation à 4 bits. Pour ces modes, 2 filtres du TFB synthétisent la même SB et les mémoires M4K servant à la re-quantification de ces 2 filtres sont chargées de manière à produire respectivement les 2 MSB et les 2 LSB du signal à corrélérer. On comprend alors pourquoi les modes de corrélation à 4 bits ne sont disponibles que pour des largeurs de bande totale inférieure à 1GHz : deux filtres du TFB sont alloués à la synthèse d'une unique SB.

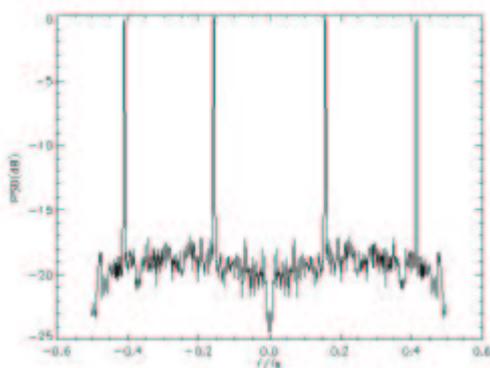


Figure 7.26 : Modélisation du TNS Appliqué par le Module Conversion Complexe – Réel et Re-quantification

Résumé des Spécifications Electroniques :

- Entrée : 2 voies de 9 bits à 62.5MHz (mode de filtrage nominal)
- Conversion en signal réel par multiplexage
- Re-quantification implantée en LUT (configuration 512*2 bits)
- Estimation de la puissance : probablement en DSP bloc
- Sortie : 1 voie codée sur 2 bits à 125MHz (mode de filtrage nominal)

7.6 Les puces du TFB

Une fois spécifiée l'architecture du TFB, la question du découpage de la fonctionnalité s'est posée. Il est imposé de regrouper au sein d'une même carte de filtrage les ressources relatives à l'ensemble d'une BB. La fonctionnalité ne peut être intégrée dans un unique circuit numérique, aussi dense soit-il.

Diverses solutions ont été envisagées et étudiées :

- découpage de la fonctionnalité par filtre de SB ou découpage « orthogonal » de la fonctionnalité par fonctions logiques (par exemple séparer multiplications et arbre d'additions, comme pour la carte du NRAO)
- comparaisons des solutions ASIC et FPGA
- comparaison de fondeurs de FPGA (Xilinx et Altera)
- utilisation d'une famille FPGA « faible coût » (Cyclone).

Quelques considérations ont guidé ces recherches, notamment :

- utilisation optimale des ressources des composants afin de minimiser le coût du système
- possibilité d'intégrer toute ou partie de la fonctionnalité dans un ASIC afin de minimiser la consommation.

Il nous est apparu très difficile de comparer techniquement entre elles, les solutions ASIC et FPGA, ou les deux fondeurs FPGA précédemment cités, et ce malgré l'expérience des premiers prototypes développés. Dans tous les cas, notre recherche d'optimisation nécessite de considérer la granularité des ressources disponibles au vu de la fonctionnalité à intégrer, et conclure quant au degré d'optimisation requiert une étude approfondie de ces deux aspects. Pour ce qui concerne la comparaison des fondeurs FPGA, les familles de composants proposées, les technologies, les densités, et les IPs associées sont comparables. Ce sont finalement des considérations pratiques et humaines qui ont conduit à un choix. Quant aux ASICs, le problème majeur concerne l'accès à une fonderie et à un environnement de développement « professionnel ». De plus un développement FPGA préalable est inévitable pour valider la fonctionnalité définitive. De ce développement il n'est pas évident de tirer des enseignements sur les performances électroniques de l'ASIC si l'optimisation de l'architecture nécessite des modifications ; il faut aussi accéder à une technologie identique.

Finalement parmi les familles Altera, il nous est apparu logique d'utiliser les composants de la famille Stratix, offrant les plus grandes densités, pour intégrer notre fonctionnalité. La complexité du système nécessite en effet d'adopter les générations les plus récentes de familles FPGAs. Nous profitons par ce choix de la technologie la plus fine disponible à ce jour. Enfin la possibilité de migrer vers des puces HardCopy devrait nous permettre d'optimiser les performances électroniques et en tous cas d'optimiser le coût et la consommation du système, comme nous souhaitons le faire avec un développement ASIC. Avec la famille Stratix, la plupart des ressources disponibles trouvent une utilité dans le découpage fonctionnel interne décrit dans les Sections 7.2 à 7.5 et le découpage par filtre de SB semble optimal.

	LE	M512	M4K	DSPB
DDS & mélangeur	~2000	0	64	0
1^{er} étage	~6900	0	0	0
2nd étage	~3500	8	0	4
Reconversion et re-quantification	~50	0	1	0
Total	~12450	8	65	4

Tableau 7.3 : Ressources Requises par les divers Modules du Filtre TFB

Composant	LE	M512	M4K	DSPB	Nombre de filtres
EPIS10	10,570	94	60	6	~1
EPIS20	18,460	194	82	10	1
EPIS25	25,660	224	138	10	2
EPIS30	32,470	295	171	12	2, ~3
EPIS40	41,250	384	183	14	2, ~3
EPIS60	57,120	574	292	18	4
EPIS80	79,040	767	364	22	5

Tableau 7.4 : Nombre de Filtres TFB Intégrables dans les Composants Stratix

Un résumé des ressources requises pour intégrer dans un FPGA Stratix un seul filtre du TFB, pour le mode de filtrage nominal, est donné dans le Tableau 7.3. Les principales spécifications de la famille Stratix et le nombre approximatif de filtres pouvant être intégrés dans les divers composants de cette famille sont donnés dans le Tableau 7.4.

7.7 La Carte TFB

Une carte de filtrage doit regrouper les ressources correspondant à 1 BB et 1 antenne. Pour le 2GC il était prévu de couvrir uniformément la BB de 2GHz grâce à 34 SBs chevauchées de 1/16. Cependant le BC ne dispose que de 32 planes, initialement prévu pour traiter les 32 intervalles de temps à 125MS.s^{-1} permettant d'analyser les 4GS.s^{-1} d'information. Le BC ne peut donc corrélérer que 32 SBs distinctes, correspondant à une largeur de bande de : $32 * 62.5\text{MHz} * 15/16 = 1.875\text{GHz}$, soit presque 94% des 2GHz. Cela n'est pas réellement problématique, d'autant que la BB ne présente pas en pratique, une largeur de bande utile de 2GHz, étant donné la raideur limitée des filtres analogiques du Back-End qui extraient en moyenne fréquence les BBs. Chaque SB étant synthétisée par un filtre indépendant, la carte de filtrage doit intégrer 32 filtres identiques à celui décrit dans la Section 7.1.

A partir de l'estimation de ressources requises, nous concluons que 2 filtres peuvent être intégrés dans une puce EP1S30 ou EP1S40. Ces composants sont choisis afin de conserver une marge en terme de ressources par rapport à l'estimation du Tableau 7.4. En effet, quelques fonctionnalités annexes n'ont pas encore été intégrées : estimation de puissance dans la SB, génération et vérification d'une séquence pseudo-aléatoire, configuration des paramètres du filtre (poids, seuils). Ainsi la schématique de la carte de filtrage peut être établie bien que la conception des puces ne soit pas absolument achevée. De plus ces deux composants présentent l'avantage d'être disponibles dans un boîtier commun (FBGA – 780 pins) en FPGA et HardCopy. La dimension de ces composants est $29 \times 29\text{mm}^2$. Un aperçu de la carte de filtrage est représenté en Figure 7.27 : 16 puces sont nécessaires pour intégrer les 32 filtres de SBs, 3 FPGAs (de densité inférieure aux Stratix : Altera Cyclone ou Xilinx Spartan) intègrent les fonctionnalités de délais déjà présentes sur la carte du NRAO (cf. Section 4.2.1.2 et Figure 7.28), 1 composant CPLD permet la programmation des puces de filtrage et de délais, et l'interfaçage de la carte avec le système de contrôle du corrélateur. La dimension de la carte est 6U (~format papier A4).

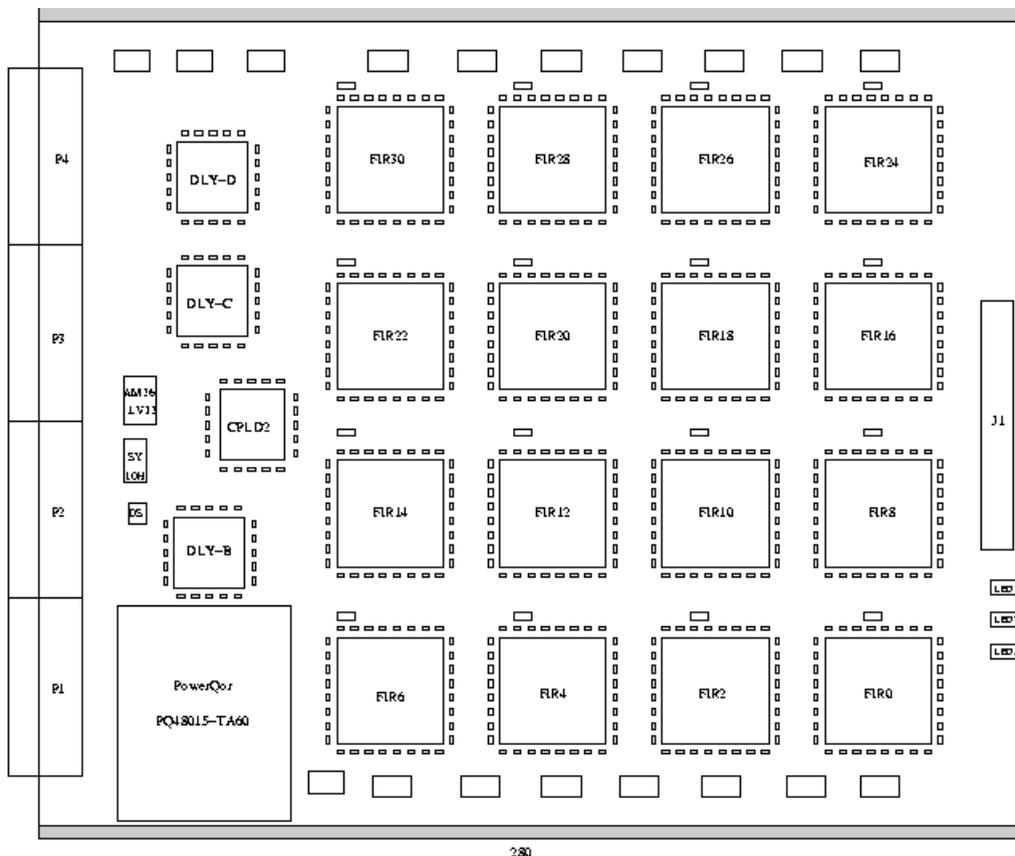


Figure 7.27 : Schéma de la Carte de Filtrage

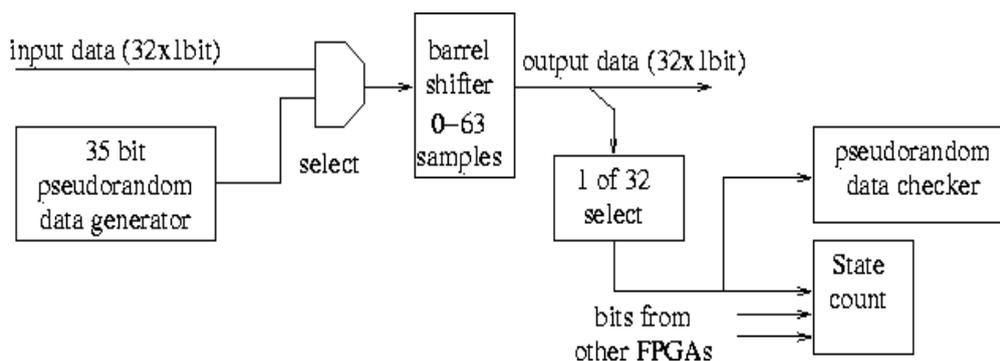


Figure 7.28 : Schéma Fonctionnel des Puces de Délais

D'autres configurations avec 3, 4 ou 5 filtres par puces FPGAs semblent possibles en adoptant des composants Stratix de plus grande densité. Pour des raisons de coût des composants, qui augmentent plus vite que n'augmentent les ressources disponibles, et des raisons de dissipation de puissance par puce, la solution à 2 filtres par puce (et donc 16 puces de filtrage par carte) est retenue.

Les tensions d'alimentation requises pour cette carte sont 1.5V (pour le cœur des FPGAs Stratix) et 3.3V, 1.8V ou 1.5V pour les IOs selon le standard logique choisi. Pour la carte de filtrage initiale le cœur des puces était alimenté sous 1.8V et les IOs sous 3.3V, aussi la tension 1.5V n'est pas prévue dans le « backplane » du corrélateur ; un convertisseur DC/DC doit donc être intégré à la nouvelle carte de filtrage. La consommation estimée par filtre, pour la fonctionnalité développée à ce jour, est d'environ 2W à 125MHz. Cette estimation est fondée sur une simulation fonctionnelle du filtre traitant des échantillons de type « radioastronomique ». La consommation estimée par puce s'élève donc à 4W, et la consommation par carte à 70W (cf. Tableau 7.5). La majeure partie de cette consommation provient des puces de filtrage, la version HardCopy de ces puces pourrait diminuer leur contribution de 40%. Notons que cette estimation de la consommation ne prend pas en compte la distribution des signaux par les puces de filtrage (cf. paragraphe suivant) qui devrait significativement augmenter la consommation des IOs considérée comme quasiment nulle à ce jour.

Component	Power per Component (W)		Number of Components	Total Power (W)	
	FPGA	HardCopy		FPGA	HardCopy
Filter Chips	4	2.4	16	64	38.4
Delay Chips	2		2	4	
Glue Logic	2		1	2	
Total				70	44.4

Tableau 7.5. Puissance Dissipée par Carte de Filtrage pour 2 Filtres Intégrés dans 1 Puce

Afin de minimiser le fanout des 3 puces de délai qui doivent alimenter en échantillons la matrice 4x4 de puces filtrage et afin de conserver pour ces signaux une cohérence temporelle sur toute la surface de la carte, la distribution du signal est assurée selon la méthode illustrée en Figure 7.29. Le signal est transmis de proche en proche d'une puce vers les puces adjacentes. Dans chaque puce de filtrage le signal est re-synchronisé sur front d'horloge afin de minimiser les délais de propagation et ainsi conserver la cohérence temporelle ; mais cela induit des décalages proportionnels à la période d'échantillonnage à travers la matrice des puces (ce sont les nombres indiqués pour chaque puce et chaque bit d'information dans la Figure 7.29). Les signaux d'information sur lesquels doivent opérer les filtres du TFB sont donc préalablement traités, en interne à chaque puce, par des registres à décalage de profondeur variable selon la position géographique de la puce dans la matrice et le bit d'information considéré, afin de compenser les retards de transmission. Toutes les puces de filtrage sont conçues de manière à être identiques et interchangeables. Elles sont donc décrites comme possédant une entrée et une sortie pour la distribution horizontale et 2 entrées, 2 sorties et 2 entrées – sorties pour la distribution verticale. Un aperçu de la fonctionnalité interne est représentée en Figure 7.30 : la sélection des bits pour la distribution verticale et la sélection des retards internes permettant la synchronisation des signaux s'effectuent grâce à une information câblée sur la carte.

Dans cette configuration de distribution, en topologie point à point sur des lignes non adaptées, le standard logique envisagé est simplement du LVCMOS. L'expérience de l'équipe du NRAO montre qu'un tel standard et une telle topologie permettent une distribution des signaux correcte jusqu'à 160MHz. Cependant la complexité de la distribution est accrue pour les cartes du TFB, aussi d'autres topologies et standard sont à ce

jour encore envisagés, notamment une distribution point à point LVDS qui utiliserait les fonctionnalités SERDES intégrés aux puces FPGAs ou multi-points en LVDS.

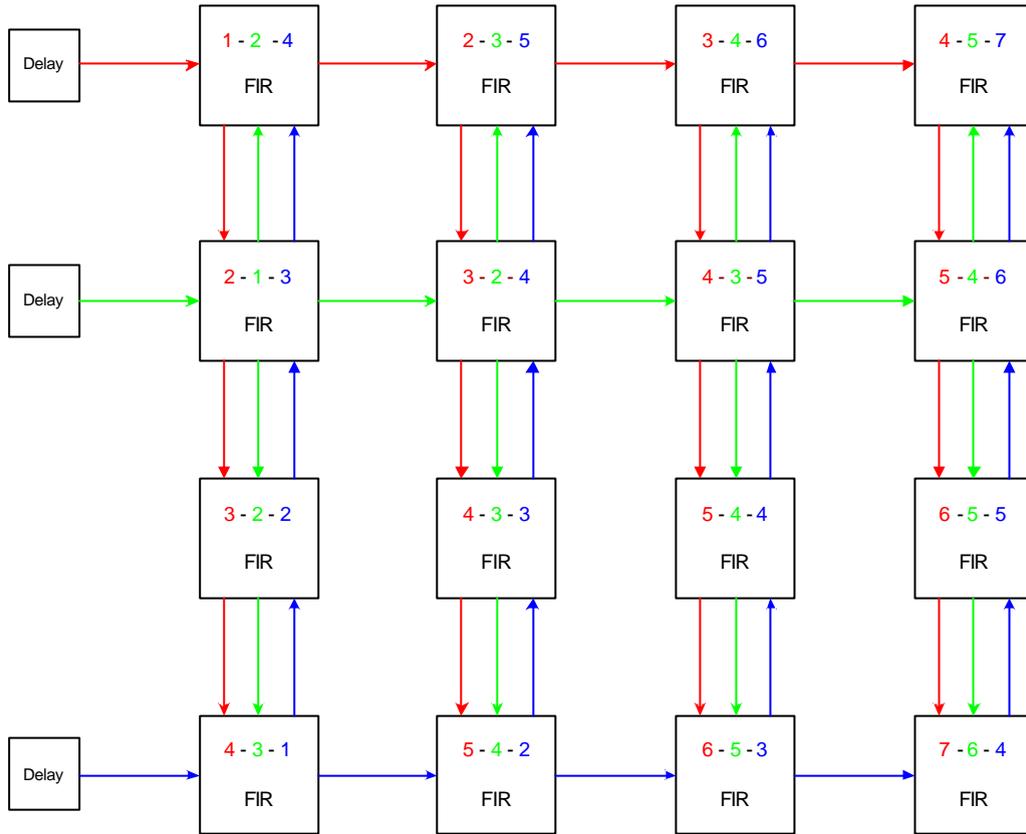


Figure 7.29 : Distribution des Signaux Via les Puces de Filtrage

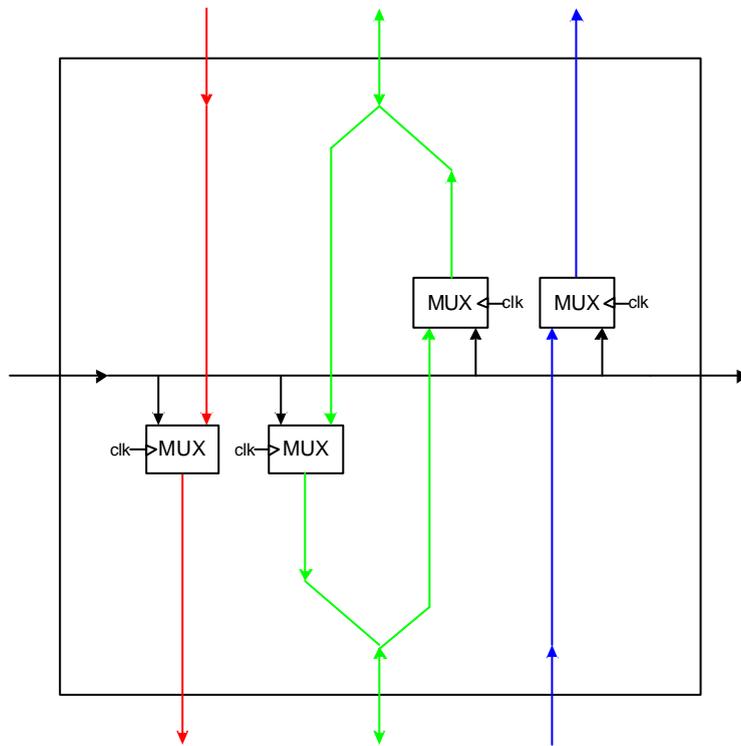


Figure 7.30 : Distribution et Synchronisation des Signaux par les Puces de Filtrage

La distribution du signal d'horloge et du signal de synchronisation du réseau s'effectue sur un principe similaire (cf. Figure 7.31). Les signaux d'horloge sont re-générés en interne à chaque puce de filtrage à l'aide des PLLs disponibles dans les composants Stratix.

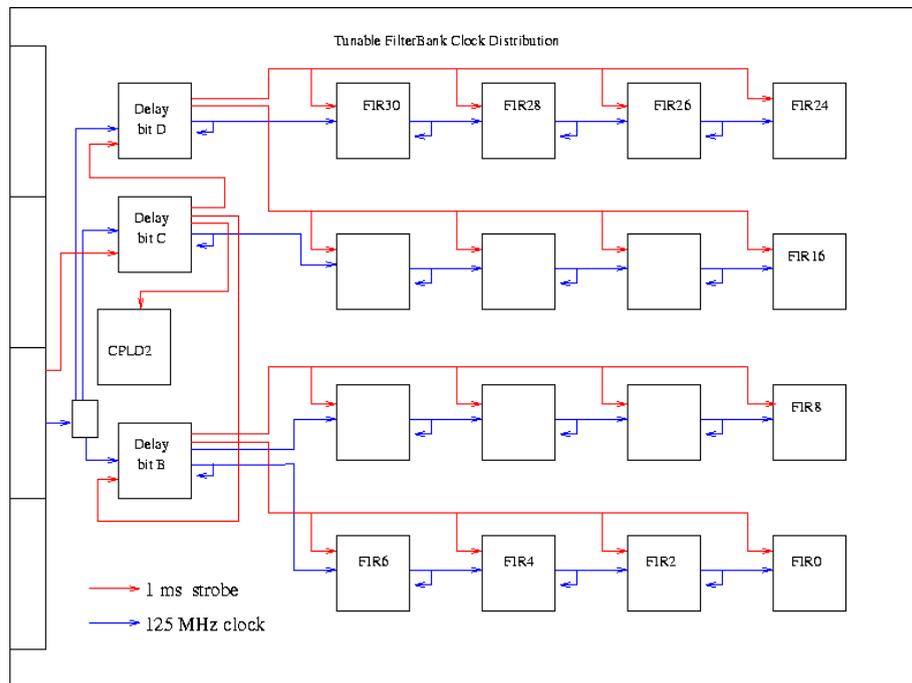


Figure 7.31 : Distribution des Signaux d'Horloge et de Synchronisation

7.8 Configuration des paramètres du TFB

Le système TFB comprend plusieurs paramètres qui peuvent être modifiés dynamiquement, parmi lesquels l'incrément du DDS qui détermine la fréquence de translation donc la position de la fenêtre spectrale d'analyse ou encore les poids du second étage de filtrage permettant la synthèse de SB de 62.5MHz ou 31.25MHz. Le système TFB doit également fournir au système ALMA certains paramètres opérationnels comme par exemple la puissance mesurée par SB. Les aspects de communication requis pour ces fonctionnalités sont gérés « à la manière d'un microcontrôleur ». Les puces TFB intègrent des registres de contrôle, des registres de mode et des registres de données qui sont sélectionnés et modifiés au moyen de 4 signaux de contrôle et d'un port de données 8 bits. Ces fonctionnalités sont en cours de développement et ne sont donc pas décrites dans ce mémoire, cependant des précisions peuvent être trouvées dans [R.7.5].

7.9 Test du TFB

Les cartes TFB, avant d'être validées par intégration au sein du Corrélateur, sont testées au moyen d'un système spécifique (Test Fixture) développé par l'équipe du NRAO. Ce test Fixture qui a été utilisé pour les cartes de filtrage de base du NRAO se compose d'un châssis sur lequel se connectent la carte à tester et une carte pour le test. Cette carte pour le test intègre un microcontrôleur, des mémoires, des FPGAs et une puce de corrélation. L'ensemble du système de test communique par liaison série et sous un environnement dédié avec un PC. Deux grands types de test sont réalisés :

- génération, transmission et vérification de séquences pseudo-aléatoires
- test en opération de filtrage, dans ce cas il peut s'agir d'une analyse spectrale ou bien d'une analyse de validité des données telle que celle décrite dans la Section 5.2.4.

Précisons que ce système permet également le test des « stations cards », ainsi que le test des CANs ALMA. Les vecteurs de test pour la carte de filtrage peuvent être générés en numérique par la carte de test qui implémente des générateurs de séquence pseudo-aléatoire ou bien ils peuvent être obtenus au moyen d'un CAN ALMA par échantillonnage d'une source de bruit analogique.

Une description détaillée des possibilités de ce test fixture et quelques exemples d'utilisation peuvent être trouvés dans [R7.6].



Photographie 7.1 : Test Fixture Equipé de la Carte de Test et de la Carte de Filtrage du NRAO

8 Conclusion

Les travaux de recherche de cette thèse concernent en premier lieu la conception de prototypes de filtrage numérique. Des travaux annexes concernant la modélisation théorique ont aussi été effectués. Par ailleurs nous avons participé activement aux travaux des autres instituts de l'équipe européenne ALMA. Ces travaux de recherche et les résultats obtenus peuvent être classés en trois groupes chronologiques qui diffèrent également par leurs objectifs.

Le développement de 2 premiers prototypes a permis au laboratoire d'électronique de l'Observatoire de Bordeaux d'acquérir l'expérience de la conception et du test de système de filtrage numérique dans les deux technologies susceptibles d'être adoptées pour le système ALMA. Un prototype en technologie FPGA et un prototype en technologie ASIC ont été fabriqués et sont fonctionnels, mais leurs caractéristiques sont en deçà des spécifications ALMA. Au cours de cette période une compréhension des questions liées au filtrage numérique a été acquise, aussi bien dans le cadre général de la radioastronomie, que celui du projet ALMA.

Une fois achevée cette première phase, l'objectif a été de contribuer à la spécification d'un système de filtrage numérique répondant aux exigences du 2GC, dans le but ultérieur d'un prototypage. Dans cette optique, une comparaison des architectures possibles pour le système de filtrage a été entreprise. Elle s'est fondée sur l'expérience précédemment acquise et sur divers travaux menés par d'autres instituts. Cette étude comparative menée activement au sein de l'équipe européenne a abouti à la sélection d'une architecture à deux étages de filtrage, incorporant un système oscillateur local – mélangeur digital. Cette architecture est appelée Tunable Filter Bank (TFB), elle permet d'atteindre de très hautes résolutions spectrales sur des larges bandes et confère au corrélateur une grande souplesse d'analyse.

Nous avons alors démarré la conception des puces du TFB. Une étude comparative des technologies et composants pouvant être adoptés a été menée. Pour des raisons techniques et pratiques les composants Stratix ont été retenus. Par ailleurs l'équipe européenne a proposé de déterminer si le TFB pouvait s'adapter au BC et de préciser les améliorations qui en résulteraient. Les questions les plus cruciales étaient la dimension physique de la carte de filtrage, la consommation et le coût qui devaient respecter les contraintes du BC. Les réponses ont été présentées lors de la Critical Design Review (CDR) du Corrélateur. «L'adoption du TFB comme système de filtrage pour le BC a alors été recommandée unanimement ».

Au cours de l'année 2004 l'équipe européenne ALMA, spécialement le laboratoire d'électronique de l'Observatoire de Bordeaux, doit développer et tester quelques prototypes du système final de filtrage numérique (architecture TFB). Ces prototypes (certainement au nombre de 4) seront ensuite intégrés au Corrélateur pour être testés par l'équipe du NRAO. En fin d'année les résultats de ces tests seront présentés lors d'une CDR spécifique au TFB ; si ces résultats sont positifs, la production des cartes du TFB pourra être lancée. Cette production s'échelonne sur 4 années (de 2005 à 2007) à raison de l'équivalent d'un quadrant par an, soit 128 cartes TFB (+ 8 spares). Pour ces cartes finales la fonctionnalité du TFB est intégrée dans des composants HardCopy, aussi le développement de ces composants doit être effectué au cours du premier semestre 2005.

Pour ce qui concerne les travaux à plus longue échéance, précisons que le 2nd Generation Correlator reste inscrit comme un objectif du projet ALMA. Son calendrier de développement n'est pas connu exactement à ce jour ; le calendrier initial sera inévitablement reconsidéré étant donnée l'amélioration des performances et de la souplesse du Baseline Correlator lorsqu'il est associé au TFB. Cependant des améliorations restent possibles, notamment l'adoption d'un format de corrélation à 3bits – 8 niveaux, ou la possibilité de synthétiser et corrélérer des sous-bandes plus étroites que 62.5MHz. L'utilisation de nouvelles technologies (aujourd'hui apparaissent des composants numériques en technologie 90nm) permettra d'augmenter encore les performances du Corrélateur.

Cette thèse a donné l'occasion d'accompagner l'évolution technique qui conduit aujourd'hui au développement, dans un mode numérique, des étages les plus en aval des back-ends d'un radiotélescope. A posteriori, il est intéressant de noter que l'architecture choisie pour le système de filtrage numérique qui intègre un module «oscillateur local – mélangeur» ressemble beaucoup à celles des systèmes analogiques que le laboratoire d'électronique de l'Observatoire de Bordeaux avait pour habitude de développer. Les fonctionnalités de ces systèmes numériques et analogiques sont effectivement équivalentes : découpe en fréquence pour une analyse par canal.

Désormais, l'enjeu pour le laboratoire d'électronique est de mener à bien les phases de prototypage et de production du système de filtrage numérique final. L'expérience acquise à ce jour concerne principalement la conception de circuits numériques de grande densité. Le développement des prototypes au cours de l'année 2004 devrait apporter un savoir faire en terme de fabrication et de test de cartes numériques complexes à haute vitesse.

Pour compléter ce savoir faire technique, une compréhension approfondie des questions théoriques du traitement numérique du signal appliqué à la radioastronomie (filtrage, corrélation, efficacité de traitement) pourrait être développé.

9 Références

9.1 Brève Introduction à la Radioastronomie

[R.2.1] : A.Boischot, 1965, la Radioastronomie, Que sais -je ?

[R.2.2] : F.Biraud et Nguyen-Quang-Rieu, 1994, Radioastronomie, Techniques de l'Ingénieur, Traité Télécoms E 6 850

[R.2.3] : E-J.Blum, 1972, les Radiotélescopes, Que sais -je ?

[R.2.4] : P.Caïs, 1998, Réalisation d'un Spectromètre à Autocorrélation Numérique Hybride pour la Préparation des Missions Spatiales en Radioastronomie - Participation au Satellite FIRST de l'ESA, Thèse Université Bordeaux I.

9.2 Traitement Numérique du Signal

[R.3.1] : G.Blanchet et M.Charbit, 1998, Traitement Numérique du Signal, Techniques de l'Ingénieur, Traité Electronique E 3 087

[R.3.2] : D.Beuvois et Y.Tanguy, 2000, Représentation des Signaux Certains et des Systèmes, Polycopié de cours Supélec

[R.3.3] : G.Fleury, 2000, Signaux Aléatoires – Analyse Temporelle et Spectrale, Polycopié de cours Supélec

[R.3.4] : B.F.C.Cooper, 1970, Correlators with Two-Bit Quantization, Aust. J. Phys., 23, 521-7

[R.3.5] : A.R.Thompson, 1998, Quantization Efficiency for Eight or more Sampling Levels, MMA Memo 220

[R.3.6] : G.Fleury, 2000, Analyse Spectrale – Approche non paramétrique et paramétrique, Polycopié de cours Supélec

[R.3.7] : Y. Tanguy, 1998, Analyse des Signaux,, Polycopié de cours Supélec

[R.3.8] : J.Prado, Filtrés Numériques - Synthèse, 2000, Techniques de l'Ingénieur, Traité Electronique E 3 160

[R.3.9] : R.Escoffier and J.Webber, 1998, Digital Filtering in the MMA, ALMA Memo 204

[R.3.10] : P.Caïs, 1998, Réalisation d'un Spectromètre à Autocorrélation Numérique Hybride pour la Préparation des Missions Spatiales en Radioastronomie - Participation au Satellite FIRST de l'ESA, Thèse Université Bordeaux I.

9.3 Le Projet d'Interférométrie Atacama Large Millimeter Array

[R.4.1] : P Vanden Bout et al, 2003, ALMA Project Plan

[R.4.2] : L. D'Addario, 2003, System Design Description

[R.4.3] : <http://www.atf.nrao.edu/almacam.shtml>

[R.4.4] :

<http://almaedm.tuc.nrao.edu/forums/alma/dispatch.cgi/almaprojmeetings/docProfile/100554/d20030616201026/No/t100554.htm>

[R.4.5] : C. Janes, 2003, ALMA IF Processing and Transmission Design Specifications and Requirements

[R.4.6] :

<http://almaedm.tuc.nrao.edu/forums/alma/dispatch.cgi/GenRepsDocs/showFile/100387/d20030710165847/No/B EIFProtoBlkDgmRev3.pdf>

- [R.4.7] : Deschans, 2003, Etude et Conception d'un ASIC Convertisseur Analogique Numérique 3 Bits – 4GHz Dédié au Projet d'Interférométrie Millimétrique et Sub-millimétrique ALMA, Thèse Université Bordeaux I
- [R.4.8] : Baudry et al, 2002, Designing and Prototyping of 2 – 4GHz Bandpass SiGe Digitizers and Associated Test Equipment for the ALMA Project, ALMA Memo n°410
- [R.4.9] : A.R.Thompson, G.M.Moran, J.W.Swenson, 1986, Interferometry and Synthesis in Radioastronomy, Wiley and sons, Inc
- [R.4.10] : R. Escoffier, 1997, MMA Memo 166, The MMA Correlator
- [R.4.11] : J.Webber et al, 2002, ALMA-60.00.00.00-001-A-SPE, 64 Antenna Correlator Specifications and Requirements
- [R.4.12] : R.Escoffier and J.Webber, 1998, Digital Filtering in the MMA, ALMA Memo 204
- [R.4.13] : R. Escoffier et al, 1999, ALMA Memo 248, Computer Simulation of a FIR Filter for the MMA
- [R.4.14] : Escoffier, 2000, ALMA Correlator Filter Card Test Report
- [R.4.15] : R. Escoffier, 2001, The ALMA Correlator Digital Filter Card
- [R.4.16] : R.Escoffier and J. Pisano, 2002, ALMA Memo 409, Test Report of the Baseline ALMA Correlator Digital Filter
- [R.4.17] : J. Greenberg and R. Escoffier, 2001, ALMA1 Correlator ASIC Specification
- [R.4.18] : <http://www.alma.nrao.edu/development/correlator/ALMA1SPECfigures.pdf>
- [R.4.19] : M. Rupen and R. Escoffier, 1998, MMA Memo 194, Astronomical Capabilities of the Current Design for the Millimeter Array Correlator
- [R.4.20] : A.Bos, 2003, A System Design Study of the ALMA Second Generation Correlator, Report-001 ASTON-28000-R1
- [R.4.21] : G.Comoretto, 2003, Phase Effects in a Hybrid Correlator, ALMA Internal Memo, Arcetri Technical Report 3/2003
- [R.4.22] : A.Gunst, 2001, Tackling the Subband Overlap Problem in ALMA, ALMA Internal Memo, Report-008 ASTRON-28000-R1
- [R.4.23] : R.Escoffier and J.Webber, 2002, Enhancing the Performances of the Baseline ALMA Correlator, ALMA Memo n°441

9.4 Circuits Numériques

- [R.5.1] : <http://www.umc.com>
- [R.5.2] : F Bertrand et P. Darier, Dossier ASIC, Ministère de l'Economie, des Finances et de l'Industrie – Secrétariat d'Etat à l'Industrie
- [R.5.3] : K. Parnell and N. Mehta, 2002, Programmable Logic Design
- [R.5.4] : Stratix Device Handbook, disponible sur <http://www.altera.com>
- [R.5.5] : HardCopy Device Handbook, disponible sur <http://www.altera.com>
- [R.5.6] : M.Keating, P.Bricaud, 1999, Reuse Methodology Manual for System On a Chip Designs, ISBN 0 7923-8558-6

[R.5.7] : P. Nouel, 2002, Polycopié de cours ENSEIRB, 2002, Conception de Circuits et Synthèse VHDL

9.5 Architectures pour le Système de Filtrage Numérique

[R.6.1] : B. Quertier, 2001, Architecture and Tests of FPGA_1 Prototype, ALMA Internal Memo, OASU – L3AB

[R.6.2] : B.Quertier, 2001, Design and Tests of ASIC1 FIR Filter Prototype, ALMA Internal Memo, OASU – L3AB

[R.6.3] : Gachinard, 1997, Etude et Mise au Point d'Algorithmes Rapides de Multiplication, DEA Electronique, Université de Bordeaux I

[R.6.4] : B.Quertier, A.Gunst, 2002, Comparison of FIR Filter Bank Architecture, ALMA Internal Memo, OASU – L3AB

[R.6.5] : R.Crochiere and L.Rabiner, 1983, Fundamentals of Multirate Signal Processing, Prentice-Hall.

9.6 Le Nouveau Système de Filtrage Numérique du Corrélateur de Base

[R.7.1] : B.Quertier et al, 2003, Enhancing the ALMA Baseline Correlator Performances with the Second Generation Digital Filter System, ALMA Memo n°476

[R.7.2] : G.Comoretto, 2002, Design of a FIR Filter using a Virtex2 Xilinx chip, ALMA Internal Memo, Arcetri Technical Report N°5/2002

[R.7.3] : 2002, Direct Digital Synthesizer, Xilinx Product Specification, disponible sur <http://www.xilinx.com>

[R.7.4] : G.Comoretto, 2000, A Digital BBC for the ALMA Interferometer, ALMA Memo n°305

[R.7.5] : G.Comoretto, 2004, Programming Manual For Tunable Filter Bank (TFB), ALMA document CORL-00.01.07.01-A-MAN

[R.7.6] : R.Escoffier, 2004, ALMA Correlator FIR/Station Card Test Fixture Manual, ALMA document CORL-60.01.00.00-001-A-MAN

10 Annexes

10.1 Annexe A : Correlator modes with TFB

10.2 Annexe B : ALMA Memo n°476

Table 1 Mode chart with one baseband channel per quadrant being processed

Number of sub-channel filters	Total Bandwidth	Number of Spectral Points	Spectral Resolution	Velocity resolution at 230 GHz	Correlation	Sample Factor	Sensitivity*
32	2 GHz	8192	244 kHz	0.32 km/s	2-bit x 2-bit	Nyquist	0.88
32	2 GHz	4096	488 kHz	0.64 km/s	2-bit x 2-bit	Twice Nyquist	0.94
32	2 GHz	2048	976 kHz	1.28 km/s	4-bit x 4-bit	Nyquist	0.99
16	1 GHz	8192	122 kHz	0.16 km/s	2-bit x 2-bit	Nyquist	0.88
16	1 GHz	4096	244 kHz	0.32 km/s	2-bit x 2-bit	Twice Nyquist	0.94
16	1 GHz	2048	488 kHz	0.64 km/s	4-bit x 4-bit	Nyquist	0.99
16	1 GHz	1024	976 kHz	1.28 km/s	4-bit x 4-bit	Twice Nyquist	0.99
8	500 MHz	8192	61 kHz	0.08 km/s	2-bit x 2-bit	Nyquist	0.88
8	500 MHz	4096	122 kHz	0.16 km/s	2-bit x 2-bit	Twice Nyquist	0.94
8	500 MHz	2048	244 kHz	0.32 km/s	4-bit x 4-bit	Nyquist	0.99
8	500 MHz	1024	488 kHz	0.64 km/s	4-bit x 4-bit	Twice Nyquist	0.99
4	250 MHz	8192	30 kHz	0.04 km/s	2-bit x 2-bit	Nyquist	0.88
4	250 MHz	4096	61 kHz	0.08 km/s	2-bit x 2-bit	Twice Nyquist	0.94
4	250 MHz	2048	122 kHz	0.16 km/s	4-bit x 4-bit	Nyquist	0.99
4	250 MHz	1024	244 kHz	0.32 km/s	4-bit x 4-bit	Twice Nyquist	0.99
2	125 MHz	8192	15 kHz	0.02 km/s	2-bit x 2-bit	Nyquist	0.88
2	125 MHz	4096	30 kHz	0.04 km/s	2-bit x 2-bit	Twice Nyquist	0.94
2	125 MHz	2048	61 kHz	0.08 km/s	4-bit x 4-bit	Nyquist	0.99
2	125 MHz	1024	122 kHz	0.16 km/s	4-bit x 4-bit	Twice Nyquist	0.99
1	62.5 MHz	8192	7.6 kHz	0.01 km/s	2-bit x 2-bit	Nyquist	0.88
1	62.5 MHz	4096	15 kHz	0.02 km/s	2-bit x 2-bit	Twice Nyquist	0.94
1	62.5 MHz	2048	30 kHz	0.04 km/s	4-bit x 4-bit	Nyquist	0.99
1	62.5 MHz	1024	61 kHz	0.08 km/s	4-bit x 4-bit	Twice Nyquist	0.99
1	31.25 MHz	8192	3.8 kHz	0.005 km/s	2-bit x 2-bit	Twice Nyquist	0.94
1	31.25 MHz	4096	15 kHz	0.02 km/s	4-bit x 4-bit	Twice Nyquist	0.99
Time Division Mode	2 GHz	64	31.25 MHz	40.8 km/s	3-bit x 3-bit	Nyquist	1.00

- Multiply numbers in this column by the 0.96 sensitivity imposed by the 3-bit input digitizer.

Table 2 Mode chart with two baseband channels per quadrant being processed with no polarization cross products.

Number of sub-channel filters	Total Bandwidth	Number of Spectral Points	Spectral Resolution	Velocity resolution at 230 GHz	Correlation	Sample Factor	Sensitivity*
32	2 GHz	4096	488 kHz	0.64 km/s	2-bit x 2-bit	Nyquist	0.88
16	1 GHz	4096	244 kHz	0.32 km/s	2-bit x 2-bit	Nyquist	0.88
16	1 GHz	2048	488 kHz	0.64 km/s	2-bit x 2-bit	Twice Nyquist	0.94
16	1 GHz	1024	976 kHz	1.28 km/s	4-bit x 4-bit	Nyquist	0.99
8	500 MHz	4096	122 kHz	0.16 km/s	2-bit x 2-bit	Nyquist	0.88
8	500 MHz	2048	244 kHz	0.32 km/s	2-bit x 2-bit	Twice Nyquist	0.94
8	500 MHz	1024	488 kHz	0.64 km/s	4-bit x 4-bit	Nyquist	0.99
8	500 MHz	512	976 kHz	1.28 km/s	4-bit x 4-bit	Twice Nyquist	0.99
4	250 MHz	4096	61 kHz	0.08 km/s	2-bit x 2-bit	Nyquist	0.88
4	250 MHz	2048	122 kHz	0.16 km/s	2-bit x 2-bit	Twice Nyquist	0.94
4	250 MHz	1024	244 kHz	0.32 km/s	4-bit x 4-bit	Nyquist	0.99
4	250 MHz	512	488 kHz	0.64 km/s	4-bit x 4-bit	Twice Nyquist	0.99
2	125 MHz	4096	30 kHz	0.04 km/s	2-bit x 2-bit	Nyquist	0.88
2	125 MHz	2048	61 kHz	0.08 km/s	2-bit x 2-bit	Twice Nyquist	0.94
2	125 MHz	1024	122 kHz	0.16 km/s	4-bit x 4-bit	Nyquist	0.99
2	125 MHz	512	244 kHz	0.32 km/s	4-bit x 4-bit	Twice Nyquist	0.99
1	62.5 MHz	4096	15 kHz	0.02 km/s	2-bit x 2-bit	Nyquist	0.88
1	62.5 MHz	2048	30 kHz	0.04 km/s	2-bit x 2-bit	Twice Nyquist	0.94
1	62.5 MHz	1024	61 kHz	0.08 km/s	4-bit x 4-bit	Nyquist	0.99
1	62.5 MHz	512	122 kHz	0.16 km/s	4-bit x 4-bit	Twice Nyquist	0.99
1	31.25 MHz	4096	7.6 kHz	0.01 km/s	2-bit x 2-bit	Twice Nyquist	0.94
1	31.25 MHz	1024	30 kHz	0.04 km/s	4-bit x 4-bit	Twice Nyquist	0.99
Time Division Mode	2 GHz	128	15.6 MHz	20.4 km/s	2-bit x 2-bit	Nyquist	0.88

* Multiply numbers in this column by the 0.96 sensitivity imposed by the 3-bit input digitizer.

Table 3 Mode chart with two baseband channels per quadrant being processed with polarization cross products.

Number of sub-channel filters	Total Bandwidth	Number of Spectral Points	Spectral Resolution	Velocity resolution at 230 GHz	Correlation	Sample Factor	Sensitivity*
32	2 GHz	2048	976 kHz	1.28 km/s	2-bit x 2-bit	Nyquist	0.88
16	1 GHz	2048	488 kHz	0.64 km/s	2-bit x 2-bit	Nyquist	0.88
16	1 GHz	1024	976 kHz	1.28 km/s	2-bit x 2-bit	Twice Nyquist	0.94
8	500 MHz	2048	244 kHz	0.32 km/s	2-bit x 2-bit	Nyquist	0.88
8	500 MHz	1024	488 kHz	0.64 km/s	2-bit x 2-bit	Twice Nyquist	0.94
8	500 MHz	512	976 kHz	1.28 km/s	4-bit x 4-bit	Nyquist	0.99
4	250 MHz	2048	122 kHz	0.16 km/s	2-bit x 2-bit	Nyquist	0.88
4	250 MHz	1024	244 kHz	0.32 km/s	2-bit x 2-bit	Twice Nyquist	0.94
4	250 MHz	512	488 kHz	0.64 km/s	4-bit x 4-bit	Nyquist	0.99
4	250 MHz	256	976 kHz	1.28 km/s	4-bit x 4-bit	Twice Nyquist	0.99
2	125 MHz	2048	61 kHz	0.08 km/s	2-bit x 2-bit	Nyquist	0.88
2	125 MHz	1024	122 kHz	0.16 km/s	2-bit x 2-bit	Twice Nyquist	0.94
2	125 MHz	512	244 kHz	0.32 km/s	4-bit x 4-bit	Nyquist	0.99
2	125 MHz	256	488 kHz	0.64 km/s	4-bit x 4-bit	Twice Nyquist	0.99
1	62.5 MHz	2048	30 kHz	0.04 km/s	2-bit x 2-bit	Nyquist	0.88
1	62.5 MHz	1024	61 kHz	0.08 km/s	2-bit x 2-bit	Twice Nyquist	0.94
1	62.5 MHz	512	122 kHz	0.16 km/s	4-bit x 4-bit	Nyquist	0.99
1	62.5 MHz	256	244 kHz	0.32 km/s	4-bit x 4-bit	Twice Nyquist	0.99
1	31.25 MHz	2048	15 kHz	0.02 km/s	2-bit x 2-bit	Twice Nyquist	0.94
1	31.25 MHz	512	61 kHz	0.08 km/s	4-bit x 4-bit	Twice Nyquist	0.99
Time Division Mode	2 GHz	64	31.25 MHz	40.8 km/s	2-bit x 2-bit	Nyquist	0.88

* Multiply numbers in this column by the 0.96 sensitivity imposed by the 3-bit input digitizer.

Enhancing the Baseline ALMA Correlator Performances with the Second Generation Correlator Digital Filter System

B.Quertier¹, G.Comoretto², A.Baudry¹, A.Gunst³, A.Bos³

¹Observatoire Aquitain des Sciences de l'Univers, UMR 5804, BP89, 33270 Floirac, France

²Osservatorio Astrofisico di Arcetri, Largo E. Fermi 5, 50125 Firenze, Italy

³ASTRON, P.O. Box 2, 7990AA Dwingeloo, The Netherlands

2003-August-27

Abstract : *Characteristics of the digital filter bank initially proposed for the Second Generation Correlator (2GC) are summarized and we show that this filterbank can be adapted to the Baseline ALMA Correlator design to enhance the number of spectral channels and its overall performances. Details on required Field Programmable Gate Array (FPGA) resources, power consumption and cost are given and we discuss implementation of the digital filters in HardCopy devices to further improve performances and cost.*

Keywords : *correlator, digital filtering, filter architecture and design*

1. Introduction

The European component of the ALMA Correlator Integrated Product Team has worked on a new correlator concept named Digital Hybrid XF whose architecture is intermediate between the XF and FX architectures (see [1] and ASAC reports). One basic idea in this design is to diminish the required cross-correlation resources by splitting the input bandwidth into several sub-bands. The digital filter bank thus plays a central role in this design. No time multiplexing is required when the sub-band bandwidth matches the correlator clock frequency. In the case of ALMA with 125MHz clock rate each 2GHz baseband would thus be sub-divided into 32 sub-bands of 62.5MHz each. The feasibility study of the hybrid design now called Second Generation Correlator was concluded in 2002 [2] and the European team proposed a digital 2-stage filter bank architecture with digital oscillator and mixer for sub-band overlapping and tunability across 2GHz (see e.g. [3]).

The parallel array architecture of the Baseline ALMA Correlator could, as well as in the 2GC case, be used to process all 32 sub-bands from each ALMA baseband. This would enhance the number of available channels in spectral line projects [4]. In this paper we give some advantages and describe the principles of the 2-stage filter architecture initially proposed for the 2GC, and we show that this filter bank can be adapted to the design constraints of the Baseline ALMA Correlator to greatly enhance its performances.

2. Simple Examples of Science Enhancement

For each antenna in the array and both polarizations the 2GC filter bank splits each 2GHz baseband into 32 independent sub-bands tunable across the baseband. Furthermore, by using a filter resource recirculation scheme, each sub-band bandwidth can be chosen to be 62.5MHz, 31.25MHz, 15.63MHz or 7.81MHz (filtering mode 1, 2, 3, or 4). This possibility together with independent sub-band filters opens a wide range of scientific observing modes.

In Table 2.1 we give the spectral resolutions which can be achieved when the 2GC scheme is implemented in the Baseline ALMA Correlator ; the bandwidth of each sub-band filter is assumed to be equal across the total bandwidth. With the Baseline filter design there are 64 spectral points available per baseline across 2GHz for all 4 polarization products whereas we have now 32 times more spectral channels and the possibility to use sub-bands smaller than 62.5MHz. With 62.5MHz per sub-band and 64 spectral points we thus obtain 976.56kHz resolution. Note that all resolutions in Table 2.1 may still be improved by a factor of 2 if no cross-polarization products are useful. Resolutions achieved with the filtering modes 2, 3 and 4 are possible only if the correlator would be run at a real or virtual clock lower than the nominal 125MHz in order to process bandwidths smaller than 62.5MHz.

Total correlated bandwidth (MHz)	Resolution (kHz)			
	Sub-band bandwidth (MHz)			
	Mode 1 : 62.5	Mode 2 : 31.25	Mode 3 : 15.63	Mode 4 : 7.81
2000	976.56			
1000	488.28	488.28		
500	244.14	244.14	244.14	
250	122.07	122.07	122.07	122.07
125	61.04	61.04	61.04	61.04
62.5	30.52	30.52	30.52	30.52
31.25		15.26	15.26	15.26
15.63			7.63	7.63
7.81				3.81

Table 2.1. Spectral resolution for 2-stage filter in combination with the Baseline Correlator (see text for limitations on modes 2, 3 and 4)

An interesting possibility with independent tunable sub-bands consists in observing specific spectral windows with different resolutions. An observing ‘zoom’ mode can be obtained when several contiguous sub-bands in the original spectrum are synthesized with different sub-band bandwidths and then analyzed with different resolutions. Examples of zooming capability are illustrated in Fig. 2.1 and 2.2 where the original spectrum (Fig. 2.1) is further filtered with 977kHz and 244kHz resolutions.

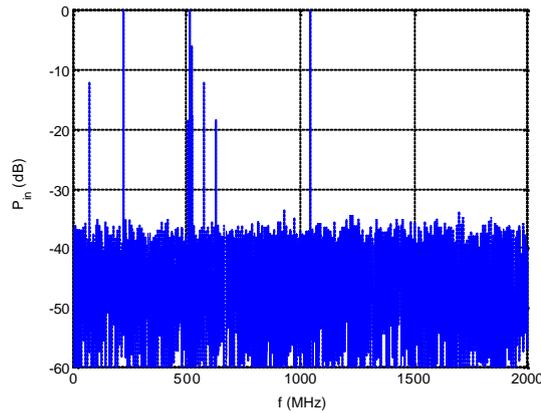


Fig. 2.1 : Input baseband with lines at 70.3, 218.8, 503.9, 511.7, 519.5, 527.3, 578.1, 632.8 and 1039.1MHz.

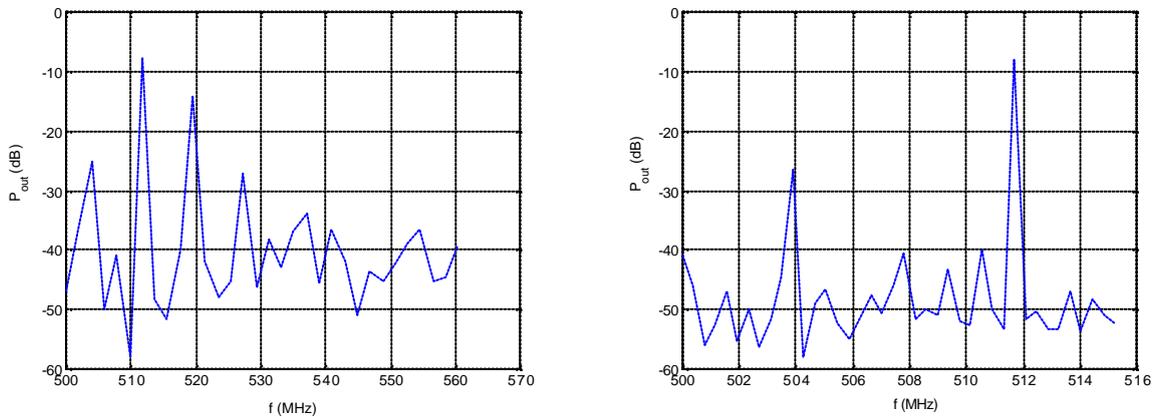


Fig. 2.2 : Filtered sub-band with 62.5MHz bandwidth and 977kHz resolution (left panel) and filtered sub-band with 15.63MHz bandwidth and 244kHz resolution (right panel).

Finally we note that the availability of independent sub-bands, tunability and zooming allow for simultaneous continuum and high spectral resolution observations.

3. Digital Filter Schematics and Modelizations

3.1. System Description

Each 2-stage filter board is designed to be ‘plug compatible’ with the Baseline Correlator filter board. The basic functionality of the latter is retained, using the same system architecture. Each board implements 32 filters for one baseband and one polarization. Each filter is assigned to one correlator plane. Since all filters are identical, independent and fully programmable, each correlator plane can analyze any portion of the input baseband or different planes can analyze the same data for increased resolution.

The board receives 3-bit digital samples from the antenna electronics backplane, parallelized in groups of 32 consecutive samples. Two FPGAs, whose design is taken from the original board, derives the fine delays (i.e. adjusts delays in steps of one 4GHz clock, up to 32 steps), and sends them to an array of identical filter chips. Each filter selects a slot of adjustable width and position in the input band and converts it to baseband, requantized to 2 bits. Each filter output is presented to one of the 32 outputs of the filter board. A bypass mode should be available in order to transfer directly the input samples to the output without any processing except power measurement. Chip programming and personality downloading is performed using a CPLD derived with minor modifications from the standard CPLD2 chip used in the Baseline Correlator.

The conceptual design for one individual filter is described in detail in [5] and a simplified diagram is shown in Fig. 3.1. The input signal is processed using a complex time-multiplexed digital mixer driven by a DDS Local Oscillator, in order to have the central frequency of the desired sub-band translated to frequency zero. The resulting signal is complex and is processed by a 2-stage filter. This filter is implemented as two identical 2-stage filters operating on real and imaginary portions of the signal. A first rough low-pass filter provides enough selectivity to allow decimation by 32 of the sample frequency without significant aliasing, then a second filter synthesizes the desired final bandpass. Thereafter, the signal is decimated and converted to real by shifting it up by $\frac{1}{4}$ of the final frequency.

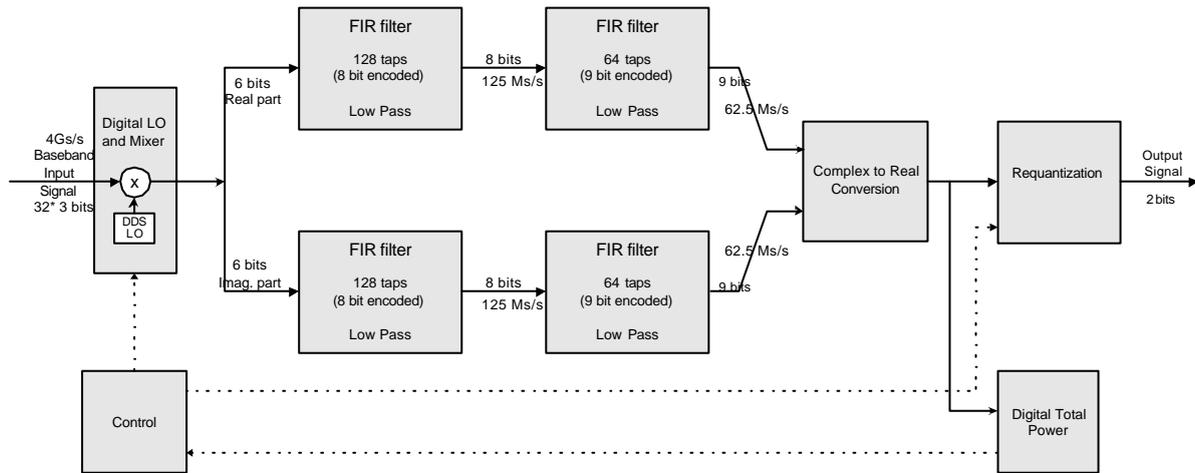


Fig. 3.1 : Simplified diagram of the 2-stage digital filter. The input signal is frequency translated using a complex mixer, and then filtered by a 2-stage lowpass filter. The output signal is converted to real, and requantized after appropriate rescaling. A digital total power meter allows for subsequent calibration. The number of bits shown in the diagram are indicative of what has been implemented in this work (see Section 4).

Fig. 3.2 shows the effects of the signal processing in the frequency domain. The first filter passband extends from $-1/64$ to $+1/64$ of the input band in the frequency range $[31.25\text{MHz}, 31.25\text{MHz}]$, while the stopband begins at $\pm 93.75\text{MHz}$. Stopband attenuation depends on the actual implementation parameters, with 128 taps and 8 bit coefficient resolution, the stopband attenuation is 47dB. After $1/32$ decimation, the complex signal conveys useful information in a band of 62.5MHz wide, centered on frequency zero, while the transition band is folded in the two external regions of the spectrum.

The second filter determines the actual final bandshape, and can be programmed for different final bandwidths and decimation factors from 62.5MHz (no decimation) to 7.81MHz ($1/8$ decimation). The second filter has 64 taps when operating at the nominal $1/32$ decimation. This corresponds to 2048 taps at the original input frequency of 4 GS/s. The number of taps increases at higher decimation. For a maximum decimation factor

of 8 (global decimation factor of 256) corresponding to a sub-band bandwidth of 7.81MHz (filtering mode 4) the number of taps increases up to 512. The second filter passband extends from $-15/32$ to $15/32$ of its output band. The final sub-band bandwidth is then, after complex to real conversion, $15/16$ of the nominal sub-band bandwidth (independent from decimation factor) and the in-band ripple is about 0.15 dB. In this way, a continuous uniform coverage of the input bandwidth is possible with an overlap of $1/16$ (corresponding to 4 spectral points for 64 points per sub-band) between adjacent sub-bands. This is discussed in Section 3.2.3.

The complex output is multiplied by $\exp(2\pi i \nu_0 n/4)$, where ν_0 is the final sampling frequency ; thereafter the real part of the result is taken. The exponential has values ± 1 and $\pm i$, thus the multiplication corresponds to selecting the real or imaginary part of the filter output. Real samples are used only on even cycles and imaginary samples on odd cycles ; therefore, only alternate samples have to be computed in the second filter stage. After conversion to real, the digital total power is computed and the signal is requantized to 2 bit values with the correct statistics required by the correlator.

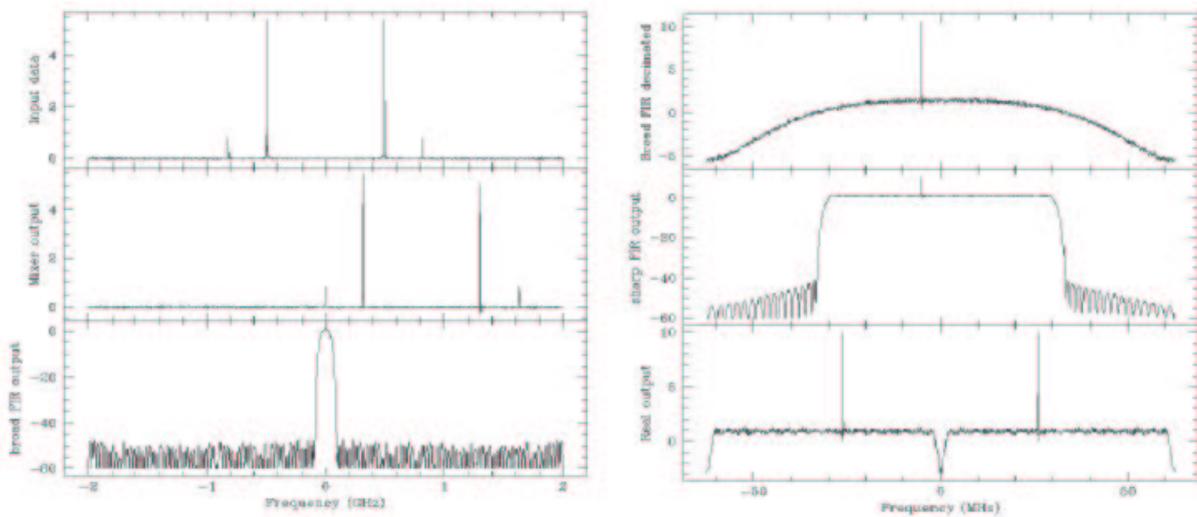


Fig. 3.2 : Signal processing in a 2-stage tunable filter. Left panel, from top : original signal ; signal after conversion by the complex mixer ; signal after first filter (undecimated). Right panel, from top : signal after first filter (decimated) ; signal after 2nd filter ; signal converted to real. The vertical scales are logarithmic (dB)

3.2. Signal Processing and Sub-band Stitching

The hybrid correlator produces 32 separate cross-product spectra per baseline which have to be separately calibrated and corrected for instrumental effects and then combined together. Steps of signal processing are :

- a) Correction for quantization. The signal is quantized several times during sample processing. The most severe quantization steps occur at the 2GHz baseband sampling stage and at the digital filter output (respectively 3 bit and 2 bit encoding). Less severe requantization effects occur after the DDS mixer and between the first and second stage filters.
- b) Tapering of the cross correlation function for apodization of the cross spectrum.
- c) Correction for individual channel response. This correction takes into account effects due to ripple in the digital filter, aliasing, and distortion due to the tapering introduced in the previous step. The correction includes also a data dependent component because the channel response depends on the slope in the cross spectrum.
- d) Overall spectrum denormalization. Each channel is rescaled prior to final requantization. Total power information collected at the filter output is used to re-align the cross-product spectra to the same overall gain. This problem is not considered here.

3.2.1. Correction for Quantization

The relationship between the cross-correlation of two digital signals, quantized to a finite number of independent levels, and the cross-correlation of the two original unquantized signals can be derived analytically. It is much more problematic to find out such a relationship when the signal undergoes several quantization stages. Therefore, the corresponding relationship has been found experimentally from simulation of artificial data.

3.2.2. Tapering and Fourier Transform

Tapering is usually adopted to prevent spectral leakage from adjacent channels, at the expense of a reduced spectral resolution. In a hybrid correlator, a robust tapering is essential in order to prevent (or reduce) edge effects at the extreme channels of each sub-band. This is necessary as these channels typically convey useful information, and may fall in any portion of the observed spectrum, even on the spectral feature of interest. Hanning tapering is assumed in this report.

The Fourier transform is usually computed on frequency points that are integer multiples of the channel separation. This means that the first channel corresponds to frequency 0 (DC component of the signal) with no phase information. Also, the last channel (at the Nyquist frequency) has no phase information. It is more convenient to compute the Fourier transform on semi-integer multiples of the channel separation thus obtaining complex only and equidistant channels with same nominal bandwidth.

3.2.3. Correction for Passband Shape

The cross-product spectrum R_j evaluated for channel j is given by the integral $\int R(v)P_j(v-v_j)dv$, where $R(v)$ is the actual cross-product spectrum and $P_j(v)$ is a function, different for each channel j and for the real and imaginary parts of the cross spectrum, that depends on both the filter response and on the adopted tapering function. For a more detailed discussion, see [6].

The global effect of the integral is, at first order, to multiply the "true" cross-spectrum $R(v_j)$ by a quantity a_j and to evaluate R at a frequency that is offset by a small quantity m_j . Both a_j and m_j are easily computed from $P_j(v)$. Both quantities exhibit a ripple corresponding to the ripple in the passband filter, and are ill-behaved near the band edges. Since they are different for the real and imaginary parts of the signal, phase errors occur near the sub-band edges and in the presence of strong gradients in the spectrum.

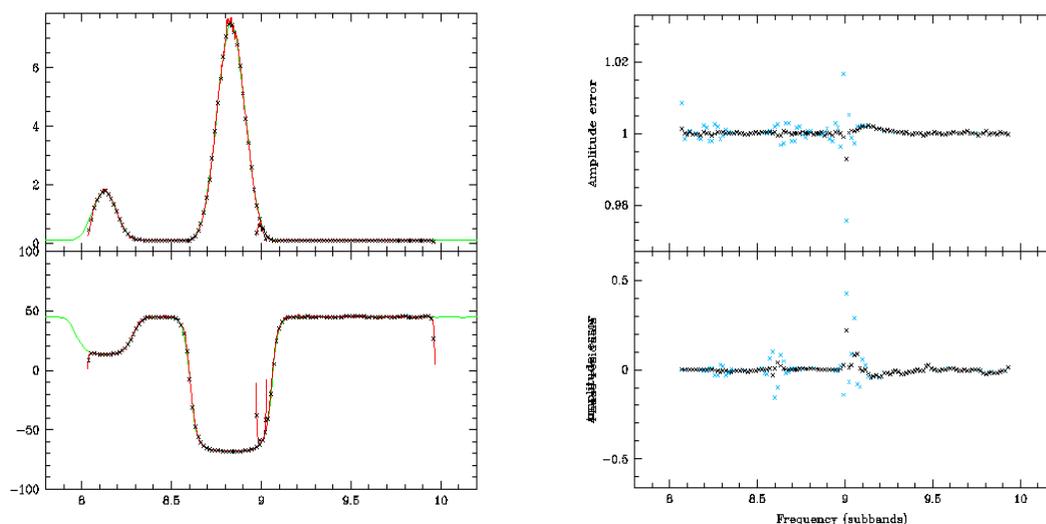


Fig. 3.3 : Stitching of two sub-bands (simulated data). Top panel for amplitude, bottom panel for phase. Horizontal scale is expressed in units of one sub-band. The original signal is shown in green. The computed cross-product spectrum is shown as black crosses. Red line represents the computed cross-product spectrum at much higher resolution. Bands overlap by 4 channels. On right panel, residuals are shown. Blue points represent data corrected only for static channel response, a_j , while black points include correction for the shift in channel position, m_j .

In principle, it is possible to recover $R(v_j)$ from R_j inverting the above relation, e.g. from $R(v_j) = (R_j - R'_j m_j) / a_j$, where R'_j is an estimate of the derivative of $R(v_j)$. In practice, these relations are always approximate and near the sub-band edges the first order approximation is no longer accurate enough. Because of all of these problems, in the presence of spectral features, the above relation gives erroneous values of $R(v_j)$ up to 10-20% and phase errors up to 10 degrees for the extreme channels. These errors are significantly reduced when the sub-bands overlap and by discarding the more troublesome external channels. With an overlap of 2 channels (97% usable bandwidth for 64 channels per sub-band) these errors are reduced to 3-5% in amplitude and 2-3 degrees in phase, while with 4 channels overlap (94% usable bandwidth), amplitude and phase errors of less than 1% and 0.3 degree are reached (Fig. 3.3).

In this chapter we have considered 64 channels per sub-band and two filter shapes (one optimized for no overlap and the other for an overlap of 1/16 of the sub-band bandwidth). Increasing the number of spectral channels, the situation is worsened in the non-overlap case, and improved using an overlap.

4. Implementation of 2-Stage Filters

4.1. Technology Specifications

A 2-stage digital filter prototype was designed with existing FPGAs to demonstrate the feasibility and functionality of the architecture described in Section 3 and selected by the European team for the 2GC. The products adopted in our study are the highest density FPGAs from Altera. This chip family, named Stratix, is based on 0.13 μ m CMOS technology. It provides several types of hardware resources. Logic Elements (LEs) correspond to the smallest granularity in the chip. They basically consist of a small memory used as a Look Up Table (LUT) and a register. Any logic function can be implemented cascading these LEs. The Embedded System Blocks (ESBs) form a memory tri-matrix. Configurable RAM blocks of 512 bits (M512), 4K bits (M4K) and 1M bits (M1M) are available to implement most of the storage functions. Digital Signal Processing Blocks (DSPBs) provide hard multipliers, accumulators, adders, registers and multiplexers which can be interconnected to form the DSP function core. Optimizing the filter system – namely minimizing the cost and the power consumption and achieving the speed requirement – requires optimum use of available resources during the design phase. Some details on resource usage for each module of the 2-stage filter system is given in Section 4.3. Further optimization in terms of power consumption and cost is feasible with Altera products by porting the FPGA design to HardCopy devices ; details are given in Section 4.6.

4.2. Design Flow

Functional description of the digital filter is performed using VHDL (except for some low hierarchical levels). Thus, the design work done for this prototype can easily be used for future 2GC developments because it is not related to a specific technology. In addition, VHDL allows us to create an efficient simulation environment. For each system module that we wish to simulate, a VHDL simulation file is created. This file implements the module as a Device Under Test (DUT), checks the reading of test vectors stored in ASCII files (input and reference output sample files) and automatically compares, one sample by one sample, the output generated by the VHDL model of the DUT to the reference output. The input and reference output samples are created by using a mathematical software (Interactive Data Language). Statistic study and spectral analysis of these samples can then be undertaken to check that they are correct. Results related to IDL modelizations of each system module are given in the next section. Input samples are generated from quantization of a gaussian noise signal. This has a double advantage. First, it is a good test vector for functional simulations because of its random nature. Second, it corresponds to the mere nature of the radio astronomical signal to be processed by the filtering system during the observations. Thus, realistic estimates of the power consumption can be obtained from the toggle rate when performing functional simulations.

4.3. Implementation, Optimization and Functional Simulation

The input signal considered here is a white gaussian noise signal with four Continuous Waves (CW_i) whose respective normalized frequencies are $\nu_1=0.397$, $\nu_2=0.405$, $\nu_3=0.41$, $\nu_4=0.45$ (see Fig. 4.1).

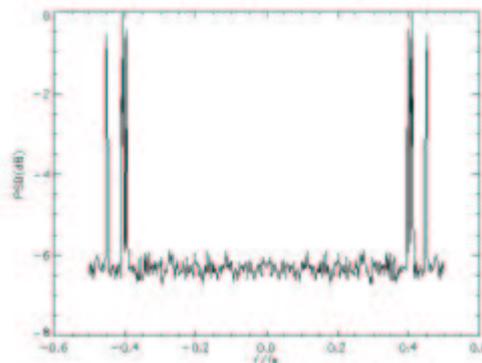


Fig. 4.1 : Input real signal corresponding to one 2GHz baseband. Horizontal scale is normalized to the 4GHz sampling frequency.

4.3.1. DDS and Mixer Device

Simulation

The input signal is translated in the frequency domain by -0.4 to place the sub-band of interest (around the CWs) at frequency zero. The complex output of the DDS is shown in Fig. 4.2 (left panel). The distributions of real and imaginary streams at the DDS and mixer device output (Fig. 4.2, right panel) are characteristic of cosine and sine distributions weighted by the 8 quantization levels of the 3-bit input samples.

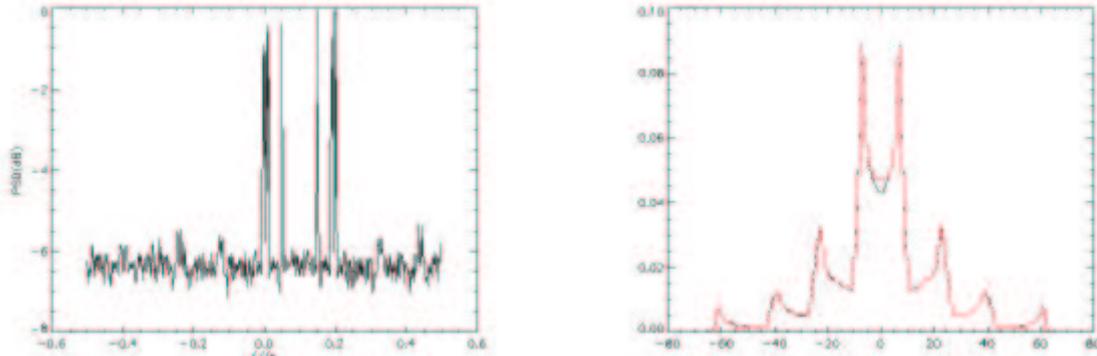


Fig. 4.2 : Translated input signal at the mixer output (left) and complex output distribution (in percent) after the DDS & mixer stage.

Electronic Specifications

- 12 bits DDS accumulator
- Mixers implemented in LUTs (one LUT = 512*5 RAM bits)
- Use of sine and cosine symmetries, sign processing in external LEs
- Phase sub-increment calculated by DDS accumulator (see ref. [5])

4.3.2. First Filter Stage

Simulation

The complex output of the first filter stage is shown in Fig. 4.3 ; CW_4 falls in the first stage stopband and is thus filtered. The complex output band covers the normalized frequency range $[-1/64, 1/64]$ of the input band $[-1/2, 1/2]$ equivalent to $[-2\text{GHz}, 2\text{GHz}]$. This corresponds to a 125MHz sub-band.

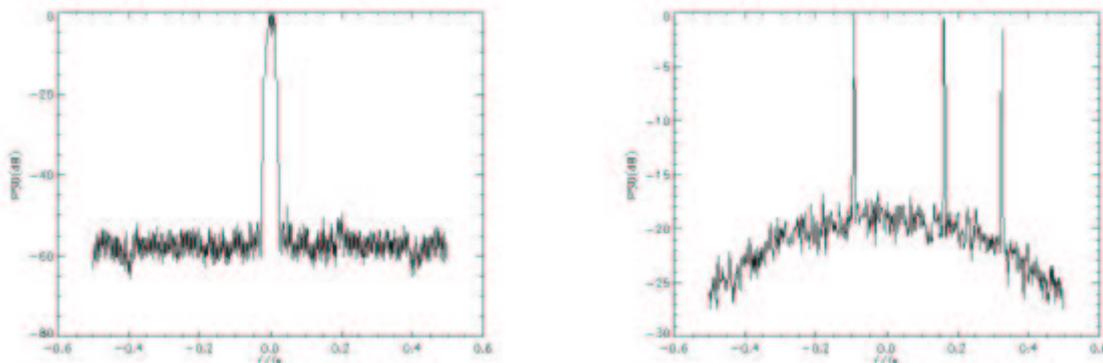


Fig. 4.3 : First filter stage output before decimation and requantization (left panel) and after decimation and requantization (right panel).

Electronic Specifications

- Input : 2 streams of 32 parallel 6 bit samples at 125MHz
- 2 parallel identical FIR filters processing real and imaginary streams
- 128 taps, 8-bit encoded, symmetrical and frozen
- Addition of symmetrical samples
- Multiplications implemented in LEs
- Full scale adder tree
- Output : 2 streams of 8 bits at 125MHz

Optimization

Symmetry of the filter tap sequence is used to halve the number of implemented multiplications. We also take advantage of the fact that the taps are frozen for this first stage ; they do not change with the filtering mode. The multiplications are described as multiplications of the signal by constants (the tap weights). Optimization is obtained considering the specific value of each tap and implementing the multiplications by additions and 2^n multiplications (equivalent to bit shifting).

4.3.3. Second Filter Stage

Simulation

Fig. 4.4 shows the complex output of the second filter stage for filtering mode 1, where a 62.5MHz sub-band is synthesized. CW_3 falls in the second stage stopband and is thus filtered. The output band roughly represents the normalized frequency range $[-1/4, 1/4]$ of the input band and corresponds to a 62.5MHz sub-band initially centered at $0.4 \times f_s = 1.6\text{GHz}$.

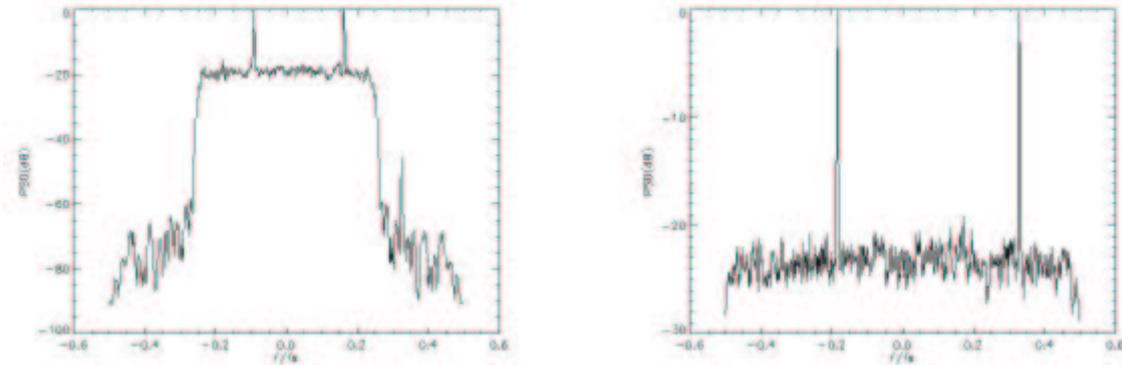


Fig. 4.4 : Second filter stage output before decimation (left panel) and after decimation (right panel).

Electronic Specifications

- Input : 2 streams of 8 bit samples at 125MHz
- 2 parallel identical FIR filters processing real and imaginary streams
- 64 taps (respectively 128, 256, 512 taps for sub-band narrowing down to 31.25MHz, 15.63MHz and 7.81MHz), 9-bit encoded, symmetrical and stored in RAMs
- Addition of symmetrical samples
- Tap recirculation
- Multiplications implemented in DSPBs
- Full scale adder tree
- Output : 2 streams of 9 bits at 62.5MHz (/2, /4, /8 for sub-band narrowing)

Optimization

Symmetry of the filter tap sequence is used to halve the number of multiplications. The number of multiplications is also diminished by implementation of multipliers working at an upper rate (125MHz) than required by the output sample rate (62.5MHz for filtering mode 1). This technique is referred as tap recirculation. Thus, a given multiplier is used for 2 different taps and the corresponding products are calculated on 2 successive clock cycles (for filtering mode 1). The number of physical multipliers is $64/2/2=16$. For sub-band narrowing the tap recirculation technique has been preferred to the possibility of cascading resources implemented for several filtering systems. In order to narrow a sub-band more taps are required (respectively 128, 256 and 512 taps for the filtering modes 2, 3 and 4). However, the output data rate decreases in the same proportion ; thus, the same multiplier operating at the original clock rate can compute respectively 4, 8 or 16 consecutive taps. With tap recirculation the number of physical multipliers remains the same at the expense of slightly more complex architectures for the shift register and the adder tree.

4.3.4. Complex to Real Converter and Requantization Stage

Simulation

The real and imaginary streams are multiplexed as explained in Section 3.1. As expected, the spectrum of the real output signal is symmetrical (Fig. 4.5). The real output signal conveys the same information as that related to the complex signal at the second stage filter output.

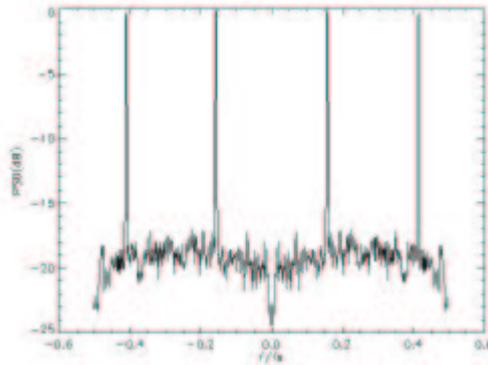


Fig. 4.5 : Signal output after complex to real conversion and 2-bit requantization.

Electronic Specifications

- Input : 2 streams of 9 bits at 62.5MHz (/2, /4, /8 for sub-band narrowing)
- Requantization implemented in one LUT (512*2 RAM bits)
- Output : 1 stream of 2 bits at 125MHz (/2, /4, /8 for sub-band narrowing)

4.4. Resources and Power Consumption

The detailed resource usage given in Table 4.1 corresponds to the design for filtering mode 1 using Stratix FPGAs. Main specifications of the Stratix family and the number of 2stage filters which can be implemented in a single chip are specified in Table 4.2. The functional simulation of one full 2-stage filter at 125MHz gives a power consumption of nearly 2W.

	LE ⁷	M512 ¹	M4K ¹	DSPB ¹
<i>DDS & mixer</i>	1926	0	64	0
<i>1st filter stage</i>	6866	0	0	0
<i>2nd filter stage</i>	3542	8	0	4
<i>Converter & requantization stage</i>	49	0	1	0
<i>Overall</i>	12383	8	65	4

Table 4.1 Resource usage summary for one 2-stage filter

Device	LE	M512	M4K	DSPB	Number of 2-stage filters
<i>EPIS10</i>	10,570	94	60	6	~1
<i>EPIS20</i>	18,460	194	82	10	1
<i>EPIS25</i>	25,660	224	138	10	2
<i>EPIS30</i>	32,470	295	171	12	2, ~3
<i>EPIS40</i>	41,250	384	183	14	2, ~3
<i>EPIS60</i>	57,120	574	292	18	4
<i>EPIS80</i>	79,040	767	364	22	5

Table 4.2 Overview of the available resources for the Stratix family

4.5. FPGA Solution

The high performance digital filter bank proposed in this work requires implementation of our design in the most recent generation FPGA family. With Altera products this is achieved with the Stratix family. This could also be achieved with Xilinx FPGAs. However, we have adopted Altera products for two main reasons :

- (i) possible migration of a FPGA-proven design to a 'HardCopy' device without custom ASIC design (see section below)
- (ii) excellent contact with Altera-Europe team.

⁷ cf. Section 4.1 : Technology Specifications

In the previous section, we show that up to five 2-stage filters could be integrated in a single Stratix chip. The optimum solution in terms of power consumption, board complexity and cost is discussed in Sections 5 and 6. With the FPGA solution each filtering mode corresponds to a different configuration of the FPGA. We stress that only part of the second filter stage has to be changed to achieve the different filtering modes. Thus, the required resources and the power consumption do not change significantly.

It is interesting to note that a study on effects of radiation on Altera’s Stratix products has been undertaken for us in the frame of this work [7]. Component and system soft error rates have been predicted.

4.6. HardCopy Solution

For production above around 1000 units, Altera proposes a migration from a FPGA-proven design to HardCopy devices. HardCopy devices are mask-programmed devices created from a direct mapping of the FPGA architecture. Only top interconnection layers are specific to the design. This procedure leads to 70% die size reduction ; all logic cells required for FPGA reconfiguration and some M1M RAM blocks are removed. This greatly decreases the unit costs, improves the performances, and lowers the power consumption (40% better) compared to the original FPGA. Altera builds HardCopy devices based on customer provided FPGA design files and constraints files (see Fig. 4.6). Thus the FPGA-proven netlist is preserved and consistency with the original design is ensured. This migration process minimizes risks and accelerates the production.

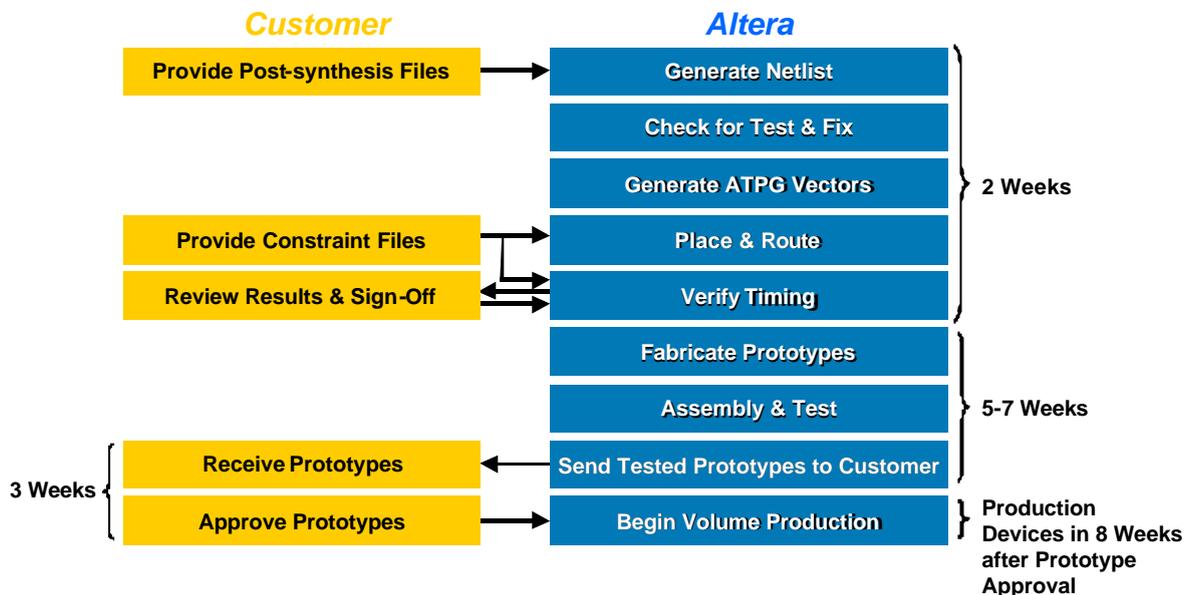


Fig. 4.6 HardCopy migration flow

With the HardCopy solution we have no longer access to the FPGA reconfiguration flexibility. Thus, a “universal” second stage filter (providing all filtering modes) has to be designed. A preliminary “universal” design has been investigated ; it would require more resources.

5. Interfacing the Change to the Baseline Correlator

5.1. Physical Dimensions

From the current resource estimations we conclude that we can implement two digital filters in one chip (see Table 4.2). Hence, the filter board requires 16 chips to implement 32 sub-bands for each 2GHz baseband. To this end, the EP1S25 or EP1S30 chips from the Altera Stratix family could be used. The package we plan to use is a Fineline Ball Grid Array (FBGA) with 780 pins. The size of each chip is 29x29 mm². A sketch of the proposed board is shown in Fig. 5.1.

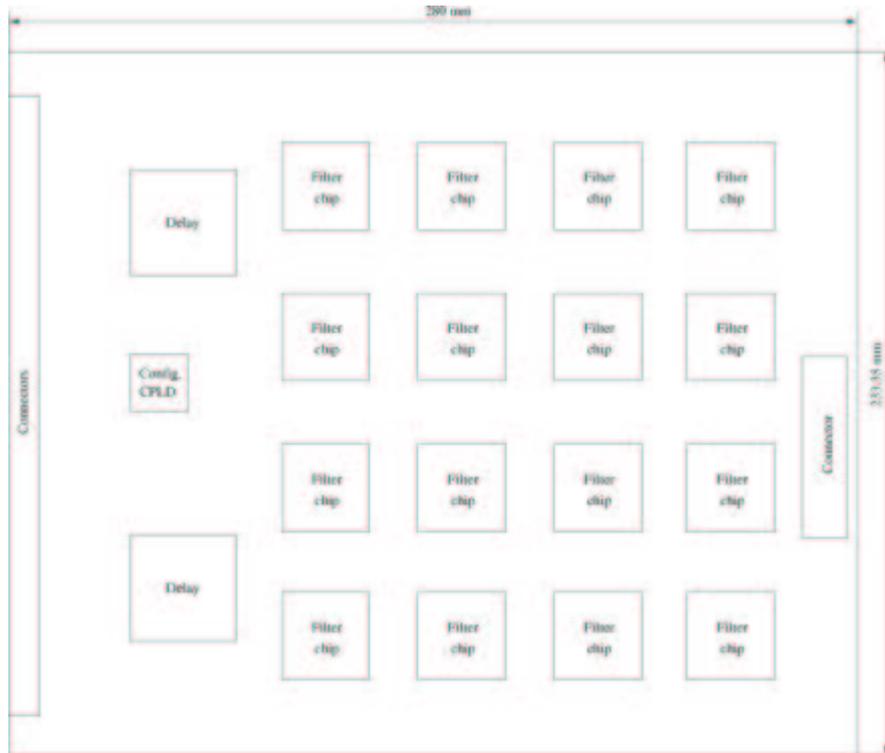


Fig. 5.1 : Sketch of the filter board

Other configurations with 3, 4 or 5 filters per chip (respectively EP1S40, EP1S60, EP1S80 would be required) and thus less chips per board would be possible using the Stratix family. However, this would result in higher power dissipation in localized areas of the board implying more difficult heat extraction. The 2 filters per chip solution is also preferred because of cost considerations (see Section 6).

5.2. Power Dissipation

The supply voltages required on the new filter card are 1.5V (core voltage of the FPGAs) and 3.3V. In addition, 1.8V is required for the Xilinx delay chips which are currently used in the baseline correlator filter board ; the possibility to migrate these chips to a 1.5V Xilinx family would ease power distribution.

The power dissipation per filter chip is based from the results obtained after implementation of a complete filter (DDS & mixer, first and second stages and complex to real conversion & requantization stage) as described in Section 4. With 2 filters implemented in one device the total power dissipated at 125MHz is 3.9W. Note that the power dissipation per filter does not change according to the adopted device. Because the dynamic requantization stage (see digital total power in Fig. 3.1) is not accounted for in our power estimate, we take 2W per filter as typical.

Component	Power per Component (W)		Number of Components	Total Power (W)	
	FPGA	HardCopy		FPGA	HardCopy
Filter Chips	4	2.4	16	64	38.4
Delay Chips		2	2		4
Glue Logic		2	1		2
Total				70	44.4

Table 5.1. Power dissipation for one filter board with two filters implemented in one chip

When 32 boards per rack are installed the total power per rack required for the boards is about 2.2kW. Most of the power dissipation comes from the filter chips and there are two possibilities to improve the dissipation :

- (i) still improve the filter design
- (ii) adopt the HardCopy device option to save up to about 40% power.

With filters implemented in HardCopy devices we expect a total power of 44W per board and 1.4kW for one rack.

5.3. Configuring the Altera FPGAs

Programming and interfacing the filter board FPGAs is performed by a CPLD chip (config. CPLD of Fig. 5.1.). This chip (referred as CPLD2 in the Baseline Correlator filter board documents) is programmed with the standard design used for the original filter card. Altera FPGAs are programmed at startup time using a RAM based mechanism very similar to that used by Xilinx FPGAs, and the same interface can be used to program both FPGA families on the same board. The main difference is in the polarity of the control signal nPROG generated by the chip. Therefore both true and complemented signal must be provided with a very minor modification in the design. All other differences are easily handled by choosing the appropriate control signals for the FPGAs.

The CPLD2 chip manages the programming interface for runtime control of the FPGAs. The programming model uses two registers for each FPGA and indirect addressing allows for almost unlimited address space in each FPGA (e.g. for downloading a large number of tap coefficients). The programming model used for the Baseline Correlator filter board is thus adequate for the newly proposed digital filter board and no hardware modifications are required. Software changes are needed but the indirect addressing scheme used for the Baseline Correlator filter will be followed as much as possible for enhanced compatibility and software reuse.

6. Cost Estimate for the Change

Altera has provided us with detailed costing of their Stratix devices for both the FPGA and HardCopy solutions. This costing is based on commercially available products distributed through Altera. We have not included here any cost projection based on newer technology (90nm) although future lower costs are foreseen.

For the FPGA solution the cost depends on the speed grade (5, 6 and 7 ; 5 corresponding to the fastest device) and on the delivery date. For speed grade 5 and considering that only 2 filters are implemented in one 1S25 chip we need for the first correlator quadrant 2048 chips and the total cost is around 0.34M\$ for delivery in 2005. The total for all other 3 quadrants corresponding to 6144 chips delivered beyond October 2006 is around 0.9M\$. Implementing 4 filters in a bigger FPGA (1S60) significantly increases the total cost because the price per chip does not rise in proportion with offered resources.

Migration of the filter design to the HardCopy solution is relatively quick as described in Section 4.6. The HardCopy solution requires a minimum order of 1000 units which applies well to the ALMA case. With 2 filters in one HC1S25 the total price for all 4 correlator quadrants requiring 8192 chips is around 0.81M\$ (including 160000\$ NRE). These chips are available in 2004 and beyond ; the cost does not change for order requests placed in 2004, 2005 or 2006. The component cost per filter card is then 1592\$ compared to 2484\$ for the FPGA option above.

In addition to the cost of components we estimate that a total of about 900\$ per card is required for glue logic, connectors and board fabrication and assembly. The latter item (fabrication and assembly) is 800\$, an estimation based on the 2GC 'interconnect demonstrator'. We believe that this cost will be lower at the time of discussions on final quantity production.

We have also worked on the implementation of filtering modes 2, 3 and 4 synthesizing smaller sub-bands. These filtering modes can be implemented in the HardCopy solution (see Section 4.6) but they require more resources and 1S30 products are needed ; the total cost of components for all 4 quadrants goes up to 1.18M\$ (instead of 0.81M\$).

7. Conclusions

We have shown that replacing the present ALMA digital filter card with the 2-stage filter system is feasible within the constraints of the Baseline Correlator design. The 2-stage filter design can be implemented in commercially available FPGAs or HardCopy devices. In both cases, the power consumption and the physical dimensions of the 2-stage filter boards are consistent with the Baseline Correlator requirements. We favor the HardCopy solution because of lower power consumption and better cost.

The characteristics of the 2-stage filter design have been described rather extensively. The main advantages of the 2-stage design are overlapping sub-bands to minimize aliasing effects and independent sub-band tunability offering high astronomical observing flexibility and potential zooming capability. In addition, we stress that this design is similar to the basic digital filter bank proposed for the future 2GC.

Acknowledgements : *This work was accomplished with support from OASU, University of Bordeaux1 (France), Arcetri Observatory (Italy), ASTRON (The Netherlands) and ESO for the ALMA project. We thank P. Caïs and P. Nouel (University of Bordeaux1) for their support during this work, and J. Raoult and B. Dhers for their help during the design flow of the 2-stage FIR filter. We thank Altera/Arrow-France for their help in quoting the FPGA components and in informing us on the newest possibilities of Altera HardCopy devices. We thank R. Escoffier (NRAO) for sending several details about the baseline ALMA filter card.*

8. References

- [1] A. Bos, “A System Design Study of the ALMA Second Generation Correlator”, March 2003. <http://almaedm.tuc.nrao.edu/forums/alma/dispatch.cgi/iptdocscorr/saveWS/correlator/docProfile/100025/3328455>
- [2] A. Baudry editor, “Workshop on ALMA Second Generation and Large Correlators”, March 26 & 27, 2002. <http://www.observ.u-bordeaux1.fr/public/alma/correlator>
- [3] A.W. Gunst, A. Bos, A. Baudry, B. Quertier, G. Comoretto, “ALMA 2GC System Requirements”, March 2003. available soon on : <http://almaedm.tuc.nrao.edu/>
- [4] R. Escoffier, J. Webber, “Enhancing the Performances of the Baseline ALMA Correlator”, ALMA Memo N°441, November 2002. <http://almaedm.tuc.nrao.edu/forums/alma/dispatch.cgi/almamemos/saveWS/memos/docProfile/100045/4557083>
- [5] G. Comoretto, “Design of a FIR filter using a FPGA”, Arcetri Technical Report, November 2002. http://www.arcetri.astro.it/science/Radio/alma/Report_5a_2002.pdf
- [6] G. Comoretto, “Phase effects in an hybrid correlator”, Arcetri Technical Report, August 2003. <http://www.arcetri.astro.it/~comore/phase.pdf>
- [7] Altera confidential memo, “Radiation Induced Soft Errors in Altera Products”, August 2003.

11 Glossaire

2GC : 2nd Generation Correlator

2SB : Dual Side Band

ASIC : Application Specific Integrated Circuit

BB : Base Band

BC : Baseline Correlator

BGA : Ball Grid Array

BIST : Built In System Test

CAN : Convertisseur Analogique Numérique

CAO : Conception Assistée par Ordinateur

CDP : Correlator Data Processor

CMOS : Complementary Metal Oxide Semiconductor

CNA : Convertisseur Analogique Numérique

CPLD : Complex Programmable Logic Device

DC : Down Converter

DDS : Direct Digital Synthesizer

ddp : densité de probabilité

DEMUX : DEMultipleXer

DHXF : Digital Hybrid XF

DSB : Double Side Band

DSP : Densité Spectrale de Puissance ou Digital Signal Processing

DUT : Device Under Test

EPLD : Erasable Programmable Logic Device

FBGA : Fine pitch Ball Grid Array

FIR (RIF) : Finite Impulse Response

FPGA : Field Programmable Gate Array

GAL : Generic Array Logic

HFET : Heterojunction Field Effect Transistor

IDL : Interactive Data Language

IF : Intermediate Frequency

IFBB : IF - BB

IFDC : IF - DC

IIR : Infinite Impulse Response

LE: Logic Element

LO : Local Oscillateur

LSB : Lower Side Band

LTA : Long Term Accumulator

LUT : Look Up Table

LVC MOS : Low Voltage CMOS

LVDS : Low Voltage Differential Signalling

MAC : Multiplication Accumulation

MUX : MULTipleXer

NCO : Numerically Controlled Oscillator

PAL : Programmable Array Logic

PCB : Printed Circuit Board

P&R : Placement – Routage

PLD : Programmable Logic Device

PLL : Phase Locked Loop

PSD (DSP) : Power Spectral Density

RAM : Random Access Memory

RIF : FIR

RII : IIR

RTL : Register Transfer Level

SB : Sub-Band

SERDES : SERializer DESerializer

SFDR : Spur Free Dynamic Range

SIS : Supraconducteur Isolant Supraconducteur

SLI : Système Linéaire Invariant

SNR : Signal Noise Ratio

SPLD : Simple PLD

SR : Shift Register

SSB : Single Side Band

STS-IF : Système de Traitement du Signal **IF**

TF : Transformée de Fourier

TFB : Tunable Filter Bank

TFD : Transformée de Fourier Discrète

TNS : Traitement Numérique du Signal

USB : Upper Side Band

VHDL : Very high speed integration circuit Hardware Description Language

VITAL : VHDL Initiative Toward ASIC Libraries

XF : **X** (product) **F** (Fourier Transform)

Mots clés :

Radioastronomie – Traitement Numérique du Signal – Interféromètre ALMA – Corrélateur – Filtrage Numérique – Architecture Electronique – FPGA – ASIC

Le projet ALMA vise à construire un grand réseau interférométrique pour la radioastronomie en onde millimétrique et sub-millimétrique. Installés dans le désert d'Atacama (Chili) à 5000m d'altitude, les 64 antennes du réseau et les systèmes électroniques associés conféreront à cet interféromètre une sensibilité et une précision d'image uniques. Une architecture innovante a été adoptée pour le corrélateur qui permet la détection du signal radioastronomique. Le sous-système de filtrage numérique est au cœur de la souplesse et des performances du corrélateur parce qu'il offre des hautes résolutions spectrales dans divers modes d'observation. Au cours de la thèse, deux prototypes de filtrage numérique ont été développés et testés, puis diverses architectures ont été étudiées et comparées. L'architecture retenue intègre un module « oscillateur local – mélangeur » et repose sur une optimisation à deux étages de la fonction de filtrage. Cette architecture a été adoptée pour le corrélateur ALMA.

Key words :

Radio Astronomy – Digital Signal Processing – ALMA Interferometer – Correlator – Digital Filtering – Electronic Architecture – FPGA – ASIC

The ALMA project is a large interferometric array for radio astronomy at millimeter and sub-millimeter wavelengths. The 64-antenna array which will operate in the Atacama desert (Chile) at an elevation of 5000m will make ALMA a unique instrument in terms of sensitivity and image precision. An innovative architecture has been selected for the correlator that performs the detection of radio astronomic signals. The digital filtering sub-system is at the heart of the correlator versatility and performances because it offers high spectral resolutions for different observing modes. During the thesis work, two digital filtering prototypes have been built and tested, then several architectures have been studied and compared. The selected architecture implements a “local oscillator – mixer” device and is based on an optimized 2-stage design of the filtering function. This architecture has been adopted for the ALMA correlator.